

論文内容の要旨

博士論文題目

Relationship between Electrical Characteristics and Crystallographic Properties in Pseudo-Single-Crystal Silicon Thin-Film Transistors Fabricated by Phase-Modulated Excimer Laser Annealing

氏名 三谷 昌弘

(論文内容の要旨)

本論文は、位相変調エキシマレーザーアニーリング (PMELA) を用いて結晶の成長方向や、初期核の発生位置、数を制御し、絶縁基板上にラテラル成長 poly-Si さらには擬似単結晶 Si を作製し、次世代情報通信機器に必要な SOI 並みの高移動度、低ばらつきを有する超高性能薄膜トランジスタ (TFT) を実現することを目的とした。

まず poly-Si の結晶粒界 (GB) の影響をなくすため、キャリア伝播方向に対して平行な GB をもつラテラル成長 poly-Si TFT を作製した。粒状 poly-Si TFT ($\sim 100\text{cm}^2/\text{Vs}$) に比べて数倍の移動度向上が見られたが、SOI の移動度 ($\sim 900\text{cm}^2/\text{Vs}$) には及ばない事が分かった。一方でこの結果は興味深い事実を示唆した。即ち、ラテラル成長 poly-Si TFT ではキャリアの進行方向に GB が存在しないため、従来のポテンシャルバリアモデルではこの結果を説明出来ない。そこで、universal plot と dislocation 散乱モデルを poly-Si TFT に応用することで、この現象を説明出来る新しい GB 散乱モデルを提案し有効性を実証した。

キャリア伝播方向に対して平行な GB であっても移動度に影響を及ぼす可能性が示唆されたので、チャンネル領域から GB を完全になくすことを目指し、1つの初期核から成長した大粒径の擬似単結晶 Si (PSX-Si) 上に TFT を形成した。良好な PSX-Si TFT は、SOI と同等の TFT 性能を示し、電気特性、結晶特性の両面で SOI と同等の超高性能 TFT が得られる事を実証した。

さらに、実用化を想定し PSX-Si TFT のばらつきを調べた。PSX-Si のばらつきは、単結晶 Si の面方位依存性から予想される値よりも大きい事が分かった。開層評価により電気的特性と結晶学的特性の関係を 1対1で調べた結果、高移動度 TFT は、n-ch、p-ch 共に $\{100\}$ 又は $\{111\}$ の面方位で粒内欠陥が少なく、低移動度 TFT は $\{110\}$ の面方位で粒内欠陥が多いことが分かった。特に p-ch TFT では単結晶 Si の面方位依存性と正反対の結果であった。これらの原因は、初期核の面方位によって成長方向及びその成長速度が異なるため、成長速度の遅い $\langle 111 \rangle$ 方向を含む $\{110\}$ 面の結晶は粒内欠陥が生成されやすいためである事を明らかにした。超高性能 TFT の実現にはチャンネル領域からの GB の完全除去、及び初期核の $\{100\}$ 面への面方位制御が重要であることを示した。

(論文審査結果の要旨)

本論文は、多結晶シリコン薄膜トランジスタ (Poly-Si TFT) の高性能化に関する研究である。結晶粒界の存在により poly-Si TFT のばらつきは大きく、有機 ED ディスプレイの画素 TFT に用いるには保障回路が必要など必ずしも十分ではない。本研究では、位相変調エキシマレーザー結晶化法を用いて結晶の成長方向や、初期核の発生位置、数を制御し、ガラス基板上にラテラル結晶 Si さらには擬似単結晶 Si を作製し、それらの上に TFT を作製して SOI 並みの高移動度、低ばらつきの超高性能 TFT を実現することを目的とした。

本研究では、結晶粒界の影響をなくすために、キャリアの流れる方向に対して平行な結晶粒界をもつラテラル成長結晶 Si TFT を作製した。粒状 Poly-Si TFT ($\sim 100\text{cm}^2/\text{Vs}$) に比べて 2~3 倍の大きな移動度の向上が見られたものの、SOI 並みの移動度 ($\sim 900\text{cm}^2/\text{Vs}$) には及ばない事が分かった。一方でこの結果は興味深い事実を示唆した。即ち、従来の粒状の poly-Si においては、キャリアが流れる際、結晶粒界でのポテンシャルバリアによって移動度の低下を説明してきたが、このラテラル成長結晶 Si ではキャリアの進行方向にはポテンシャルバリアが存在せず、従来のモデル説明が成り立たない事を示唆している。そこで、Universal plot と dislocation 散乱モデルという 2 つのアプローチを応用することで、この現象を説明出来る新しい移動度モデルを提案した。SEM から求めた結晶粒界密度依存性、温度依存性共にモデル近似が有効な範囲内で成り立つ事を確認し本モデルの有効性を実証した。

平行な結晶粒界であっても移動度に影響を及ぼす可能性が示唆されたので、チャンネル領域から完全に結晶粒界をなくすことを目指し、1 つの初期核から結晶を成長させた大粒径の擬似単結晶 Si 上に TFT を形成した。良好な TFT は、SOI と同等の TFT 性能 ($\sim 900\text{cm}^2/\text{Vs}$) を示し、電界依存性、温度依存性からも SOI と同等である事を確認した。同時に開層評価を行いチャンネル領域の Si の結晶形態を調べた。面方位が (100) 面で結晶粒界や粒内欠陥のない完全な擬似単結晶 Si が形成されている事を確認した。電気特性、結晶特性の両面で SOI と同等の結晶が、レーザー結晶化によって得られる事を実証した。

以上のように本論文は、薄膜トランジスタの高性能化に向けて、新しい解析手法を考案し、それが有効であることを実証しており、学術的に意義深い。よって審査員一同は本論文が博士 (工学) の学位論文として価値あるものと認めた。