

論文内容の要旨

博士論文題目

Software-Hardware Co-design and its Evaluation Framework for Decimal
Multiplication

氏名

Riaz-ul-Haque Mian

(論文内容の要旨)

The binary number system cannot accurately represent many common decimal values and binary arithmetic causes some unexpected errors that changes the actual value of the exact result. Due to the shortcomings of binary floating-point arithmetic, many applications involving decimal data are forced to perform their arithmetic either entirely in software or decimal floating-point hardware. Decimal arithmetic using software is slow for very large-scale applications. On the other hand, when hardware is employed, extra area overhead is required. A balanced strategy with software-hardware co-design can provide several Pareto points to the development of embedded systems in terms of hardware cost and performance. However, there is no integrated platform available to develop and accurately evaluate co-design-based decimal arithmetic. In this study, first, an integrated open-source framework is proposed to design and evaluate such codesign-based decimal multiplication. The framework can realize cycle-accurate analysis for performance as well as hardware overhead for co-design solutions for decimal multiplication. In a software-hardware co-design solution, a part of the solution requires dedicated hardware. In the evaluation framework, new customized binary instruction as well as decimal oriented instructions supported by an accelerator to design and evaluate decimal multiplication are developed. The framework customizes the RISC-V ecosystem, IBM decNumber library, and decimal arithmetic verification database for functional and performance verification. Besides the customization, a set of programs are developed to manage the framework and generating the necessary test program.

氏名	Riaz-ul-Haque Mian
----	--------------------

(論文審査結果の要旨)

令和2年7月16日に開催した公聴会の結果を参考に令和3年2月12日に本博士論文の審査を行った。以下のとおり、本博士論文は、提案者が独立した研究者として研究活動を続けていくための十分な素養を備えていることを示すものと認める。

本博士論文では、十進数乗算のためのソフトウェア・ハードウェア協調設計の提案とその評価フレームワークの開発として、以下を行っている。

1. 十進数乗算に対するソフトウェア・ハードウェア協調設計により、計算時間、ハードウェアオーバーヘッド、浮動小数点精度に関してパレート最適な解を提案した。
2. 提案するソフトウェア・ハードウェア協調設計を統合的に評価するために、オープンソースであるRISC-Vエコシステムを利用して、十進数計算の評価フレームワークを開発し、オープンソースとして公開した。

十進数計算に関するソフトウェア・ハードウェア協調設計の提案のみならず、その評価フレームワークを開発しオープンソースとして公開するなど、十進数計算の研究発展に貢献する内容である。よって、本論文は、博士(工学)の学位論文として価値あるものと認める。