

論文内容の要旨

博士論文題目 A New Technique of Thermal Analysis for VLSI Chips
(VLSI チップに対する新しい熱解析手法)

氏 名 中林 啓司

(論文内容の要旨)

近年の半導体集積回路(VLSI: Very Large Scale Integrated circuit)の微細化, 動作周波数向上に伴い, 消費電力が増加しつつある. 消費電力増加に伴い, VLSI チップ内で発熱が起こりその温度が上昇する. チップの温度上昇は, 回路の性能低下や誤動作の原因となる. また, 回路を構成するトランジスタや配線材料等の信頼性を低下させる. このように, 最近の VLSI 開発では, チップ温度を考慮に入れた回路設計が不可欠になってきている. 一方, mother board 上のチップレベル設計においても, チップからの発熱を考慮する必要がある.

回路設計段階においてチップ温度を見積るためには, コンピュータによる熱解析が行われる. これは, 熱伝導現象を熱伝導方程式で表現したものを有限差分法で離散化し, 生成された線形連立方程式をコンピュータ上で数値的に解くものである. これらの線形連立方程式の従来解法として, 主に LU 分解法や不完全コレスキー共役勾配法が使われてきた. しかし, これらの解法では, 線形連立方程式の規模(熱解析の規模)が大きくなると, 非常に長い求解時間がかかる, メモリ使用量が膨大になるという問題点があった. そのため, 高速な熱解析の実現には, この解決が不可欠である.

本研究では, 前述の従来解法がもつ問題点に対する解決を図るため, 2次元熱伝導方程式の離散化により得られる線形連立方程式の係数行列がブロック三重対角帯行列と呼ばれる特殊構造を持つことに着目した. これを効率良く求解するために, 計算流体力学の分野で開発された Symbolic Partial Solution Method (S-PSM) と呼ばれる解法をベースとして, 線形システムの分割・マージによる新しい解法を開発した. さらに, 複数の物質・材料から構成される VLSI チップ内や mother board の多層構造の熱解析に適用できるように拡張・発展させた. また, 物質・材料からの発熱現象も扱えるように改良を行い, VLSI に対する新しい熱解析手法を提案した.

本研究では, 新しく開発した熱解析手法を C 言語でプログラム化し, コンピュータ上に実装した. 性能評価のため, 実証実験を行った. 第1の実験では, mother board 上においてチップレベルの熱解析を行い, 半導体分野における代表的な市販熱解析 CAD ツール Raphael と比較した. その結果, 解析時間について, 提案する解法が Raphael より優れていることを確認した. また, 熱解析結果についても一致していることを確認した. 第2の実験は, VLSI チップ内部の基本配線構造におけるジュール発熱効果を考慮した熱解析である. 熱伝導方程式の離散化後の大規模線形連立方程式に対して, 従来解法である LU 分解法と不完全コレスキー共役勾配法との比較を行った. その結果, 提案する解法が, 求解時間, メモリ使用量及び計算誤差(線形連立方程式を解いた際の残差)の点において, 従来解法より優れていることを確認した. また, 熱解析結果についてもリファレンス値と一致していることを確認した. 本研究の成果として, 計算流体力学の解法をベースとして, VLSI チップや mother board の多層構造の熱解析に対応した新しい解法を開発し, その有用性を確認できた.

(論文審査結果の要旨)

本論文では、半導体集積回路(VLSI)に対する新しい高速熱伝導解析手法の確立を目的とした研究について述べている。近年の VLSI の微細化・高性能化に伴い、消費電力が増加し、VLSI チップ内で発熱が起こり、その温度が上昇する。温度上昇は VLSI の性能・機能・信頼性を低下させるので、設計段階においてシミュレーションにより数値的に予測することが不可欠である。しかし、従来の熱解析手法では、解析規模の増大に伴い、非常に長い求解時間がかかる、メモリ使用量が膨大になるという問題点があった。高速の熱伝導解析を実現するためには、この問題点をいかにして克服するかが課題となる。本論文ではこの課題に対し、(1) 熱伝導方程式の新しい求解手法の提案、(2) さらに、この求解手法を発展させた、VLSI 特有の多層構造に対応した新しい熱解析手法の提案、及び (3) 提案手法の実証を行っている。本論文の成果は、以下の 3 点に要約される。

1. 2次元熱伝導方程式の離散化により得られる線形システム(連立方程式)の係数行列がブロック三重対角帯行列と呼ばれる特殊構造を持つことに着目した。これを高速に求解するために、Symbolic Partial Solution Method (S-PSM) と呼ばれる解法をベースとして、線形システムの分割・マージによる新しい求解手法を提案した。
2. さらに、この求解手法を発展させて、複数の物質・材料から構成される VLSI チップ内や mother board の多層構造の熱解析に適用できるように拡張した。また、物質・材料からの発熱現象も扱えるように改良を行い、VLSI に対する新しい熱解析手法を提案した。
3. 新しく提案した熱解析手法をコンピュータ上にプログラム実装した。第 1 の実証実験では、mother board 上のチップレベルの熱解析を行い、VLSI 分野の代表的な市販熱解析 CAD ツール Raphael と比較した。その結果、解析時間について提案する解法が Raphael より優れていることを確認した。また、熱解析結果の一致を確認した。第 2 の実証実験では、VLSI チップ内の基本構造における発熱を考慮した熱解析を行い、熱伝導方程式の離散化後の大規模線形連立方程式に対して、従来解法である LU 分解法と不完全コレスキー共役勾配法との比較を実施した。その結果、提案する解法が、求解時間、メモリ使用量及び計算誤差の点において、従来解法より優れていることを確認した。また、熱解析結果がリファレンス値と一致することを確認した。

以上のように、本論文は、高速な熱伝導解析手法やそのプログラムの欠如という、近年の VLSI の熱解析分野における問題点に対して、新しい高速熱伝導解析手法の提案により解決を図っている。また、本論文では、実際の VLSI 熱解析事例への適用による実証結果も示されており、その有用性は非常に高い。VLSI 分野のみならず、他分野においてもその貢献が期待できるものである。よって、本論文は博士(工学)の学位論文としてふさわしいものと認める。