

様式 C - 7 - 1

平成24年度科学研究費助成事業（科学研究費補助金）実績報告書（研究実績報告書）

1. 機関番号

1	4	6	0	3
---	---	---	---	---

 2. 研究機関名 奈良先端科学技術大学院大学
3. 研究種目名 基盤研究(A) 4. 研究期間 平成24年度～平成26年度
5. 課題番号

2	4	2	4	0	0	0	5
---	---	---	---	---	---	---	---
6. 研究課題名 高性能アクセラレーション基盤技術の研究

7. 研究代表者

研究者番号	研究代表者名	所属部局名	職名
0 0 3 1 4 1 7 0	ナカシマ ヤスヒコ	情報科学研究科	教授
	中島 康彦		

8. 研究分担者

研究者番号	研究分担者名	所属研究機関名・部局名	職名
4 0 5 6 7 1 5 3	ヤオ ジュン	情報科学研究科	准教授
	姚 駿		
2 0 6 4 0 9 9 9	ハラ ユウコ	情報科学研究科	助教
	原 祐子		

9. 研究実績の概要

【1】限りあるデータ供給能力と演算器の関連付け（主にハードウェア構成）は、電力効率や性能見通しに難点があるマルチスレッド機構を投入することなくデータ供給性能を一杯使う、低電力（電力効率10倍）かつ性能見通しの良い（チューニングコスト半減）アクセラレーション技術の創出を目指すものである。H24,25年度は、従来型演算器アレイ型アクセラレータの弱点であるデータ伝搬オーバーヘッドを削減し、さらに、ベクトル演算機構としても利用可能な新しい多数演算器制御方式を考案し、アプリケーションの整備から、ハードウェア実行モデル（詳細なレジスタレベルのシミュレータ）の開発までを実施し、特許出願も行った。また、LSI化のために必要となる評価設備の開発を行った。

【2】アプリケーションとアクセラレータの関連付け（主にバイナリトランスレータ）は、迅速な導入を可能とするために、新命令セットとコンパイラを開発するのではなく、汎用CPUの命令列からアクセラレータ用命令列を生成するバイナリトランスレーション技術の創出に取り組むものである。H24,25年度は、Intel-CCを使用した命令列生成手法、および、コードから多数演算器制御情報を生成するアルゴリズムおよび生成ツールの開発を行った。現在、アプリケーションプログラムがレジスタレベルシミュレータ上で動作するとともに、構築が完了したFPGAプラットフォームでも動作している。

【3】ハードウェア機構とアクセラレータ用命令列の動的適合（主に動的チューニング機構）は、幅優先実行するベクトル演算方式、深さ優先実行する演算器アレイ方式、あるいは、複合方式やその他の方式の組み合わせにより実行するチューニング技術に取り込むものである。H25年度に、Intel-CCの出力コードを元にアクセラレータコードを生成するツールを開発し、本機能を一部組み込んでいる。

10. キーワード

(1) 演算器アレイ	(2) アクセラレータ	(3) ステンシル計算	(4) ベクトル計算
(5) 低電力	(6)	(7)	(8)

11. 現在までの達成度

(区分) (1) 当初の計画以上に進展している。

(理由)

従来型演算器アレイアクセラレータ (LAPP) をLSI化して詳細評価し、再検討した結果を踏まえて、より自由度が高く実用的なアクセラレータ (EMAX) のアーキテクチャ検討を推進し、現在、ハードウェア記述に近いレベルの詳細なシミュレータ、および、アプリケーションからコード生成を行う各種ツールの開発が完了している。また、Intel-CCを利用したコード生成のプロトタイプが完成している。演算器アレイ方式とベクトル方式を融合し、多数演算器を効率よく稼働させる詳細なレジスタトランスファレベルシミュレータおよびFPGAプラットフォームが完成し、様々な画像処理プログラムを用いた評価では、従来型の演算器アレイ型アクセラレータよりも格段に実効効率を向上できることを確認している。また、最終年度においてASIC化することを目標に、評価設備の開発や、DMAコア等補助的な設計物が一通り揃った状況にある。現在、FPGA上で浮動小数点演算を実行するプロトタイプ開発を推進しており、コア部分については一通り完成している。また、以上の研究開発過程で生じた新しいアイデアは、国内出願を完了し、さらに、PCT出願も行った。

12. 今後の研究の推進方策

(今後の推進方策)

H26年度は、FPGA上でメディア演算および浮動小数点演算の両方に対応できる64ユニット構成のモデルがFPGA上で稼働している状況を踏まえ、さらに、VDECを利用したASIC化に挑戦する。VDECと調整し、これまでになかったサイズ (最大規模の12.5mm LSI) の試作および評価を実施する。また、より使い易いアクセラレータとするための、コード生成ツールの拡充を進める。

13.研究発表(平成24年度の研究成果)

(雑誌論文) 計(5)件 うち査読付論文 計(4)件

著者名		論文標題			
齊藤光俊, 下岡俊介, Devisetti Venkatarama Naveen, 大上俊, 吉村和浩, 姚駿, 中田尚, 中島康彦		線形演算器アレイ型アクセラレータを備えた高電力効率プロセッサの開発			
雑誌名	査読の有無	巻	発行年		最初と最後の頁
電子情報通信学会論文誌D	有	Vol.J95-D, No.9	2	012	pp.1729-1737
掲載論文のDOI(デジタルオブジェクト識別子)					
なし					

著者名		論文標題			
岩上拓矢, 吉村和浩, 中田尚, 中島康彦		時分割実行機構による演算器アレイ型アクセラレータの効率化			
雑誌名	査読の有無	巻	発行年		最初と最後の頁
情報処理学会論文誌コンピューティングシステム	有	ACS39, Vol.5, No.4	2	012	pp.13-23
掲載論文のDOI(デジタルオブジェクト識別子)					
なし					

著者名		論文標題			
中田尚, 吉村和浩, 下岡俊介, 大上俊, Devisetti Venkatarama Naveen, 中島康彦		画像処理向け線形アレイアクセラレータの性能評価			
雑誌名	査読の有無	巻	発行年		最初と最後の頁
情報処理学会論文誌コンピューティングシステム	有	ACS38, Vol.5, No.3	2	012	pp.74-85
掲載論文のDOI(デジタルオブジェクト識別子)					
なし					

著者名		論文標題			
吉村和浩, 中田尚, 中島康彦, 北村俊明		異種命令セットアーキテクチャを持つ高電力効率SMT プロセッサの開発			
雑誌名	査読の有無	巻	発行年	最初と最後の頁	
電子情報通信学会論文誌D	有	Vol.J95-D, No.6	2 0 1 2	pp.1334-1346	
掲載論文のDOI(デジタルオブジェクト識別子)					
なし					

著者名		論文標題			
Kazutaka KAMIMURA, Ryosuke ODA, Tatsuhiro YAMADA, Tomoaki TSUMURA, Hiroshi MATSUO, Yasuhiko NAKASHIMA		A Speed-Up Technique for an Auto-Memoization Processor by Reusing Partial Results of Instruction Regions			
雑誌名	査読の有無	巻	発行年	最初と最後の頁	
Proc. 3rd Int'l. Conf. on Networking and Computing (ICNC'12)	無	ICNC12	2 0 1 2	pp.49-57	
掲載論文のDOI(デジタルオブジェクト識別子)					
10.1109/ICNC.2012.17					

(学会発表) 計(3)件 うち招待講演 計(0)件

発表者名		発表標題	
王昊, 姚駿, 中島康彦		GCCのvectorizerを利用した演算器アレイ向け命令変換手法	
学会等名	発表年月日	発表場所	
研究報告計算機アーキテクチャ(ARC)2013-ARC-203 No.9	2013年02月01日	早稲田大学	

発表者名		発表標題	
関賀, 姚駿, 中島康彦		リング接続を利用しデータ移動を最小限にするアクセラレータの提案	
学会等名	発表年月日	発表場所	
研究報告システムLSI設計技術(SLDM)SIG Technical Reports, 2013-SLDM-159, Vol.17	2013年01月17日	慶応大学	

発表者名		発表標題	
神村和敬, 山田龍寛, 小田遼亮, 津邑公暁, 松尾啓志, 中島康彦		再利用対象区間の細分化による自動メモ化プロセッサの高速化	
学会等名		発表年月日	発表場所
研究報告計算機アーキテクチャ(ARC)		2012年08月01日 ~ 2012年08月02日	鳥取市とりぎん文化会館

〔図書〕計(1)件

著者名		出版社		
中島康彦		オーム社		
書名		発行年	総ページ数	
コンピュータアーキテクチャ		2012	203	

14. 研究成果による産業財産権の出願・取得状況

〔出願〕計(1)件

産業財産権の名称	発明者	権利者	産業財産権の種類、番号	出願年月日	国内・外国の別
データ供給装置及びデータ処理装置	中島康彦, 姚駿	同左	特許、PCT/JP2013/057503	2013年03月15日	外国

〔取得〕計(0)件

産業財産権の名称	発明者	権利者	産業財産権の種類、番号	取得年月日	国内・外国の別
				出願年月日	

15.備考

Computing Architecture Lab.
<http://arch.naist.jp>