

酸化物半導体薄膜トランジスタの
発熱・発光と劣化現象との関係

博士（工学）

2018年 3月

奈良先端科学技術大学院大学

物質創成科学研究科

木瀬 香保利

目次

第1章 序論.....	1
1.1 はじめに.....	1
1.1.1 ディスプレイの発展.....	1
1.1.2 薄膜トランジスタの歴史.....	1
1.1.3 酸化物半導体を使用した TFT.....	3
1.1.4 TAOS TFT の信頼性劣化.....	4
1.2 本研究の目的と構成.....	8
参考文献.....	11
第2章 発熱解析.....	16
2.1 はじめに.....	16
2.2 TFT の発熱温度.....	16
2.2.1 評価システム.....	16
2.2.2 印加電圧依存性.....	17
2.2.3 α -IGZO TFT と ITZO TFT の比較.....	19
2.2.4 チャネル幅依存性.....	21
2.3 パルス電圧下での信頼性劣化解析および発熱抑制条件.....	22
2.3.1 発熱温度の周波数依存性.....	22
2.3.2 パルスストレス時のストレス試験による熱劣化解析.....	23
2.3.3 パルスストレス時の劣化の考察.....	25
2.3.4 パルス駆動 TFT の発熱温度測定方法.....	28
2.3.5 パルスの切り替わり時間と発熱.....	29
2.4 構造による発熱のちがい (TFT のチャネル形状).....	33
2.4.1 シミュレーションによるアモルファス酸化物半導体のバンドモデル.....	33
2.4.2 トランジスタシミュレーション.....	35
2.4.3 長方形 TFT.....	37
2.4.4 I-U 字型 TFT.....	41
2.5 まとめ.....	46
第3章 α -IGZO TFT のインパクトイオン化と信頼性劣化解析.....	51
3.1 はじめに.....	51
3.2 エミッション顕微鏡によるインパクトイオン化の評価.....	51

3.2.1	評価システム.....	52
3.2.2	<i>a</i> -IGZO TFT のチャンネルからの発光.....	54
3.2.3	発光強度のチャンネルサイズ依存.....	55
3.2.4	発光強度の V_{gs} , V_{ds} 電圧依存.....	57
3.3	kink 電流によるインパクトイオン化の評価.....	58
3.4	インパクトイオン化の信頼性への影響.....	60
3.4.1	特性評価 (閾値電圧 (V_{th}))	60
3.4.2	ストレス試験.....	61
3.5	まとめ.....	64
	参考文献.....	65
第4章	<i>a</i> -IGZO TFT の発光分光.....	66
4.1	はじめに.....	66
4.2	GaAs カメラによる発光分光.....	66
4.2.1	評価システム.....	66
4.2.2	<i>a</i> -IGZO TFT のチャンネルからの分光.....	70
4.2.3	各波長の発光強度とキック電流.....	71
4.2.4	ドレイン電圧に対する発光スペクトル.....	71
4.2.5	ゲート電圧に対する発光スペクトル変化.....	74
4.2.6	キック電流条件下の電子温度.....	76
4.3	まとめ.....	78
	参考文献.....	79
第5章	総括.....	80
5.1	総括.....	80
5.2	今後の展望.....	82
	謝辞.....	84
	研究業績.....	86

第1章 序論

1.1 はじめに

1.1.1 ディスプレイの発展

近年、我々は情報化社会と呼ばれる環境の中で、日々多くの情報を授受しながら生活している。このような生活のなかで重要な役割を果たしているものの一つとして、情報・通信端末に不可欠であるディスプレイが挙げられる。今後もより多くの情報や臨場感のある映像を伝えるための道具として、ディスプレイの発展は大きく期待されると考えられる。現在、テレビやパソコンなどのディスプレイに求められていることは、画面の大型化や薄型化、高精細化である。しかし近年、いつでも・どこでも・誰でも情報の恩恵を受けられるというユビキタスネットワーク社会の実現が迫っており、ディスプレイの果たす役割はさらに重要なものになるといえる。ユビキタスネットワーク社会の実現のためにディスプレイに求められるのは、曲げたり透明にすることで環境に溶け込ませることのできる機能である。このような機能を持った、透明ディスプレイやフレキシブルディスプレイといった次世代ディスプレイが実用化されれば、曲面、凹凸面、窓など透明な場所をも、場所を選ばずディスプレイにすることができる。これにより高度情報化社会はますます発展すると予想できる。

このような次世代ディスプレイの技術の発展として指標となるのが解像度である。1980年代にはディスプレイの解像度は16 ppi程度しかなかったが、現在では518 ppiの高画素数、高解像度の8Kディスプレイ¹²が一部すでに市販されている。このような高精細なディスプレイを実現するための重要な素子として薄膜トランジスタ(TFT: Thin-film transistor)が挙げられる。TFTはディスプレイの駆動素子として用いられており、TFTの性能によってディスプレイの性能が大きく左右される。そのため次世代のディスプレイを開発するにあたり、TFTの開発は重要である。TFTは画素の表示/非表示を切り替えるスイッチングを担う素子である。このスイッチング性能を担うのはTFTに使われている半導体チャネル材料である。次世代ディスプレイの実用化に向けて、透明でフレキシブル基板上に十分に高性能なTFTを作製するためには半導体チャネル材料の選択とその高性能化が重要となる。

1.1.2 薄膜トランジスタの歴史

電界効果トランジスタの歴史は、ドイツLeipzig大学のLilienfeldが1930年にMESFET³の特許をカナダに提出したことが始まりとされている。その後の1962年、Weimer⁴によって世界で初めて実際に良好な電気特性を示すTFTが報告された。この報告では多結晶

硫化カドミウム(CdS)薄膜を用いた金属/絶縁膜/半導体(MIS: Metal/ Insulator/ Semiconductor)構造のTFTが試作された。

CdSは真空蒸着により容易に薄膜が形成でき、光電界効果トランジスタとして1950年代から研究によく用いられていた材料である⁵が、電界効果移動度(μ_{FE})が $5\text{ cm}^2/(\text{V}\cdot\text{s})$ 程度であった。一方、セレン化カドミウム(CdSe)は蒸着などの低温で容易に多結晶構造となり、 $50\text{ cm}^2/(\text{V}\cdot\text{s})$ 程度のホール移動度が得られ高いON電流と低いOFF電流を示すことからTFT材料としてよく用いられていた。1973年にWestinghouse社のBrodyらはCdSe TFTをアクティブマトリクス(AM: Active matrix)型無機ELディスプレイを報告⁶し、さらに1975年には初のAM型液晶ディスプレイ(LCD: Liquid crystal display)を報告⁷した。このように、TFTの研究はII-VIルコゲナイド半導体から発展した。

1960年代後半から1970年代前半にはすでにBrodyらがフレキシブルディスプレイの魁ともいえるポリエチレンフタレート、ポリイミド、さらに紙といった基板上にTFTを作製し動作させた⁸。CdSやCdSeを用いたTFTの研究は盛んにおこなわれ、デバイスへの応用がされていたが、一方で、毒性材料であること、n型にならないこと、界面欠陥制御が難しいといった問題があることから、1980年代以降、TFT材料としてSi系の材料が主流となった。Si系の材料が主流となったきっかけは1975年にイギリスDundee大学のSpearとLeComberがホスフィンやジボランのドーパ量を制御することで非晶質Si(*a*-Si)はn型にもp型にもなることを発見した^{9,10}ことであった。この発見により1979年には水素化非晶質シリコン(*a*-Si:H)を用いたTFTの良好な動作特性が報告された。¹¹この報告以降、2017年の現在までSi系材料は安さ、作り易さ、性能の観点からもTFTの主流となっている。

現在、Siを用いたTFTには上記の*a*-Si:H、微結晶Si(μ Si:H)、低温ポリシリコン(LTPS: Low temperature poly silicon)、高温ポリシリコン(HTPS: High temperature poly silicon)、単結晶Siがある。*a*-Si:H TFTはオフ電流が少ないという特長があるが、非結晶であるため μ_{FE} が低く、次世代の高精細ディスプレイ駆動に十分な特性とは言えない。一方、多結晶Si(poly-Si) TFTは μ_{FE} が $100\text{ cm}^2/(\text{V}\cdot\text{s})$ 程度と高く、*a*-Si:H TFTより二桁以上高いため高性能ではあるが、チャネルの結晶粒界の存在によりTFT特性のばらつきが生じることやオフ電流が高いことが問題とされている。このように、近年、ディスプレイの高精彩化、大画面化が進み、低価格で大面積に形成できる十分な性能を持った素子の開発が望まれているが、Si系材料ではこの要望を満たすことが難しくなってきた。そこで、フレキシブルエレクトロニクス分野では有機TFTが有望であるとされている。また、室温で形成された酸化物半導体を用いたTFTが登場し^{21,22}、世界初のTFTに用いられた化合物半導体の分野が再び注目されている。表1-1は以上のTFTチャネル材料の特徴をまとめたものである。

ここで、次世代のディスプレイとして透明かつフレキシブルという機能を備えることも考え、酸化物半導体材料に着目する。a-Si:H と代表的な酸化物半導体として非晶質 InGaZnO (a-IGZO) を比較すると、それぞれの特性がよく似通っているが、a-Si:H は既に述べているように移動度が低いため数 $\text{cm}^2/(\text{V}\cdot\text{s})$ 程度の移動度が必要な OLEDs (Organic light emitting diodes) のディスプレイ等、次世代ディスプレイへの対応は難しいと考えられる。また、LTPS-TFT の高い移動度も魅力的であるが、TFT の均一性や高温プロセスでのコスト面で課題が残る。このため、a-IGZO などの酸化物半導体材料は、低温成膜可能で低コストを実現可能、透明かつ $\sim 10 \text{cm}^2/(\text{V}\cdot\text{s})$ の電界効果移動度 μ_{FE} をもち、OFF 電流が 3~4 桁低いという点で次世代ディスプレイに対する要求を満たしている。

表 1.1 TFT チャンネル材料による特徴比較

	a-Si:H TFT	$\mu\text{c-Si:H}$ TFT	LTPS TFT	HTPS TFT	Organic TFT	Oxide TFT
TFT uniformity	good	good	poor	poor	good	good
Mobility (cm^2/Vs)	< 1	1<	10 ~ 600	10 ~ 150	~ 1	~ 20
Type	n	n, p	n, p	n, p	n, p	n
Fabrication temp. ($^{\circ}\text{C}$)	350	~ 300	600	800 ~ 1000	~ 100	~ 300
Cost	low	middle	high	high	low	low
Reliability	poor	good	good	good	poor	?

1.1.3 酸化物半導体を使用した TFT

1960 年代、酸化錫 (SnO), 酸化インジウム (InO), 酸化亜鉛 (ZnO) は透明導電膜であることが知られており¹²⁻¹⁵, これらを用いた TFT¹⁶⁻¹⁸ が報告されたことから酸化物半導体のデバイス材料としての歴史が始まった。報告された当時、これらの材料を用いた TFT 電気特性は実用に及ばなかったが、透明半導体が TFT のチャンネル材料になり得る可能性を示唆していた。そして 1996 年に東京工業大の細野教授が、高い電子移動度を有する非晶質酸化物半導体のアイデアを発表した^{19,20}。さらに 2003 年に東京工業大の同研究グループの野村博士が室温で成膜した酸化物半導体である a-InGaZnO (a-IGZO) を TFT に応用し非晶質にも関わらず $6-9 \text{cm}^2/(\text{V}\cdot\text{s})$ と高い飽和移動度を報告した²¹。この報告以降、a-IGZO TFT が脚光を浴び、盛んに研究が行われるようになった。a-IGZO のほかにも酸化物半導体として ZnO ^{22,23}, a-InZnO^{24,25}, a-ZnSnO^{26,27}, a-InSnZnO²⁸⁻³⁰, a-AlInZnO³¹⁻³⁴ などの

組み合わせを変えた材料の研究が行われている。これらの酸化物半導体を使用した TFT を TAOS (Transparent amorphous oxide semiconductor) TFT と呼ぶ。

a -IGZO TFT を現在 TFT のチャネル材料に主に用いられている Si 系材料と比較すると、非晶質半導体として a -Si TFT の 10 倍以上の高い μ_{FE} ($\sim 10 \text{ cm}^2/(\text{V}\cdot\text{s})$) を示す。これは Si と a -IGZO など酸化物半導体のキャリア伝導路の違いに起因している²²。Si は共有結合性半導体であるため、指向性の強い sp^3 結合がキャリアの伝導路を担う。そのため非晶質構造になると Si-Si 結合の方向に乱れが生じ、軌道の結合が不十分となる。結果、伝導帯直下と価電子帯直上に裾状態のキャリア局在状態が形成されるため μ_{FE} が単結晶 Si よりも 2~3 桁低い値となってしまう。

一方、酸化物半導体は、イオン性の結合によって構成されており、伝導帯下端 (CBM: Conduction band minimum) は球対称な金属の s 軌道で構成され、価電子帯上端は酸素の $2p$ 軌道で形成される。このため非晶質構造における歪んだ化学結合においても、伝導路が空間的に広がった球対称の s 軌道であるためキャリア輸送に大きな影響はない。特に空間的に大きく広がった s 軌道を最低非占有準位にもつ In や Sn など重金属を含む場合、比較的高い μ_{FE} を実現できる。酸化物半導体のキャリア濃度は酸素欠損量によってある程度制御することができるが、キャリアの制御性も含有元素によって異なる。しかし、高い μ_{FE} を持つ InSnO や SnO₂ といった材料は透明電極としても用いられるように、酸素欠損が生成されやすいためキャリアが容易に高濃度になってしまい半導体膜としての制御が難しい。 a -IGZO ではこの過剰酸素欠損の問題を解決するために、酸素と強い結合エネルギーを持つ Ga を添加することで、キャリア濃度をよく制御している。

a -IGZO TFT は次世代ディスプレイのチャネル材料として有望な材料である。一方で酸素濃度によりキャリア濃度を制御している点やサブバンドギャップ内に OH や酸素欠陥など起因する準位を持つことから、電圧や光、大気中の水分や酸素などによる信頼性の問題が指摘されており、次世代ディスプレイの実現において、高信頼性化手法の確立は急務である

1.1.4 TAOS TFT の信頼性劣化

前項で述べたように a -IGZO TFT に代表される TAOS TFT の次世代ディスプレイへの応用にあたって問題となるのは、駆動時の電流・電圧ストレスや電流に起因する自己発熱などの内部要因、光、熱、湿気や酸素といった周囲の環境などに対する信頼性劣化である。これらの劣化現象は TFT の構造に影響する部分によって 3 か所に分けられる。図 1.1 にボトムゲートトップコンタクト型の TAOS TFT の構造を示し、劣化の発生する場所を示した。劣化現象が発生する箇所として、一つ目は、バックチャネルとバックチャネル/保護膜界面である。バックチャネルとは、TFT 駆動の際にチャネルが形成されない

部分のことである。2 つ目は、チャンネルバルクで発生している劣化である。なお、本研究では、バックチャンネル/保護膜界面とゲート絶縁膜(GI: Gate insulator)/チャンネル界面以外のチャンネル部分をバルクと呼ぶ。3 つ目は、GI/チャンネル界面とGIである。また、GI/チャンネル界面以外のGI部分をGIバルクと呼ぶ。

ここで、TFTの信頼性劣化のパラメータとして閾値電圧(V_{th})の変化とサブスレッショルド・スイング(S 値)を用いて説明する。 V_{th} とはTFT伝達特性の電流が急激に増加し始め、TFTがOFFからON状態になるときのゲート電圧(V_{gs})を示す指標である。 S 値とはTFT伝達特性のOFFからONに遷移する閾値下領域において、ドレイン電流(I_{ds})が10倍になるときに必要となる V_{gs} の電圧変化量を示す。

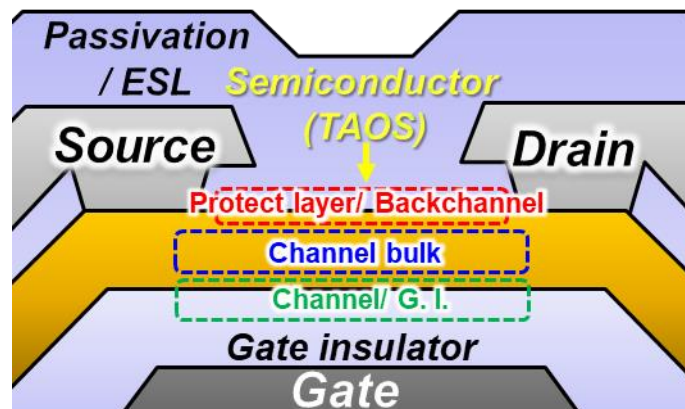


図 1.1 TAOS TFT で劣化が発生する場所 (ボトムゲートトップコンタクト型)

- ・バックチャンネルとバックチャンネル/保護膜界面

エッチストップパーレイヤーやパッシベーション膜等のチャンネル保護膜がない場合、TAOS TFTは駆動時にバックチャンネル部分が大気にさらされる。これにより、酸素³⁵や空気中の水分子³⁶⁻³⁸が表面に吸着することで劣化が発生する。酸素がバックチャンネルに吸着した場合、電子を捕獲し O^- として存在するようになる。その結果、閾値電圧(V_{th})は正方向にシフトする。一方、水がバックチャンネルに吸着した場合、チャンネルの膜厚によって電子ドナーまたはアクセプター型のトラップという異なる劣化現象を示す。チャンネル膜厚が厚い場合、水は電子ドナーとして働きチャンネル中の電子濃度を増加させる。その結果、 V_{th} は負方向にシフトする。一方、チャンネル膜厚が薄い場合には、アクセプター型のトラップとして働き、主に S 値の劣化に影響する。このようにチャンネルが大気にさらされている場合、TAOS TFTは大気中の酸素や水の影響により特性の劣化が起こる。

そのため、保護膜によりチャネル層を保護することは信頼性を向上する上で重要である。保護膜としては一般に SiO₂ 膜³⁹ や SiN_x 膜といった真空プロセスにより成膜される膜が用いられている。野村博士らの報告⁴⁰によると TAOS TFT では、バックチャネルの表面から 2 nm の範囲に高濃度のギャップ内欠陥準位が価電子帯直上のエネルギー準位に存在する。Al₂O₃ や Y₂O₃ を保護膜材料とする検討がなされている⁴¹。Y₂O₃ 膜はこの欠陥準位を効果的に除去することができるため、保護膜として有用であるという報告もある。このように保護膜材料によって信頼性が左右されることから、材料を検討することが重要である。さらに、バックチャネルの劣化では、保護膜を成膜する際のプロセスダメージにも注意しなければならない。真空プロセスにより成膜する際、プラズマにより TAOS 中にトラップ準位を形成する⁴² という報告がある。その結果 S 値の劣化といった信頼性の問題が起こる。このような問題を解決するため、溶液プロセスによる保護膜の形成が検討されている^{43,44}。この手法は真空プロセスを使わない簡便なプロセスであり、プラズマを用いないため TAOS へのプロセスダメージが少ない。また、UV 硬化機能を溶液に付加することで、コンタクトホールのパターニングを簡便化することができる⁴⁵。一方、溶液の使用では C や H₂O といった不純物の問題があるため、保護膜に最適な溶液を作製することが課題となっている。

・TAOS TFT のチャネルバルク

TAOS のチャネル材料としての品質も信頼性を改善する上で重要となる。TAOS 中に深い準位の電子トラップサイトや浅いドナー準位など酸素欠陥や水素に関係する準位が多く存在する場合⁴⁶ 信頼性が悪くなる。図 1.2 に代表的な TAOS である a-IGZO のバンドギャップ中の捕獲準位密度(DOS: Density of state) 分布の模式図を示す。これを解決するために、熱処理が提案されている⁴⁷。熱処理を行うと弱い結合を形成している H- や OH-, それに伴う欠陥の形成などが抑制される。そのため熱処理により大きな V_{th} シフトや S 値の劣化を伴う信頼性の劣化が大幅に改善すると報告されている⁴⁸。現在、a-IGZO TFT は市販されているディスプレイの駆動用素子として使用されているため、バックライトからの光による信頼性の劣化も問題視されている。光照射下での負方向バイアスストレス(NBIS)を行った場合、a-IGZO チャネル中に元来存在する欠陥や準位による劣化が起こる⁴⁹。この原因としては深い準位に存在する酸素欠陥準位(V_o)が光によって励起され、V_o²⁺を形成し同時に電子が放出されることが挙げられている。

・ゲート絶縁膜とゲート絶縁膜/チャネル界面

GI として適切であると考えられる絶縁膜の条件は、表面ラフネスが少なく平滑な膜であること、絶縁破壊電界が高いことなどである。GI に起因する信頼性の劣化は主に GI/

チャンネル界面における界面準位の存在，ゲート絶縁膜中の未結合手などによる電荷のトラップ，絶縁膜中の水素の存在によって発生する⁵⁰。

GI中に水素が多く含有されている場合，水素がTAOS中に拡散して浅い準位を形成することが原因で S 値の劣化や V_{th} シフトが起こる。さらに，定電圧ストレス試験によるTFT特性の劣化の起源として，GI/チャンネル界面に存在する深い負帯電したトラップ準位($E_c - E < 1.0 \text{ eV}$)が報告されている⁴⁷。この準位は熱処理によっても抑制することができず， S 値の劣化を伴わない平行な V_{th} シフトを引き起こす。以上のことから， α -IGZO TFTの信頼性を向上させるためには，トラップ準位が少ないGIを選択するとともに，GI/チャンネル界面の質の向上とGI中水素含有量の低減が求められている。

さらに，駆動時の電流・電圧ストレスによる劣化が発生する箇所として，チャンネル/GI界面は重要である。TAOS TFTに駆動電圧を印加した際における自己発熱効果はチャンネル/GI界面へのトラップ準位の形成を促し，電子のトラップ現象を促進することが報告されている⁵¹。飽和電圧条件では，ゲート側にn型チャンネルを形成し電子輸送路となる。またドレイン電極付近には空乏層領域が形成され，その領域ではジュール熱による発熱が生じる。この際，電子はチャンネル/GI界面へのトラップを生じる。そのため，膜中にトラップされた電子は空間電荷を形成し，TAOS TFTの V_{th} 負方向シフトやドレイン電流(I_{ds})などの特性を経時的に劣化させるとされている⁵¹。特に熱伝導率の低いプラスチックおよびガラス基板上に作製される駆動素子は，熱の蓄積によって素子の劣化を促進する可能性があり，透明でフレキシブルなディスプレイの作製において解決すべき重要な問題の1つである。

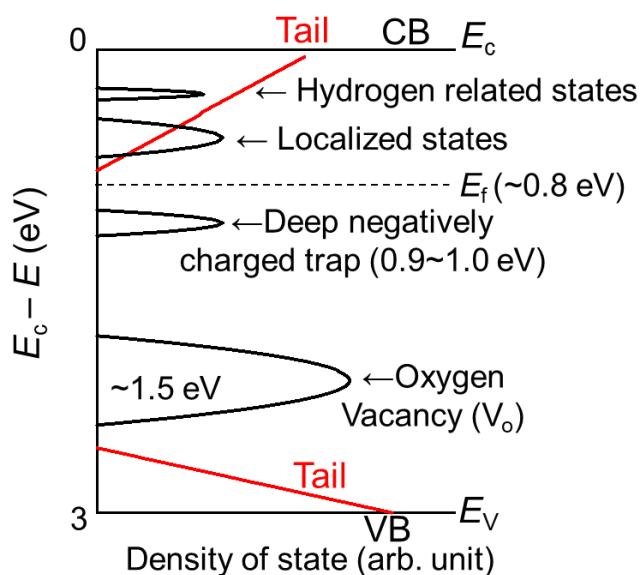


図 1.2 α -IGZO バンドギャップ中の捕獲準位密度分布模式図

1.2 本研究の目的と構成

ディスプレイの駆動素子である薄膜トランジスタ(TFT)には、長年アモルファスシリコン(a -Si:H)が主に使用されてきた。しかし近年、 a -InGaZnO(IGZO)に代表される透明酸化物半導体(TAOS)が報告され、Siに代わる新たな材料として注目を集めている。TAOSは透明性、高移動度、低温形成が可能という特性を持つため、次世代の透明なフレキシブルディスプレイの駆動用素子への応用が期待されている。しかし、TAOS材料は光励起や電流・電圧ストレスによる電気特性の信頼性の劣化が問題となっている。これらの物理現象と信頼性劣化現象は先行研究にて関連づけられており^{51,52}、メカニズムが解明されてきた。

信頼性の劣化に関連する物理現象として、TFTの半導体層の電流や抵抗値によって発生するジュール熱現象(自己発熱)が挙げられる。デバイスの活性化層からの自己発熱に依存する劣化現象は、ポリシリコン単結晶シリコンデバイス⁵³⁻⁵⁵やGaNまたはSiCベースの高出力デバイスにおいて重大な問題である。特に、 a -IGZOに代表されるTAOS TFTの電気特性が熱的依存性を有するため^{51,56-58}、TFTの自己発熱による電気的特性の信頼性の劣化の課題に直面している。TAOS TFTに電圧を印加し、自己発熱が発生するとチャネル/GI界面での電子トラップが増加するため、 V_{th} の正方向シフトが発生するためである。TAOSは、透明性、低温製造プロセス、高い電子移動度のために、次世代のフレキシブルディスプレイの有望な材料として研究されている。次世代のフレキシブルで透明なディスプレイは、可撓性ガラスまたはプラスチックのような熱伝導率⁵⁹⁻⁶¹を有するので、蓄積された自己発熱は、TFTの信頼性をより劣化させる可能性がある。このため、駆動電圧条件やデバイス構造を変更することによって、自己発熱を低減することが重要である。本研究では、 a -IGZO TFTの自己発熱劣化を防ぐため、TFTの形状、電場、およびジュール加熱の関係を明らかにすることを目的とした。

そこで、デバイスシミュレーションや熱解析の実証により、熱抑制の程度を観察して発熱を抑制する適切なTFT形状を提案した。自己発熱効果を低減することは、信頼性の高い半導体デバイスの研究開発にとって重要である。

一方で、TAOSには劣化との関連が明らかになっていない現象としてインパクトイオン化が挙げられる。インパクトイオン化とは、TAOSよりも移動度がさらに高いポリシリコン(poly-Si) TFTで発生が報告されている物理現象である。Poly-Si TFTの先行研究にて、インパクトイオン化現象とはドレイン電極近傍の高電界領域において高いエネルギーを持った電子が結晶格子にぶつかり、大量の電子正孔対(ホットキャリア)が発生する現象であるとされている。この際に放出されたエネルギーがTFTの発光現象として報告されている。また、poly-Siのインパクトイオン化による信頼性劣化として、出力特性でのキック電流の発生、オンオフ比の低下が報告されている。

これまでインパクトイオン化は移動度の低いTAOSでは発生しないと考えられていた。しかし、自己発熱による信頼性劣化現象の研究の結果、ドレイン電極付近で高電界領域が発生し、インパクトイオン化を起こす可能性がある高いエネルギーを持った電子が発生していることが画像解析およびシミュレーションによって報告された⁵²。TAOS TFTのさらなる信頼性の向上を目指すうえで、インパクトイオン化現象に関する調査は十分に行われるべきである。このため、本研究ではTAOS TFTのインパクトイオン化を視野に入れた解析として発光解析を行い、信頼性との関連を検討することを目的とした。

第2章 発熱解析

信頼性の高い製品の開発においては、電圧駆動による半導体デバイスの自己発熱劣化が深刻な問題となる。本章では次世代のフレキシブルデバイスに適用されるTFTのチャネル材料の代表として、酸化物半導体に注目した。TAOS TFTの信頼性を向上させるため、熱抑制TFT構造を提案した。デバイスシミュレーションと熱解析を行い、3種類のTFT（標準、広幅、多電極型TFT）を比較した。これらの3つの形状のうち、定電圧駆動条件下では、多電極型TFTが、電極間のドレイン電界の分散によって自己発熱を抑制する最も効果的な形状であることがわかった。これらの3種類のTFTの結果から、コルビノディスクのような曲線を有する構造が自己発熱を抑制するのに適していると考えられる。そこで、電界を分散させる形状かつ作成工程が少ないという利点から、熱抑制構造用のU字型TFTを提案し、デバイスシミュレーションと熱解析を実証した。

第3章 α -IGZO TFTのインパクトイオン化と信頼性劣化解析

α -IGZO TFTなどの酸化物半導体は移動度が低いため、poly-Si TFTで深刻な劣化現象を引き起こすインパクトイオン化現象が発生しないと考えられてきた。しかし、酸化物TFTの信頼性向上を目指すうえでこの劣化現象との関連を明示することは不可欠である。本章では α -IGZO TFTでのインパクトイオン化現象の発生を明らかにすることを目的とした。伝達特性におけるキック電流の調査とエミッション顕微鏡による発光解析を行った。さらに、異なる発光条件下での長期間のストレス試験を行い発光輝度の信頼性劣化への影響を調査した。

第4章 a -IGZO TFT のエミッション分光

本章ではホットキャリアと発光の関係について議論する。各電圧条件における発光波長の分布を調査した。

飽和領域で動作する a -IGZO TFT は、可視光の放出を伴うことが3章で示された。本章では、この a -IGZO TFT の発光波長の分布を詳細に報告し、発光メカニズムを考察した。さまざまな電圧条件 TFT を動作させ、を解析したところ ホットエレクトロンのエネルギー状態は、Maxwell - Boltzmann 分布として記述されることがわかった。発光強度と Maxwell - Boltzmann 分布の関係式より、各発光波長の発光強度分布から a -IGZO TFT におけるホットエレクトロンの電子温度を実験的に求めた。また、3章で発光強度がゲート電圧に対して不規則であったことから、電子温度の観点から発光強度の変化との関連を検討した。そして発光を伴うインパクトイオン化現象が発生する電子温度の条件を求めた。

参考文献

- 1 Y. Liao, X. Shao, C. Leng, X. Zhang, J. Zhang, W. Hu, Y. Huang, Y. Zheng, Q. Ma, D. H. Yoon, D. Wang, J. M. Yuan, and S. Lee, *IMID*, 20-2 (2014).
- 2 S. Kawashima, S. Inoue, M. Shiokawa, A. Suzuki, S. Eguchi, Y. Hirakata, J. Koyama, S. Yamazaki, T. Sato, T. Shigenobu, Y. Ohta, S. Mitsui, N. Ueda, and T. Matsuo, *SID Symposium Digest of Technical Papers* **45** (1), 627 (2014).
- 3 J. E. Lilienfield, U.S. Patent (1930) 1745175.
- 4 P. Weimer, *Proc. IRE* **50** (6), 1462 (1962).
- 5 薄膜材料デバイス研究会 編, 「薄膜トランジスタ」付録 (コロナ社, 2008).
- 6 T. P. Brody, J. A. Asars, and G. D. Dixon, *IEEE Trans. Electron Dev.* **20** (11), 995 (1973).
- 7 T. P. Brody, L. Fang Chen, Z. P. Szepesi, and D. H. Davies, *IEEE Trans. Electron Dev.* **22** (9), 739 (1975).
- 8 T. P. Brody, *IEEE Trans. Electron Dev.* **31** (11), 1614 (1984).
- 9 W. E. Spear and P. G. Lecomber, *Solid State Commun.* **17** (9), 1193 (1975).
- 10 W. E. Spear and P. G. Lecomber, *Philos. Mag.* **33** (6), 935 (1976).
- 11 P. G. Lecomber, W. E. Spear, and A. Ghaith, *Electron. Lett.* **15** (6), 179 (1979).
- 12 K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano, and H. Hosono, *Jpn J Appl Phys* **1 45** (5B), 4303 (2006).
- 13 K. Nomura, T. Kamiya, H. Ohta, K. Ueda, M. Hirano, and H. Hosono, *Appl. Phys. Lett.* **85** (11), 1993 (2004).
- 14 A. Takagi, K. Nomura, H. Ohta, H. Yanagi, T. Kamiya, M. Hirano, and H. Hosono, *Thin Solid Films* **486** (1-2), 38 (2005).

- 15 T. Kamiya, H. Hiramatsu, K. Nomura, and H. Hosono, *J. Electroceram.* **17** (2-4), 267 (2006).
- 16 A. Aoki and H. Sasakura, *Jpn. J. Appl. Phys.* **9** (5), 582 (1970).
- 17 H. A. Klasens and H. Koelmans, *Solid State Electron.* **7** (9), 701 (1964).
- 18 G. F. Boesen and J. E. Jacobs, *Proc. IEEE* **56** (11), 2094 (1968).
- 19 H. Hosono, N. Kikuchi, N. Ueda, and H. Kawazoe, *J. Non-Cryst. Solids* **198-200**, 165 (1996).
- 20 H. Hosono, M. Yasukawa, and H. Kawazoe, *J. Non-Cryst. Solids* **203**, 334 (1996).
- 21 K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature* **432** (7016), 488 (2004).
- 22 H. S. Bae, C. M. Choi, J. H. Kim, and S. Im, *J. Appl. Phys.* **97** (7) (2005).
- 23 E. Fortunato, P. Barquinha, A. Pimentel, A. Goncalves, A. Marques, L. Pereira, and R. Martins, *Nato Sci Ser Ii Math* **194**, 225 (2005).
- 24 N. L. Dehuff, E. S. Kettenring, D. Hong, H. Q. Chiang, J. F. Wager, R. L. Hoffman, C. H. Park, and D. A. Keszler, *J. Appl. Phys.* **97** (6), 064505 (2005).
- 25 B. Yaglioglu, H. Y. Yeom, R. Beresford, and D. C. Paine, *Appl. Phys. Lett.* **89** (6), 062103 (2006).
- 26 H. Q. Chiang, J. F. Wager, R. L. Hoffman, J. Jeong, and D. A. Keszler, *Appl. Phys. Lett.* **86** (1), 013503 (2005).
- 27 P. Görrn, P. Hölzer, T. Riedl, W. Kowalsky, J. Wang, T. Weimann, P. Hinze, and S. Kipp, *Appl. Phys. Lett.* **90** (6), 063502 (2007).
- 28 S. Tomai, M. Nishimura, M. Itose, M. Matuura, M. Kasami, S. Matsuzaki, H. Kawashima,

- F. Utsuno, and K. Yano, *Jpn. J. Appl. Phys.* **51**, 03CB01 (2012).
- 29 M. S. Grover, P. A. Hersh, H. Q. Chiang, E. S. Kettenring, J. F. Wager, and D. A. Keszler, *J. Phys. D: Appl. Phys.* **40** (5), 1335 (2007).
- 30 S.-J. Seo, C. G. Choi, Y. H. Hwang, and B.-S. Bae, *J. Phys. D: Appl. Phys.* **42** (3), 035106 (2009).
- 31 C. Hong, H. Kim, H. W. Kim, N. Cho, I. Lee, I. Lee, and C. Lee, *J. Ceram. Soc. Jpn.* **117** (1365), 566 (2009).
- 32 S. Teehan, H. Efstathiadis, and P. Haldar, *J. Alloys Compd.* **539**, 129 (2012).
- 33 J. Zhang, J. G. Lu, Q. J. Jiang, B. Lu, X. H. Pan, L. X. Chen, Z. Z. Ye, X. F. Li, P. J. Guo, and N. J. Zhou, *Journal of Vacuum Science & Technology B* **32** (1) (2014).
- 34 J. Zhang, X. F. Li, J. G. Lu, N. J. Zhou, P. J. Guo, B. Lu, X. H. Pan, L. Chen, and Z. Z. Ye, *Rsc Adv* **4** (7), 3145 (2014).
- 35 D. Kang, H. Lim, C. Kim, I. Song, J. Park, Y. Park, and J. Chung, *Appl. Phys. Lett.* **90** (19) (2007).
- 36 J. K. Jeong, H. Won Yang, J. H. Jeong, Y.-G. Mo, and H. D. Kim, *Appl. Phys. Lett.* **93** (12), 123508 (2008).
- 37 K.-H. Lee, J. S. Jung, K. S. Son, J. S. Park, T. S. Kim, R. Choi, J. K. Jeong, J.-Y. Kwon, B. Koo, and S. Lee, *Appl. Phys. Lett.* **95** (23), 232106 (2009).
- 38 J.-S. Park, J. K. Jeong, H.-J. Chung, Y.-G. Mo, and H. D. Kim, *Appl. Phys. Lett.* **92** (7), 072104 (2008).
- 39 J. Wu, Y. T. Chen, D. X. Zhou, Z. Hu, H. T. Xie, and C. Y. Dong, *Mater. Sci. Semicond. Process.* **29**, 277 (2015).

- 40 K. Nomura, T. Kamiya, E. Ikenaga, H. Yanagi, K. Kobayashi, and H. Hosono, *J. Appl. Phys.* **109** (7) (2011).
- 41 K. Nomura, T. Kamiya, and H. Hosono, *Appl. Phys. Lett.* **99** (5) (2011).
- 42 T. C. Chen, T. C. Chang, T. Y. Hsieh, C. T. Tsai, S. C. Chen, C. S. Lin, M. C. Hung, C. H. Tu, J. J. Chang, and P. L. Chen, *Appl. Phys. Lett.* **97** (19) (2010).
- 43 J. P. Bermundo, Y. Ishikawa, H. Yamazaki, T. Nonaka, and Y. Uraoka, 2014 21st International Workshop on Active-Matrix Flatpanel Displays and Devices (Am-Fpd), 145 (2014).
- 44 C. Kulchaisit, M. Fujii, Y. Ueoka, J. P. Bermundo, M. Horita, Y. Ishikawa, and Y. Uraoka, 2014 Ieee International Meeting for Future of Electron Devices, Kansai (Imfedk) (2014).
- 45 J. P. Bermundo, Y. Ishikawa, H. Yamazaki, T. Nonaka, M. N. Fujii, and Y. Uraoka, *Appl. Phys. Lett.* **107** (3) (2015).
- 46 T. Kamiya, K. Nomura, M. Hirano, and H. Hosono, *Phys. Status. Solidi C* **5** (9), 3098 (2008).
- 47 K. Nomura, T. Kamiya, M. Hirano, and H. Hosono, *Appl. Phys. Lett.* **95** (1), 013502 (2009).
- 48 K. Nomura, T. Kamiya, Y. Kikuchi, M. Hirano, and H. Hosono, *Thin Solid Films* **518** (11), 3012 (2010).
- 49 H. Oh, S. M. Yoon, M. K. Ryu, C. S. Hwang, S. Yang, and S. H. K. Park, *Appl. Phys. Lett.* **97** (18) (2010).
- 50 J. Lee, J.-S. Park, Y. S. Pyo, D. B. Lee, E. H. Kim, D. Stryakhilev, T. W. Kim, D. U. Jin, and Y.-G. Mo, *Appl. Phys. Lett.* **95** (12), 123502 (2009).

- 51 T. C. Chen, T. C. Chang, T. Y. Hsieh, M. Y. Tsai, Y. T. Chen, Y. C. Chung, H. C. Ting, and C. Y. Chen, *Appl. Phys. Lett.* **101**, 042101 (2012).
- 52 S. Urakawa, S. Tomai, Y. Ueoka, H. Yamazaki, M. Kasami, K. Yano, D. Wang, M. Furuta, M. Horita, Y. Ishikawa, and Y. Uraoka, *Phys. Status Solidi Curr. Top. Solid State Phys.* **10**, 1561 (2013).
- 53 S. Hashimoto, Y. Uraoka, T. Fuyuki, and Y. Morita, *Jpn. J. Appl. Phys.* **45**, 7 (2006).
- 54 S. Inoue, H. Ohshima, and T. Shimoda, *Japanese J. Appl. Physics, Part 1 Regul. Pap. Short Notes Rev. Pap.* **41**, 6313 (2002).
- 55 K. Takechi, M. Nakata, H. Kanoh, S. Otsuki, and S. Kaneko, *IEEE Trans. Electron Devices* **53**, 251(2006).
- 56 M. Mativenga, S. Hong, and J. Jang, *Appl. Phys. Lett.* **102**, 2 (2013).
- 57 M. Fujii, H. Yano, T. Hatayama, Y. Uraoka, T. Fuyuki, J.S. Jung, and J.Y. Kwon, *Jpn. J. Appl. Phys.* **47**, 6236 (2008).
- 58 K. Kise, M.N. Fujii, S. Urakawa, H. Yamazaki, E. Kawashima, S. Tomai, K. Yano, D. Wang, M. Furuta, Y. Ishikawa, and Y. Uraoka, *Appl. Phys. Lett.* **108**, 023501 (2016).
- 59 J.B. Kim, C. Fuentes-Hernandez, D.K. Hwang, W.J. Potscavage, H. Cheun, and B. Kippelen, *Org. Electron. Physics, Mater. Appl.* **12**, 45 (2011).
- 60 Y. Liu, H. Zhou, R. Cheng, W. Yu, Y. Huang, and X. Duan, *Nano Lett.* **14**, 1413 (2014).
- 61 M. Nakata, K. Takechi, T. Eguchi, E. Tokumitsu, H. Yamaguchi, and S. Kaneko, *Jpn. J. Appl. Phys.* **48**, 81607 (2009).

第2章 発熱解析

2.1 はじめに

近年、次世代の透明なディスプレイを実現するため、ガラス基板上的 OLED ディスプレイに α -InGaZnO (α -IGZO)などの透明アモルファス酸化物半導体 TFT を使用したものが開発されている。しかし、このような高い電流を出力できる素子を熱伝導率の低い基板上に形成するため、素子の駆動時における発熱も顕著になることが予想される。特に OLED ディスプレイでは発光素子を電流駆動するため、TFT の自己発熱による信頼性劣化が起こると直結している OLED へ安定して電流を供給できなくなるという問題が予想される。OLED 駆動用 TFT は飽和領域で動作しており、式 (2-1) のようにドレイン電流 I_{ds} は V_{th} の 2 乗に比例する。

$$I_{ds} = \frac{1}{2} \frac{W}{L} \mu C_{ins} (V_{gs} - V_{th})^2 \quad (2-1)$$

つまり、僅かな V_{th} の変化が電流値のばらつき、つまりディスプレイの画質に影響を与える。このため、 V_{th} を変化させる要因となる発熱現象は可能な限り抑制する必要がある。

本章では、TAOS TFT 素子の駆動時の発熱測定を行うため、代表的な TAOS 材料である α -IGZO TFT と、IGZO を超える低コストかつ高性能な TAOS 材料として近年注目されている Ga 部分を低コスト材料の Sn で置換した α -InSnZnO (α -ITZO) TFT¹⁻³ のチャンネルの発熱温度の比較を行い、印加電圧条件や構造を変化させ、発熱に影響するファクターを明らかにすることを目的とした。また本研究では、TFT に実際のディスプレイのフレーム周波数に近似したパルス電圧を加え、素子の信頼性劣化メカニズムを提案した。そして得られた結果より発熱を抑制するための条件を明らかにすることを目的とした。

2.2 TFT の発熱温度

2.2.1 評価システム

電圧印加下における TFT 素子の発熱温度の解析には図 2.1 に示す赤外線発熱解析装置 (QFI 社製：赤外線微小部分熱解析装置 Infrascopie II) を用いた。ステージ上に置いた TFT を、半導体パラメータアナライザを用いてストレス印加および駆動を行い、試料表面の発熱分布を測定した。TFT の表面温度の評価は 256×256 pixel の電荷結合素子 (CCD) を用いており、インジウムアンチモン (InSb) を検出素子としている。検出器の観察波長域は $1.8 - 5.5 \mu\text{m}$ であり、検出温度精度は 0.1°C である。本研究ではステージおよび素子の初期温度は 50°C または 25°C に設定した。

電圧の印加には半導体パラメータアナライザ (Agilent Technologies B1500A) を使用した。素子にはドレイン電圧 (V_{ds}) を一定にし、ゲート電圧 (V_{gs}) のパルスを印加した。

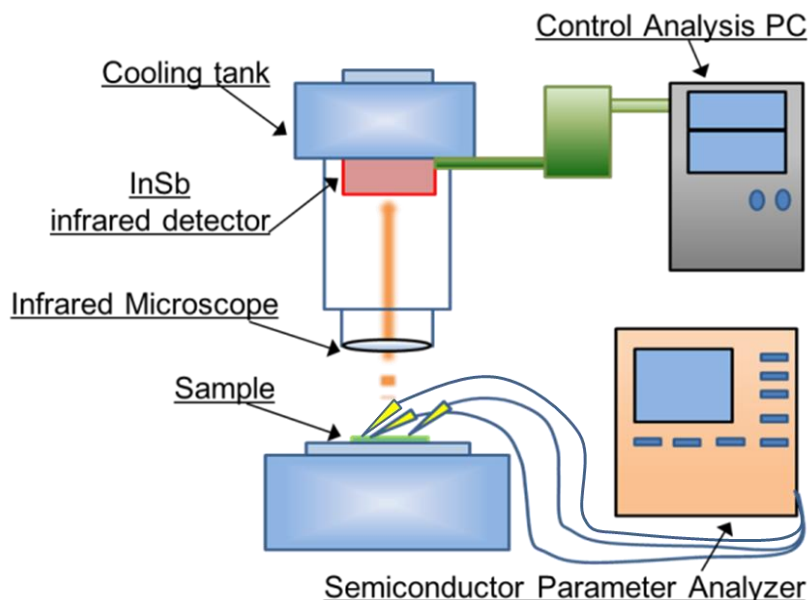


図 2.1 発熱解析装置概略図

2.2.2 印加電圧依存性

図 2.2 にチャンネル幅 $W = 30 \mu\text{m}$, チャンネル長 $L = 20 \mu\text{m}$ の $a\text{-IGZO TFT}$ と $a\text{-ITZO TFT}$ [$W/L = 30/20(\mu\text{m})$]における, ドレイン電流(I_{ds})値に対する発熱温度を示す. 各ゲート電圧 ($V_{\text{gs}} = 10, 20, 30, 40 \text{ V}$)を固定し, ドレイン電圧 (V_{ds})を変化させて発熱温度を測定した. この時の I_{ds} 電流値を横軸に, 発熱温度の変化量(ΔT)を縦軸にプロットしている. このグラフより, V_{ds} , つまり I_{ds} の増加とともに発熱温度が上昇しているが, $V_{\text{gs}} = 20 \text{ V}$ の接線 A-A' と B-B' からわかるように, 電流値に対する温度上昇の傾きが 2 段階に分かれていることがわかる. これは, TFT の線形領域の温度上昇率と, 飽和領域の温度上昇率が異なることを表している. TFT のゲート絶縁膜付近のチャンネル領域と, ドレイン電極直下の空乏層領域では, 空乏層の方が高抵抗である. このため TFT がピンチオフする電圧条件以上のドレイン電圧の上昇はドレイン電極付近の空乏層の抵抗を増加させるため, 温度上昇の傾きが急峻になる. ゲート電圧が高い場合は遅くピンチオフするため, その分急峻な温度上昇がみられるのは高ドレイン電圧条件となる. このため, 今回の $V_{\text{gs}} = 30 \text{ V}$, $V_{\text{gs}} = 40 \text{ V}$ のプロットでは飽和領域の急峻な温度上昇は観測できていない. また, $a\text{-ITZO TFT}$ においても同様の測定を行った結果, こちらでも 2 段階の発熱温度上昇がみ

られた。これらの結果から、*a*-IGZO TFT, *a*-ITZO TFT などのチャネル材料に関わらず、線形領域と飽和領域でドレイン電圧に対する温度上昇率が変化することがわかった。つまり、熱を抑制する条件として、線形領域での動作、または飽和領域として最低電圧での動作が望ましいといえる。

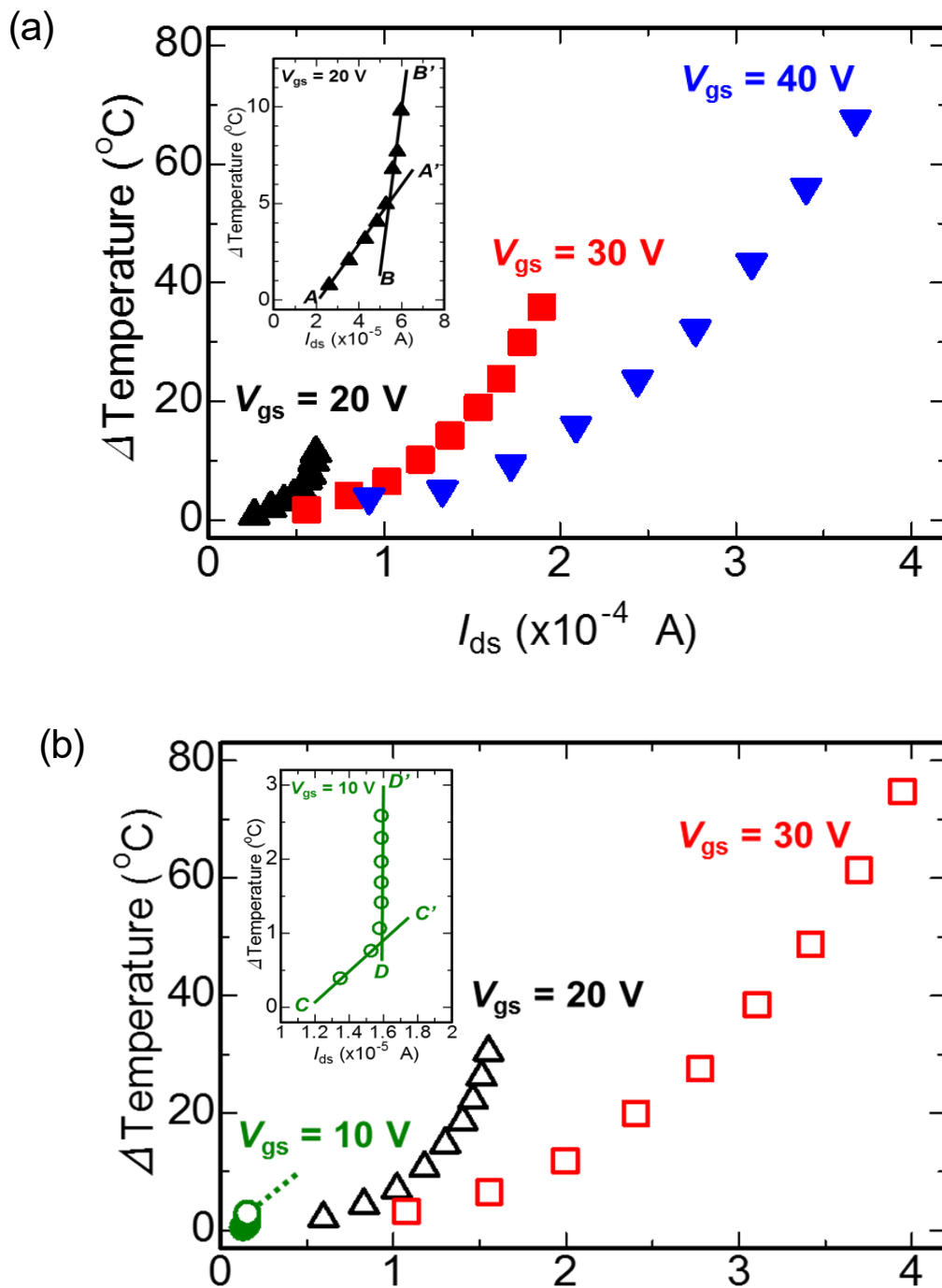


図 2.2 各ゲート電圧時のドレイン電流に対する発熱温度
(a) *a*-IGZO TFT (b) *a*-ITZO TFT

2.2.3 *a*-IGZO TFT と ITZO TFT の比較

図 2.3 に図 2.2 を電力（ジュール熱）に対する発熱温度として計算したグラフを示す。

(a)は *a*-IGZO TFT におけるゲート電圧依存性を示し、(b)は $V_{gs} = 30$ V 条件下の *a*-IGZO TFT と *a*-ITZO TFT の発熱温度を比較したグラフである。まず、図 2.3(a)より、TFT の発熱温度はゲート電圧に因らずほぼ電力に比例して直線的に上昇することがわかった。このことから、発熱はジュール熱に起因するものであると考えられる。また、図 2.3(b)より、*a*-IGZO TFT と *a*-ITZO TFT の発熱の傾きはよく一致することがわかった。つまり、熱伝導率といった熱的なパラメータに関して、*a*-IGZO と *a*-ITZO は同じであるといえる。

以上の結果から、今回使用した *a*-IGZO と *a*-ITZO のチャネル材料の違いによる自己発熱への影響が低いということが分かった。このため、酸化物 TFT の発熱を抑制するためには、構造を考慮する必要がある。TFT の構造の自己発熱への影響に関しては 2.2.3 節と 2.4 節で詳しく述べる。

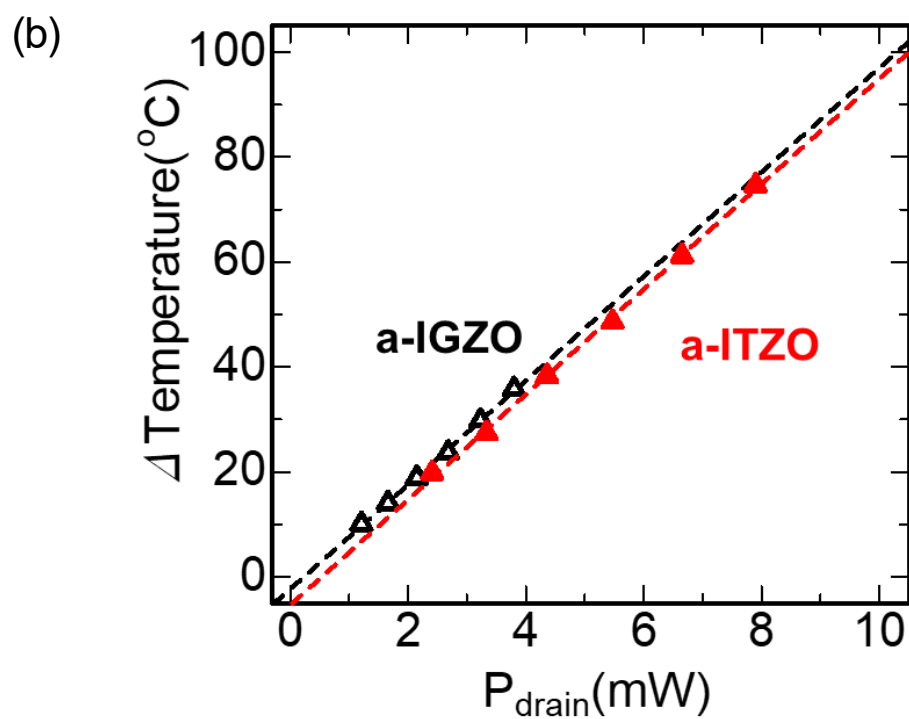
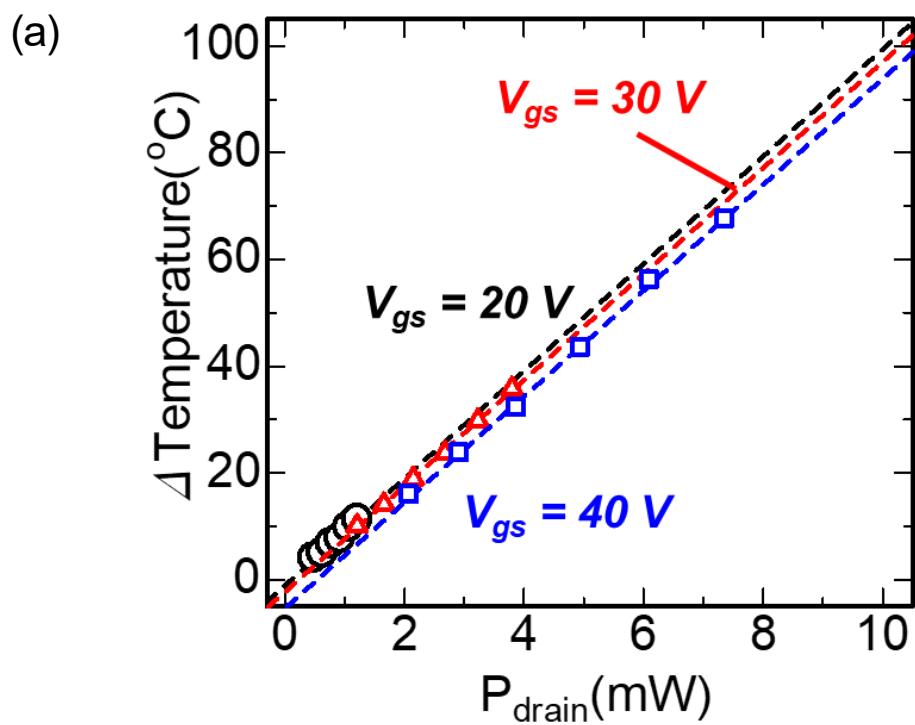


図 2.3 発熱温度の電力依存性(a)*a*-IGZO TFT の各ゲート電圧時の発熱 (b)
a-IGZO TFT と *a*-ITZO TFT の比較

2.2.4 チャンネル幅依存性

図2.4にチャンネル幅 $W = 10 \mu\text{m}$, $20 \mu\text{m}$, $30 \mu\text{m}$, $40 \mu\text{m}$ (チャンネル長 L はすべて $20 \mu\text{m}$) の $a\text{-ITZO TFT}$ においてその発熱温度と電力の関係をプロットしたグラフを示す。ゲート電圧 V_{gs} は 30V で測定した。この図より、チャンネル幅によって電力に対する温度上昇の傾きが変化することが分かった。チャンネル幅の大きい素子ほど入力電力に対する温度上昇の傾きが小さいのに対し、幅の小さい素子は入力電力に対して大きな傾きを持っている。このようなチャンネル幅の違いによって温度上昇の傾きが異なる原因は、ゲート電極の面積増加による放熱性能の向上であると考えられる。このため、電力に対する発熱という観点から、電流駆動用途のTFTで発熱を抑えるにはチャンネル幅が広いほど適していると言える。

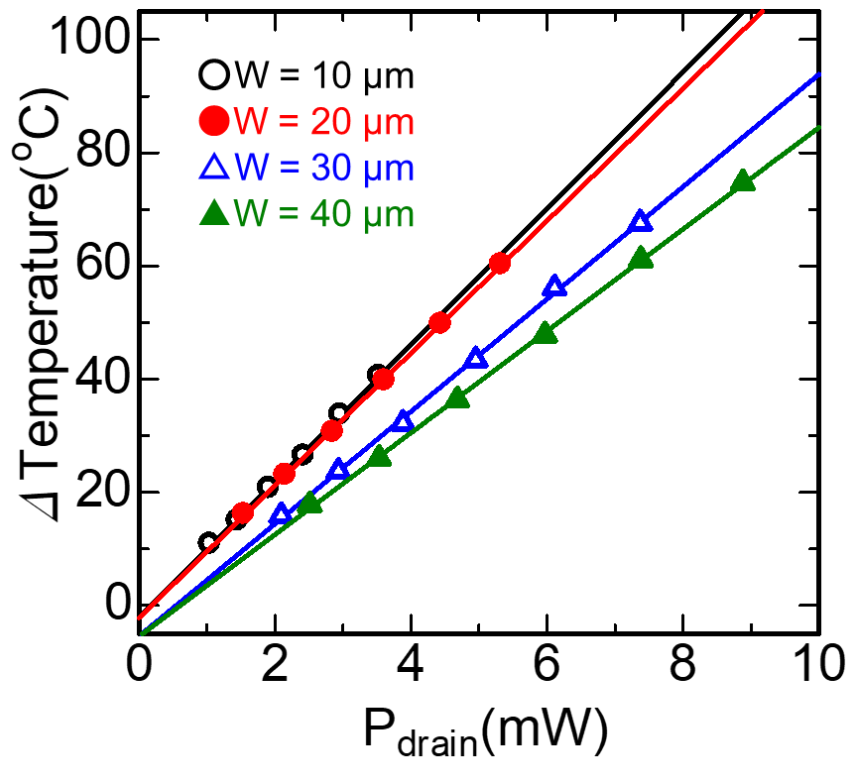


図2.4 異なるチャンネル幅TFTの発熱温度の電力依存性

2.3 パルス電圧下での信頼性劣化解析および発熱抑制条件

本章ではITZO TFT にパルス電圧を印加し，発熱温度を調べた．本論文においてパルスのオン状態/ オフ状態とは印加した電圧が最大電圧/ 最低電圧になっている領域を表す．

2.3.1 発熱温度の周波数依存性

本節ではオン時間 50% に固定し，入力周波数を変化させることで，最高・最低発熱温度がどのように変化していくかを調べた．図 2.5 にチャンネルサイズが $W/L=45/15\ \mu\text{m}$ である a -ITZO TFT の最高・最低発熱温度の周波数依存性を示す．この TFT に DC ストレス ($V_{\text{gs}}=V_{\text{ds}}=15\ \text{V}$) を印加した際の発熱温度は 65°C である．

グラフより，周波数が比較的低い 13.2 Hz 以下(領域 I)では最高温度は DC ストレス時の発熱温度，最低発熱温度はステージ温度の 50°C であるが，周波数 13.2 Hz 以上(領域 II)から最高-最低温度の差が縮まり始め，やがて 1kHz 以上(領域 III)でその差が収束することがわかった．また，高周波数で収束する温度は低周波数での最高・最低発熱温度の平均である．さらに，最高発熱温度，最低発熱温度のグラフはこの平均温度を中心として上下対称な形をとった．このような温度収束は，周波数 13.2 Hz(オン時間=37ms)が TFT の最高飽和温度まで発熱するのにかかる時間と，そこから最低温度まで放熱するのにかかる時間を足し合わせた周波数であるため，これ以上高い周波数になれば，最高・最低発熱温度の差が縮まるものと考えられる．本条件ではパルスのオン時間が 37 ms 以下なら発熱温度を抑制することができ，これにより，発熱温度を抑えるためのパルス条件を提案できる．

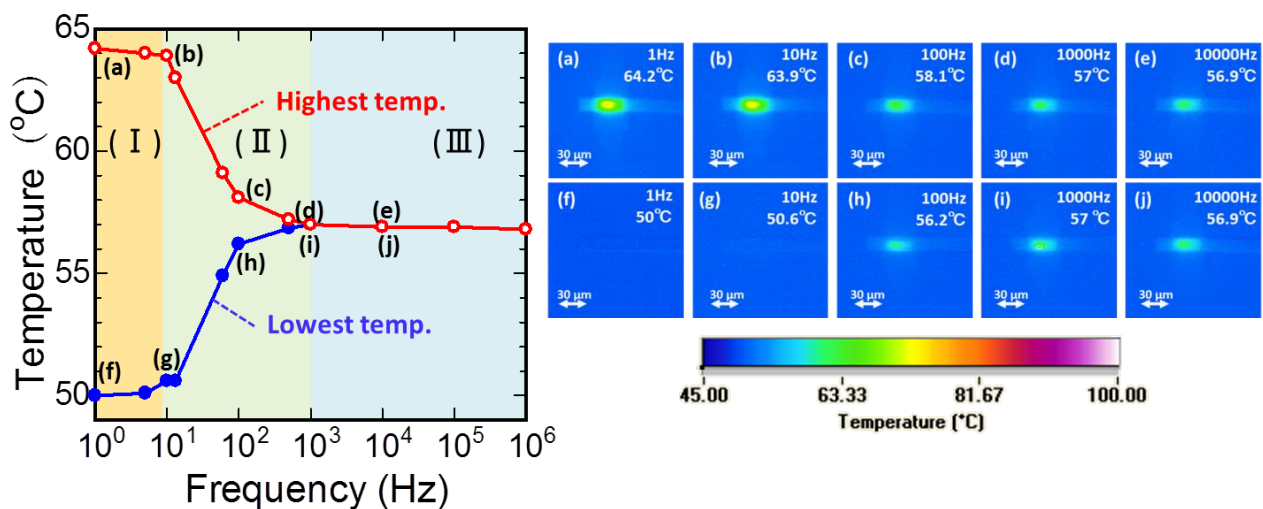


図 2.5 発熱温度の周波数依存性

2.3.2 パルスストレス時のストレス試験による熱劣化解析

本節では、長時間パルスを印加した後の温度変化と電圧ストレスによる劣化現象を解明するために、電圧ストレス $V_{ds}=V_{gs}=20\text{ V}$ 、オン時間 50%の条件で10 Hz, 1 kHzの V_{ds} , V_{gs} パルスを2000秒間印加してa-ITZO TFT($W/L=30/20\text{ }\mu\text{m}$)のストレス試験を行った。図2.6 (a), (b)はドレイン電圧5.0Vで測定した伝達特性を測定した結果を、(e)はTFTの伝達特性の閾値電圧のシフト量 (ΔV_{th}) の変化を示す。10 Hz, 1 kHzのいずれの周波数条件でも正方向の V_{th} シフトが観測され、ストレス印加時間とともに上昇した。今回の結果より、10 Hzと1 kHzの両方のパルスのオン状態の合計時間が両方の周波数で同じであっても V_{th} のシフト量は10 Hzのほうが大きくなるという結果が得られた。

前項より、印加されたパルス電圧のオン ($V_{ds}=V_{gs}=20\text{ V}$) とオフ ($V_{ds}=V_{gs}=0\text{ V}$) の周期に対応して TFT の温度が変化することがわかっている。今回、10 Hz の低周波数ではストレス試験中、最低温度の25°C (ステージ温度) がパルスのオフ状態のときに観測された。対照的に、1 kHz では、TFT の自己発熱温度はほぼ平均温度に収束し、パルスの波形に対応せず43°Cのままであった。これらの結果から、低周波数パルスにおける自己発熱挙動の1周期中の温度の高低差と、高周波数での温度収束とが、TFT の信頼性劣化に寄与すると結論付けることができる。

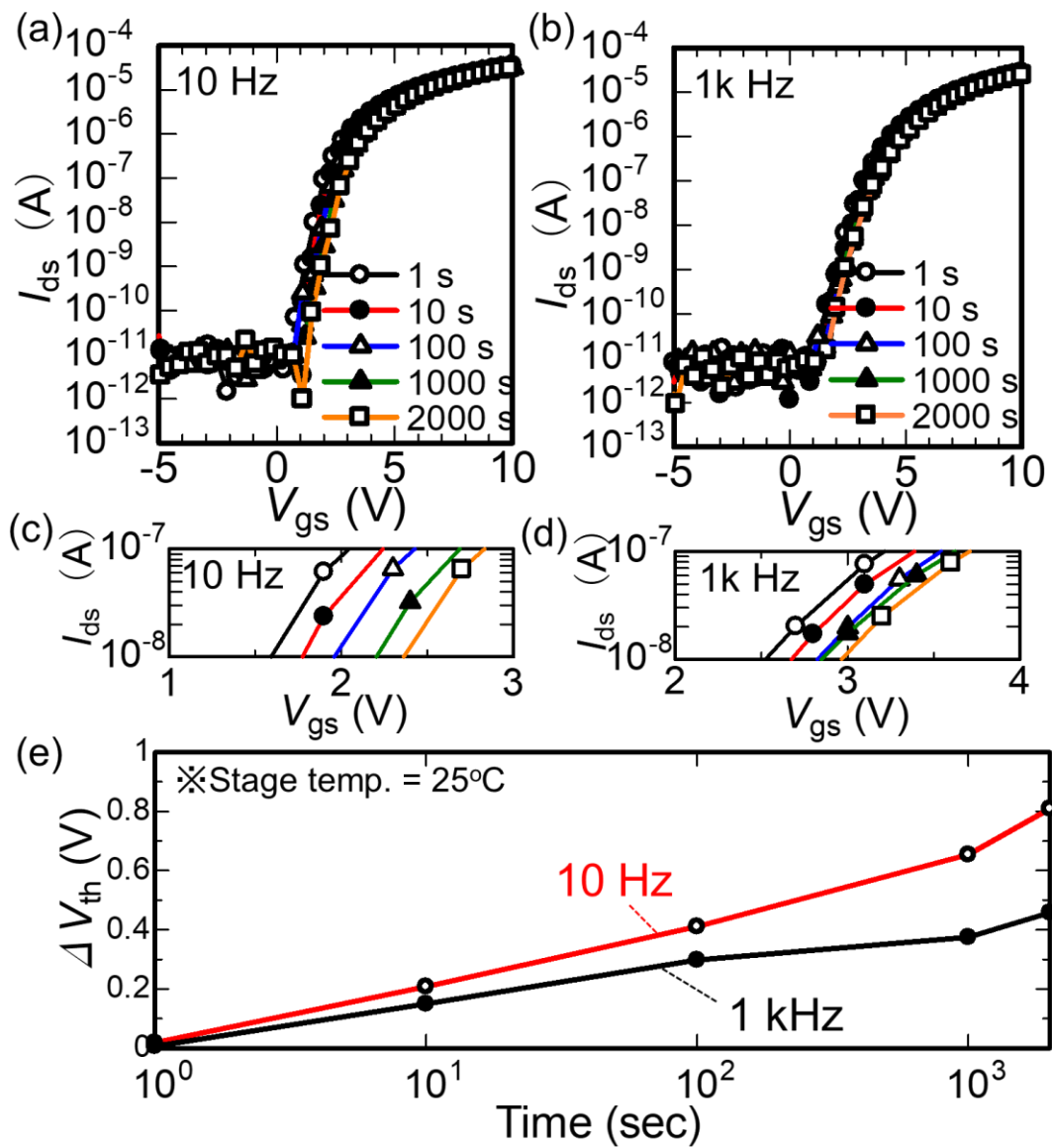


図2.6 周波数(a)10 Hz (b)1 kHz のパルスストレスにおける α -ITZO TFT の伝達特性 (c)(d)伝達特性拡大図 (e) V_{th} 変化まとめ

2.3.3 パルスストレス時の劣化の考察

ストレス試験結果 (図 2.6) により得られた結果に基づいて, 10Hz と 1kHz で起こりうる V_{th} シフトを引き起こす劣化メカニズムを議論する. V_{th} の正のシフトの原因として, G.I./ 半導体界面近傍の欠陥準位の生成と電子トラップが挙げられる. しかし, 10 Hz と 1 kHz の各ストレス試験中, TFT の SS 値はそれぞれ 0.30 V/dec から 0.37 V/dec の値をとり, 顕著な変化は見られなかった. 従って, 欠陥生成に由来する V_{th} シフトではないと考えられる. このため, パルスストレス下での G.I. の電子トラップメカニズムについて, パルスのオン・オフ時の場合に分けて発熱と電子挙動から考察を行う. G.I. への電子のトラップは, パルスがオン状態の間に電子がジュール熱によって熱励起することで誘導されるとする. また, パルス電圧がオフ状態のとき, G. I. / *a*-ITZO 界面にトラップされた電子が解放されるとする. ゲート及びドレイン電圧が印加されると, 電子はチャネルを通過し, ドレイン電極下の空乏領域に到達する. ここでは G.I. に対して高い電界が生じる. 電子がこの領域を通過すると, 高エネルギーを得てジュール熱が発生する (図 2.7 (a)). 生成されたジュール熱は, 電子を熱励起し, G. I. へトラップさせることで, 正の V_{th} シフトを生じる. 図 2.5 の領域 I のような低周波数では, パルスのオン状態における自己発熱温度は, 1kHz のような高周波数で観察された温度よりも高い. したがって, 低周波数で G.I. にトラップされた電子の総量は, 高周波で捕捉された電子の総量よりも多くなると予想される. これらの G.I. にトラップされた電子を解放するためには, 熱励起が必要である (図 2.7 (b)). 熱励起による電子放出は高温ほど起きやすくなるが, 自己発熱温度は低周波数でのパルスオフ状態で低下する. このため, 低周波数ではパルスオン時の TFT が高温で発熱している際に G.I. の深い場所にトラップされた電子は, パルスオフ時には温度が低下して熱励起できず, トラップされたままになる. 一方, 図 2.5 の領域 III のような高周波では発熱温度も低温なのでトラップが発生しにくいと考えられる. また, 高周波数ではパルスのオン/オフに関わらず TFT の温度が一定に収束しているため, 捕獲された電子は容易に熱励起し解放されると考えられる. このため, 電圧, ストレス時間, パルスオン時間の総量が同じであるにも関わらず, 低周波数で V_{th} シフトが大きくなったと考えられる. このように, パルスストレス下での熱励起による G.I. への電子注入は, 自己発熱による劣化の重要な要因であると考えられる.

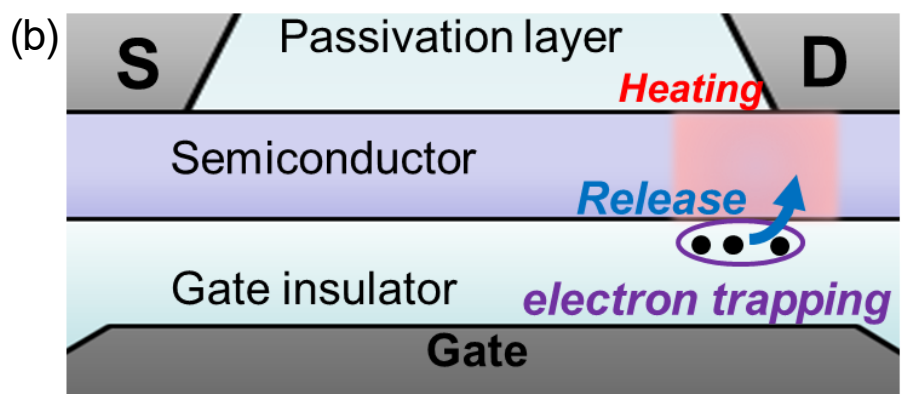
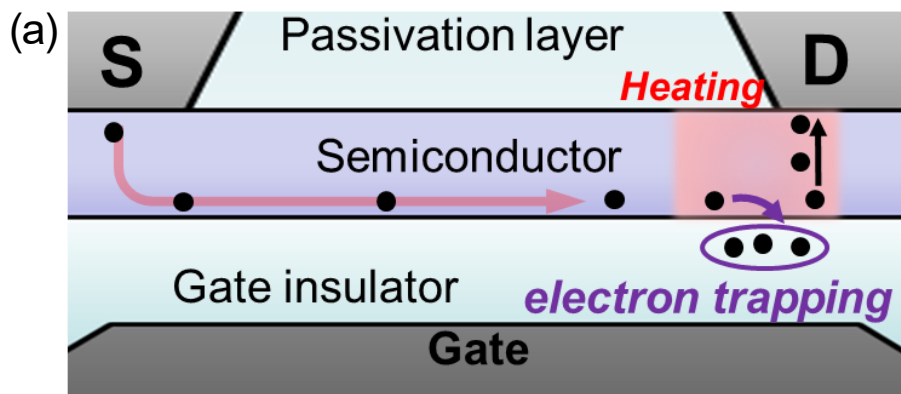


図 2.7 パルス (a)オン時の電子挙動 (b)オフ時の電子挙動

2.3.2 パルス電圧の切り替わり時間変化による発熱の違い

本節では a -IGZO TFT に印加するパルス電圧の切り替え時間を変化させ、疑似測定間隔法による測定を行った。このような測定から、ストレス電圧の正負どちらの切り替わりが信頼性劣化に与える影響が大きいかを決定づけることができる。パルスの形状は 1 周期のうちパルス 1 周期におけるオン時間の割合を 30%，そして切り替わり時間の割合を 0%，20%または40%として 5 種類の波形 (図 2.8) を印加し、周波数 13.3Hz と 1kHz での発熱挙動を観測した。本項目では、ドレイン電圧を固定し、ゲート電圧をパルスとした。パルスストレスの電圧は $V_{gs} = 0 \sim 30$ V である。ドレイン電極には $V_{ds} = 20$ V を印加した。

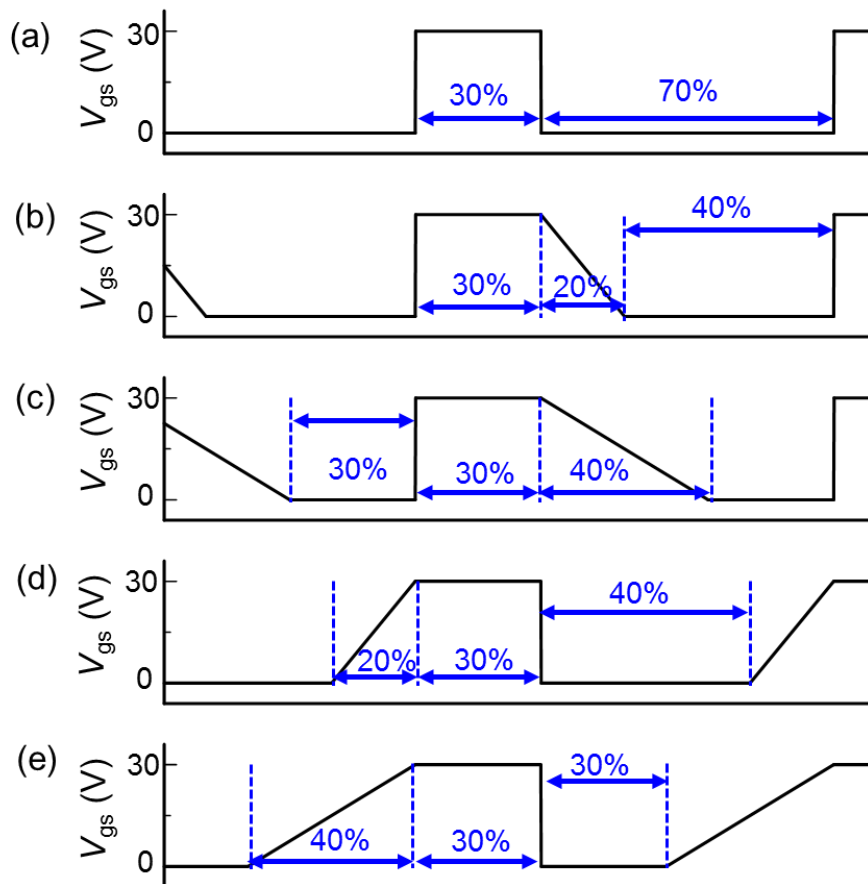


図 2.8 印加したパルス波形(13.3 Hz, 1 kHz 共通)

(a)立ち上がり・立ち下がり 0%(b)立ち下がり 20%(c) 立ち下がり 40%(d) 立ち上がり 20% (e) 立ち上がり 40%

2.3.4 パルス駆動 TFT の発熱温度測定方法

パルス駆動中の TFT の発熱温度測定には、発熱解析装置のある測定周期で赤外線強度分布画像をサンプリングする機能を使用した。このサンプリング周波数は最高で 13.9 Hz、サンプリング数は最大で 100 である。最高周波数である 13.9 Hz ではサンプリング間隔は約 77 ms であり、これ以上の周波数のパルス電圧を印加するとパルス波形に対して温度追従ができなくなる。そこで、印加パルス周波数をサンプリング周波数からずらすことで、印加パルスの間隔とサンプリング間隔の差に応じた時間間隔で波形に追従した温度変化を観測することが可能である。これを擬似測定間隔と呼ぶ。

発熱解析装置のサンプリング周期に対して印加パルスは 1 周期未満のずれがおこるため、このずれを利用して高周波数における波形に対する発熱挙動が求まる。印加パルスの 1 周期未満のずれ以外を省略することでその周波数に対応する時間間隔（擬似測定間隔）で温度変化が求まる。サンプリングの回数分ずれを足し合わせると実際の測定よりはるかに短時間の発熱挙動を観察できる。

擬似測定間隔は

$$\text{擬似測定間隔(s)} = \text{サンプリング周期 (s)} \times \frac{n \text{ (周期)}}{\text{印加パルス周波数(Hz)}}$$

で表すことができる。たとえば、サンプリング周波数 13 Hz、入力周波数 13.1 Hz を選んだ場合、擬似測定間隔は 580 μs となる。

このようにサンプリング周波数と入力周波数を適当な値に設定することで、通常では測定できない μs オーダーでの時間分解能を得ることができる。

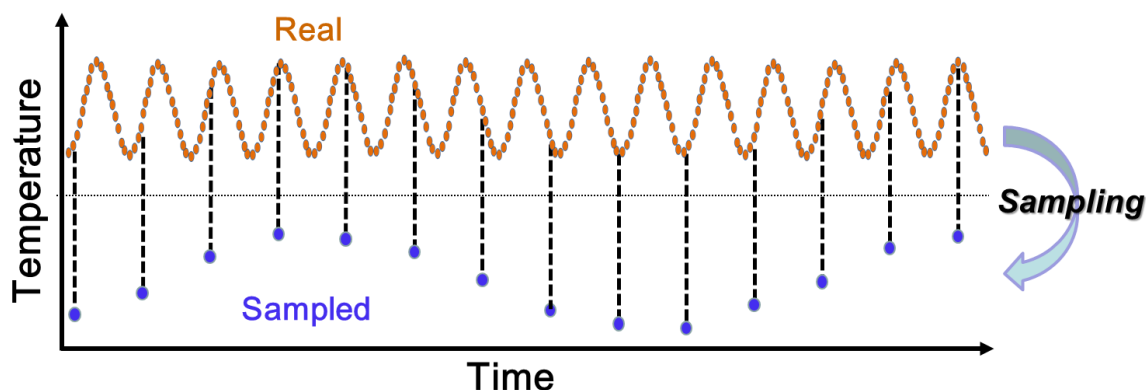


図 2.9 擬似測定間隔

2.3.5 パルスの切り替わり時間と発熱

図 2.10 は周波数 1kHz, 13.3 Hz で発熱解析をした際に測定した温度を棒グラフでまとめたものである。また、グラフ中に、パルス 1 周期に対する切り替わり時間の割合がおよそ 0% (8 ns) のときの最高発熱温度を基準とした際の、各切り替え時間条件の最高発熱温度の変化量を線グラフにまとめたものも掲載している。図 2.11 は低周波数 (13.3 Hz) のパルス電圧を印加し、疑似測定間隔法で過渡的な発熱挙動を調査した結果示したものである。なお、周波数 1kHz では温度収束をしているため、図 2.11 のようなパルス電圧の波形に対する素子の発熱温度の上昇・下降の挙動がわかるグラフを測定できなかった。これは、パルスの周波数が高くなると印加したパルスの波形に素子の発熱と放熱が追従できなくなるためである。

図 2.10(a),(b)より、立ち下がり時間の発熱温度比較を行った。13.3 Hz の低周波数では、なだらかな立ち下がりをもつ切り替わり時間 40% が最も発熱温度が高く (79.4°C, 0% より 5.1°C 高い), 次いで 20% (77.4°C, 0% より 3.1°C 高い), 0% (74.6°C) の順番に温度が下がっていった。高周波数 1kHz では、発熱温度が最も高くなるのが切り替わり時間 40% (64.5°C) であり、次いで 20% (62.1°C), 0% (59.7°C) の順になり、低周波数と高周波数での発熱温度の順番が一致する結果となった。

さらに、図 2.10(c),(d)より、立ち上がり時間の発熱温度比較を行った。13.3 Hz の低周波数では急峻な立ち上がりをもつ切り替わり時間 0% が最も発熱温度が高く (74.3°C), 次いで 40% (74.1°C, 0% より 0.3°C 低い), 20% (73.6°C, 0% より 0.7°C 低い) の順番に温度が下がっていった。一方で高周波数 1 kHz では、発熱温度が最も高くなるのが切り替わり時間 40% (60.6°C, 0% より 0.9°C 高い) であり、次いで 20% (60.4°C, 0% より 0.7°C 高い), 0% (59.7°C) の順になり、低周波数と高周波数では発熱温度の順番が異なる結果としかしながら、今回の発熱解析の測定は測定誤差を 1°C としているため、低周波数、高周波数での各発熱温度に有意な差は見られないと判断した。このため、パルスの立ち上がりの切り替え時間に変化をつけても発熱には影響しないという結論に至った。

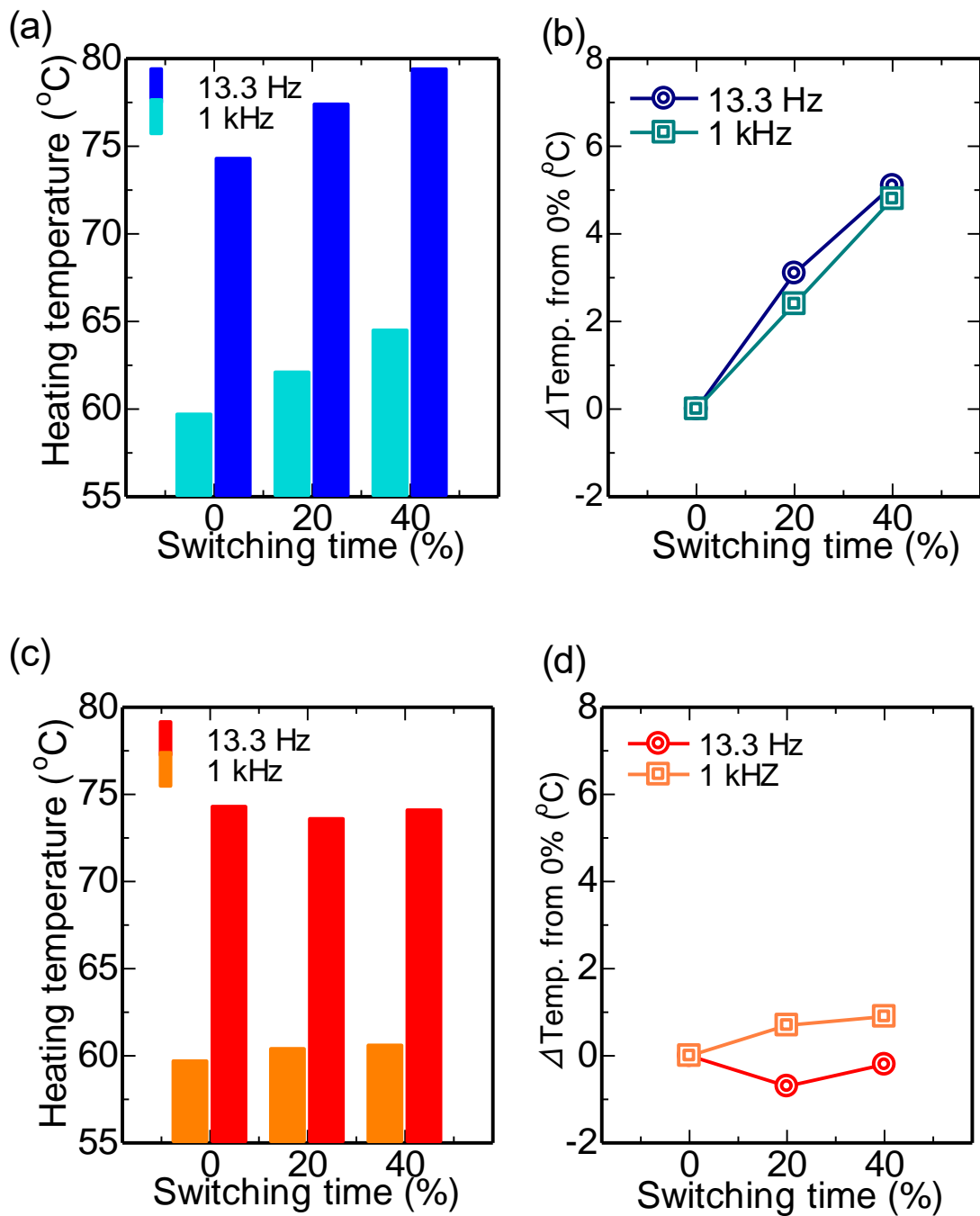


図 2.10 立ち下がり変化時の(a) 1 kHz, 13.3Hz の最高発熱温度比較 (b) 切り替え時間 0% からの発熱温度変化と立ち上がり変化時の(c) 1 kHz, 13.3Hz の最高発熱温度 (d) 切り替え時間 0%からの発熱温度変化

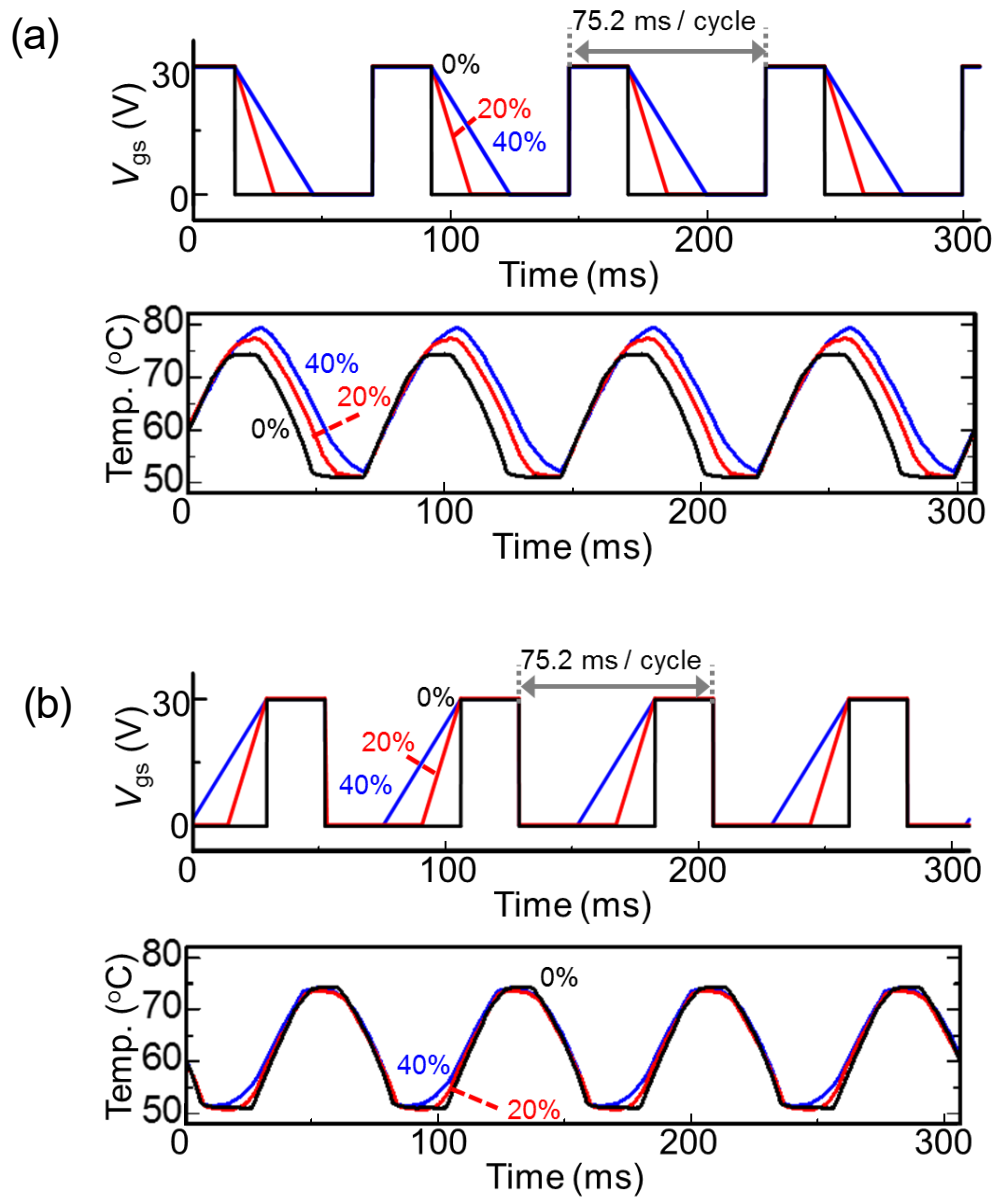


図 2.11 印加したパルス波形(13.3 Hz)に対する発熱挙動
 (a)立ち下がり比較 (b)立ち上がり比較

ここで、周波数に関わらず、立ち下がり 40%と立ち上がり 40%のように、同じ切り替わり時間の条件を比較しても、立ち下がりに切り替わり時間があると発熱温度が高くなる現象について考察する。ここで考えられるのが、立ち上がりで発熱温度が飽和するのにかかる時間よりも立ち下がりで素子が放熱するのにかかる時間が長いという場合である。つまり、立ち上がりで発熱温度が飽和しやすいということはパルス 1 周期に対する時間の割合にかかわらず発熱温度に差が出にくい。一方で立ち下がりのほうが十分な放熱時間が得られず、素子が放熱しきらずに次のパルス (オン電圧) が印加されてしまい、熱が顕著に蓄熱されていくと考えられる。高周波数 (1 kHz) では 1 周期が 1 ms と短いため、立ち下がり・立ち上がりにかかわらず、パルスの切り替わり時間が長くなるほど、発熱温度は高くなる。これは 1kHz ではパルスがオフになっても十分な放熱時間が得られず、放熱しきらずに次のパルス (オン電圧) が印加されてしまい、熱が蓄熱されていくためである。このため、切り替わり時間が長いほど 1 周期内で流れる電流量が増加し、発熱温度が高くなる。

しかし、図 2.10(a)より低周波数(13.3 Hz)では最高発熱温度は切り替え時間の長さに従って上昇していくにもかかわらず、各最低発熱温度に有意な差は見られなかった。このため、1 kHz のような、立ち下がりの際に放熱時間が足りず、素子に熱が蓄熱されてしまったとは考えにくい。また、図 2.10(a)の温度挙動のグラフより、切り替わり時間が長いほど、最高発熱温度点がパルスの立ち下がりの開始点よりも後ろにずれていた。このため、立ち下がりに差し掛かっても素子は発熱し続けていたといえる。このような発熱現象の原因として考えられるのが、パルスの立ち下がりの際に素子の中で発生するトラップ電子である。電圧印加時に絶縁膜中にトラップされた電子は、ゲート電圧がオフ状態のときに解放される。この際、ドレイン電界は印加されたままなので、電子はドレイン電極に引き寄せられる。この電子がドレイン電極端の高電界領域で加速されると発熱すると考えられる。このように電子トラップ電圧を印加することで発生する現象であるため、立ち下がり時のほうが電子密度が高くなる。このため、パルスが立ち下がりに差し掛かっても発熱が続き、パルスの切り替わり時間が長いほど最高発熱温度が高くなると考えられる。

以上の結果より、最高発熱温度が同じあたりであることから、立ち上がりに切り替わり時間をもたせても発熱に影響しないということがわかった。一方、パルスの立ち下がりに切り替わり時間があると発熱に影響することが分かった。これは、立ち下がりではトラップ電子が発生するためであると考えられる。このため、発熱を抑制するパルス電圧条件として、切り替え時間のない電圧印加条件が発熱を抑制するのに適した電圧条件であるといえる。

2.4 構造による発熱のちがい (TFT のチャネル形状)

本節では TFT の形状と電界およびジュール熱の関係を明らかにするためデバイスシミュレーションと熱解析を行い、3 種類の TFT (ノーマル型, ワイド型, マルチ電極型 TFT) を比較した. さらに, 得られた結果をもとに熱を抑制する条件に適う TFT 構造を提案し, 発熱の抑制効果を調査することを目的とした.

2.4.1 シミュレーションによるアモルファス酸化物半導体のバンドモデル

本節では第 2 章で述べる a -IGZO TFT の自己発熱現象の構造解析に使用したデバイスシミュレーション (ATLAS, SILVACO) を説明する. TFT のシミュレーションを行う上で重要な点は, まず評価対象である半導体のバンド構造の設計である. a -IGZO が属する透明アモルファス酸化物半導体 (TAOS) は図 2.12 に示すようなバンドモデル²⁵ が知られており, バンドギャップに四つの状態密度 (DOS : Density of State) が存在する. そのうち 2 つはアモルファス構造に起因する DOS とされ, ドナー型とアクセプター型の裾状準位が伝導帯下端 (E_C) と価電子帯上端 (E_V) から伸びている. その合計状態密度 (cm^{-3}eV) を N_{TA} (アクセプター型裾状準位) と N_{TD} (ドナー型裾状準位) とすればエネルギー深さにおける状態密度 $g_{TA}(E)$ と $g_{TD}(E)$ は以下の式で表される.

$$g_{TA}(E) = N_{TA} \exp\left(\frac{E - E_C}{W_{TA}}\right)$$

$$g_{TD}(E) = N_{TD} \exp\left(\frac{E_V - E}{W_{TD}}\right)$$

ここで E はエネルギー深さ (eV) を示し, W は減衰エネルギー (eV) を示す. また, 裾状準位に加えて局所的なエネルギー準位に存在するといわれる Gaussian 型のアクセプター準位とドナー準位が知られており, アモルファス Si においてはリン (P) やヒ素 (As) がドナー準位として, ボロン (B) やガリウム (Ga) がアクセプター準位として局在化している. 一方で TAOS においては金属 (M) と酸素 (O) の結合を持つ M-O-M の状態から, 酸素欠損 (V_O) により形成される M- V_O -M がアクセプター準位とされる. この V_O が膨大であることと, その V_O の準位に電子が捕獲されるため, バンドギャップ内のエネルギー的に深い位置に高密度の準位が形成される²⁶. 対して, ドナー型準位については未だ不明ではあるが, 水素 (H) などの不純物が TAOS 中に存在する場合は M-O-H の結合を持つことで水素側の電子をドナーとすることが報告されている²⁷. そ

の Gaussian 型のアクセプター準位とドナー準位の合計状態密度を N_{GA} と N_{GD} とすれば、エネルギー深さにおける状態密度 $g_{GA}(E)$ と $g_{GD}(E)$ は以下の式で表される。

$$g_{GA}(E) = N_{GA} \exp \left[\left(\frac{E_{GA} - E}{W_{GA}} \right)^2 \right]$$

$$g_{GD}(E) = N_{GD} \exp \left[\left(\frac{E - E_{GD}}{W_{GD}} \right)^2 \right]$$

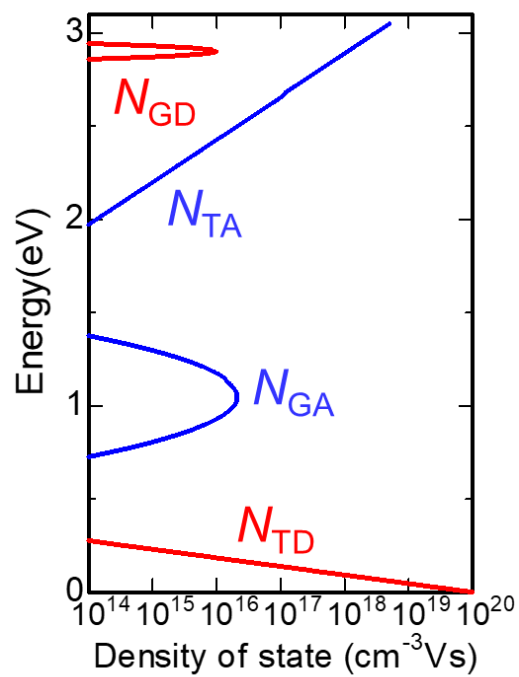


図 2.12 酸化物半導体内におけるバンドギャップ内の状態密度モデル

2.4.2 トランジスタシミュレーション

以上のDOSモデルを基に、 a -IGZO TFTのDOSを設定した。また、図2.13では実験で得られた a -IGZO TFTの特性とシミュレーションによって解析したスイッチング特性を比較している。表2.1はシミュレーションで使用した各種DOSパラメータの値と材料特性を示しており、材料特性は広く知られている a -IGZOの値を使用している。なお、本研究では V_{gs} は0V以上を印加しているため0Vより小さい V_{gs} でのシミュレーションは行わなかった。今回作成したTFTに対して、シミュレーション結果はよく一致している。このため、本節で説明する構造由来の自己発熱現象の解析ではこのシミュレーション値を用いている。

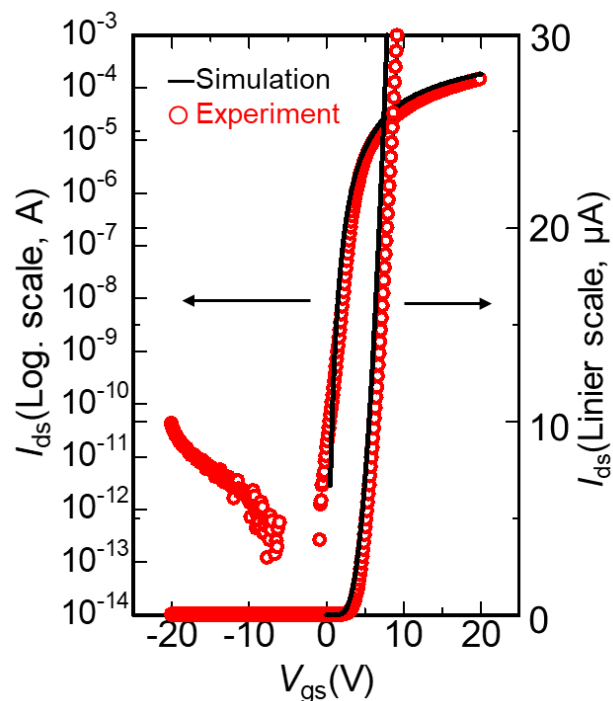


図2.13 シミュレーションと実測値のスイッチング特性の比較

Symbol	Value	Unit	Description
N_c	1.0×10^{20}	cm^{-3}	Effective Conduction band DOS
N_v	1.0×10^{20}	cm^{-3}	Effective Valence band DOS
N_{GA}	2.1×10^{16}	$\text{cm}^{-3}\text{eV}^{-1}$	Peak of Gaussian state acceptor type trap density
N_{GD}	1.0×10^{16}	$\text{cm}^{-3}\text{eV}^{-1}$	Peak of Gaussian state donor type trap density
N_{TA}	5.0×10^{18}	$\text{cm}^{-3}\text{eV}^{-1}$	Density of tail state at E_c
N_{TD}	1.0×10^{20}	$\text{cm}^{-3}\text{eV}^{-1}$	Density of tail state at E_v
W_{GA}	0.14	eV	Half band width of Gaussian state donor type trap density
W_{GD}	0.02	eV	Half band width of Gaussian state acceptor type trap density
E_{GA}	1.05	eV	Energy of N_{GA}
E_{GD}	2.9	eV	Energy of N_{GD}
E_g	3.05	eV	Band gap at the 300 K
Φ	4.17		Electronic affinity
ϵ	12		Permittivity
μ_n	28	cm^2/Vs	Band mobility (Electron)
μ_p	0.1	cm^2/Vs	Band mobility (Hole)

表 2.1 シミュレーションに用いた材料物性値と捕獲準位設定値

2.4.3 長方形 TFT

発熱抑制構造を構成するために、デバイスシミュレーションとバイアス印加による熱解析を行うことで、3種類の TFT (標準, 広幅, 多電極型 TFT) を比較した. 実験で使用したノーマル型 ($W/L=50/10\ \mu\text{m}$), ワイド型 ($W/L=150/10\ \mu\text{m}$), マルチ電極型 ($W/L=50\times 3/10\ \mu\text{m}$) のソース・ドレイン電極 α -IGZO TFT をそれぞれ図 2.14 (a), (b), (c) に示す. また, 使用した3種類の TFT はボトムゲート型であり, 図 2.14 (d) に TFT の断面図を示す.

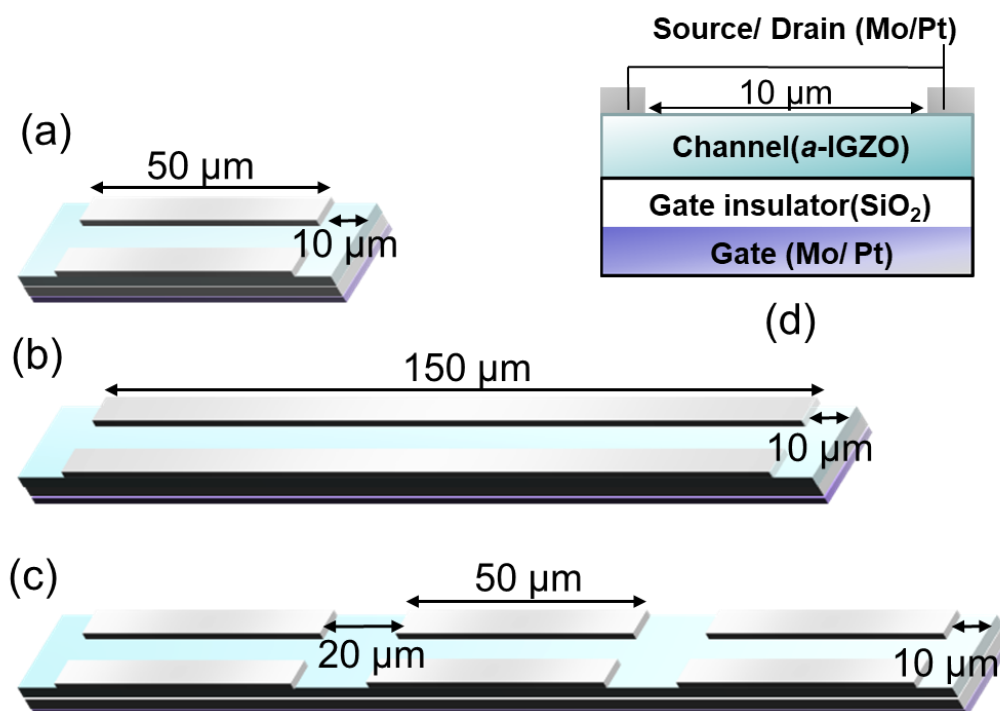


図 2.14 (a)ノーマル型 (b)ワイド型 (c) マルチ電極型 TFT の構造
(d)TFT 断面図

まず, デバイス形状による発熱抑制の効果を分析するために, 上記の3種類の α -IGZO TFT を作製し, ゲート電圧およびドレイン電圧を印加したときの熱分布を観察した. 図 2.15 は, スタンダード, ワイド, およびマルチ電極構成の実際の TFT に電圧を印加したときの, TFT 上の自己発熱の発熱解析装置で撮影した発熱画像である. なお, 試料ステージは 50°C に設定した. これらの3種類の TFT に印加される電圧は, $V_{\text{gs}}=25\ \text{V}$, $V_{\text{ds}}=20\ \text{V}$ である. これらの画像から, いずれの TFT においてもドレイン電極近傍で顕著な自己発熱が観測された. また, 各 TFT に流れたドレイン電流 I_{ds} は, スタンダード型が $1.3\ \text{mA}$, ワイド型が $3.2\ \text{mA}$, マルチ型は $3.9\ \text{mA}$ であった. 各 TFT の自己発熱温度とドレイン電流を

比較すると、ワイド型はノーマル型よりもドレイン電流が大きく、発熱温度が高い。これは、ワイド型の TFT は定電圧条件下ではより高いドレイン電流を流しやすく、ドレイン電極側の中心部で発生する発熱にチャンネル長辺方向(チャンネル幅方向)の放熱が追いつかず、TFT に熱が溜まるためである。

一方、マルチ電極型とワイド型 TFT の電流値を発熱温度と比較すると、自己加熱温度はほとんど変化しないものの、マルチ電極では電流値が 0.7 mA 高いことがわかった。この時、マルチ電極 (50 $\mu\text{m} \times 3$) のチャンネル幅とワイド型 TFT (150 μm) のチャンネル幅との和は同一である。これは、マルチ電極型は各ソース・ドレイン電極対がチャンネル層で繋がっているため、各ドレイン電極の側部で回り込み電流が発生していることを表している。そして、各 3 種類の TFT のジュール熱に対する発熱の傾き ($\Delta T/P$) を計算したところ、マルチ電極型 TFT が 75.6 $^{\circ}\text{C}/\text{W}$ になり、ノーマル型の 203.8 $^{\circ}\text{C}/\text{W}$ 、ワイド型の 90.6 $^{\circ}\text{C}/\text{W}$ よりも発熱温度が上昇しにくい結果となった。

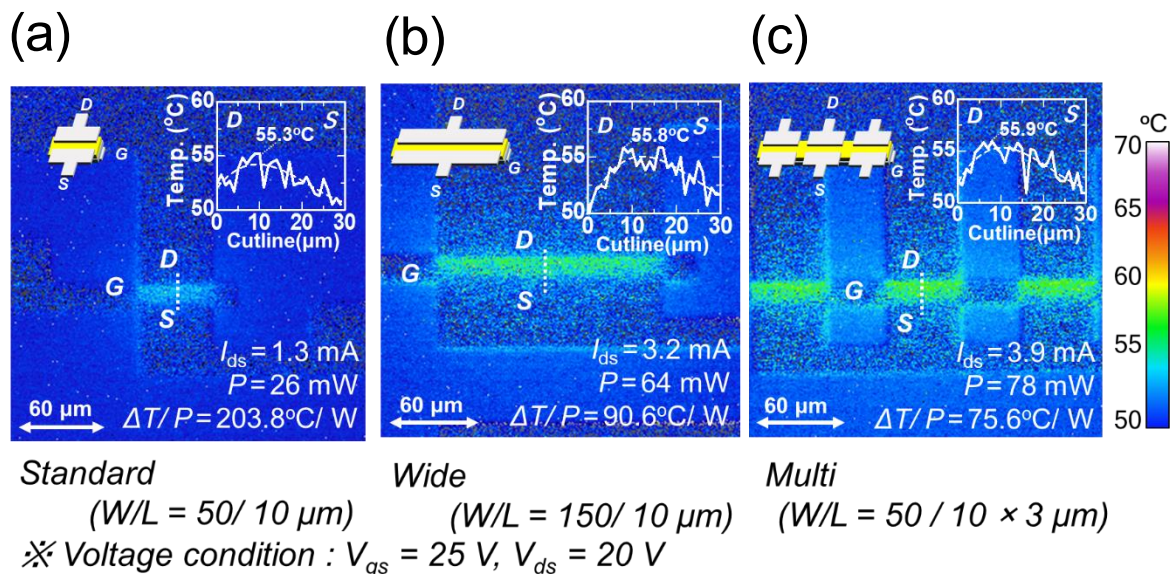


図2.15 $V_{ds}=20\text{V}$, $V_{gs}=25\text{V}$ における(a)ノーマル型 (b)ワイド型 (c) マルチ電極型TFTの発熱画像

そこで、自己発熱の形状効果を明らかにするために、3次元デバイスシミュレーション (ATLAS, SILVACO) を用いて電界とジュール熱を解析した。各 TFT のサイズは、実際の TFT と同じになるように調整した。

図 2.16 に、 $V_{gs} = 25 \text{ V}$ 、 $V_{ds} = 20 \text{ V}$ を印加した場合の各 TFT のジュール熱と電界の俯瞰図を示す。各 TFT のシミュレーション結果を比較すると、ノーマル型とワイド方のドレイン領域付近の電界は急峻に上昇し、最高電界は $2.5 \times 10^5 \text{ V/cm}$ 以上である。しかし、マルチ電極型 TFT の場合、ドレイン電極付近の電界は最高で約 $1.6 \times 10^5 \text{ V/cm}$ となるが、他の 2 つの TFT よりも低い。また、マルチ電極型 TFT の 3 対のソース・ドレイン電極のうちの 1 対に注目すると、ここで発生するジュール熱は、ノーマル型 ($W/L=50/10\mu\text{m}$) の TFT よりも低い結果となった。

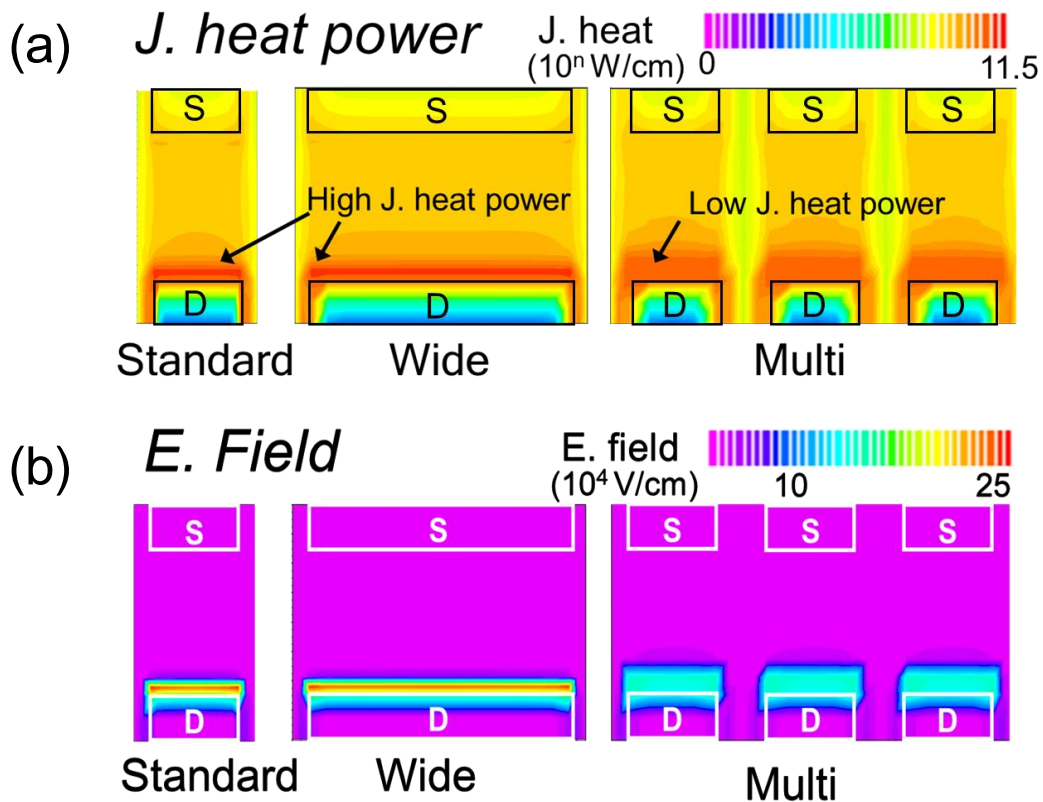


図 2.16 $V_{ds} = 20 \text{ V}$ 、 $V_{gs} = 25 \text{ V}$ における (a)ジュール熱分布 (b)電界分布のシミュレーション結果

この理由として、マルチ電極型は隣接する3対のソース/ドレイン電極対が幅広のIGZO層によって接続されているので、図2.17に示すように、向かい合う電極方向だけでなく、隣接する電極に対して斜め方向にも電界が発生する。このため、各ドレイン電極間にも電界が流れ、実効チャンネル面積が広がり、電界全体が分散する。その結果、局所的な電界強度が低下し、電子の加速が抑制される。従って、電子がドレイン電極付近の空乏領域において得られるエネルギーが低下し、ジュール発熱が抑制される。実際のマルチ電極型TFTのジュール熱に対する発熱の傾きが小さいのも、この電界の分散に由来していると考えられる。

以上の結果より、TFTの形状と発熱の関連を調査し、シミュレーションによってTFTの自己発熱を考える上では電界の強度の影響を無視できないことを明らかにした。そこで、次項ではこの結果より得られた条件を基に発熱を抑制するTFTの形状を提案する。

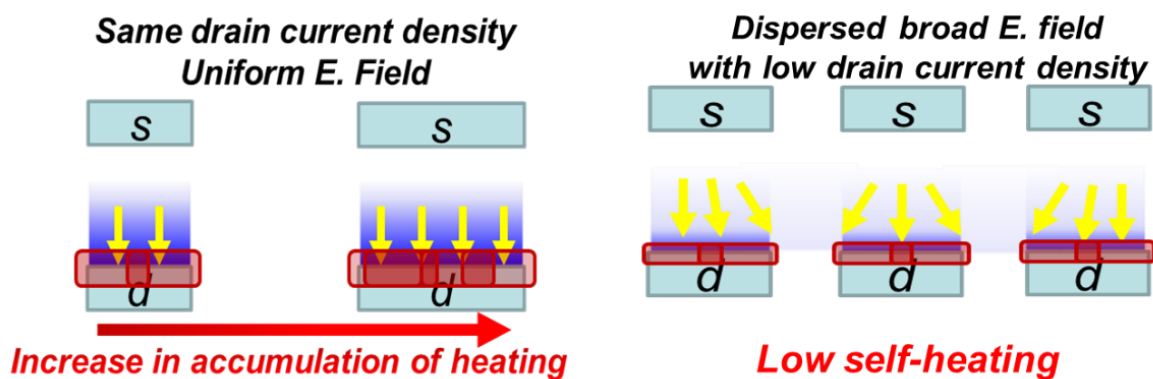
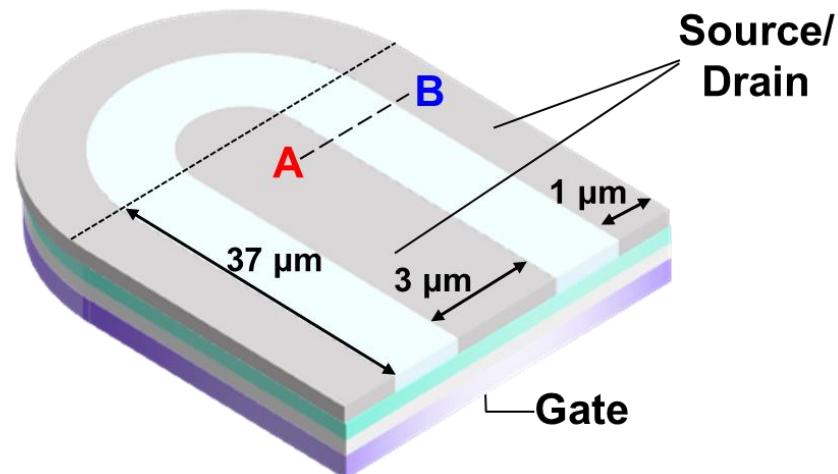


図 2.17 シミュレーション結果より得られた電界の分散と発熱の予想図

2.4.4 I-U 字型 TFT

前項の結果から、TFT のドレイン電極近傍の電界を分散させることは、自己発熱を抑制するのに有効であることがわかった。しかし、複数の TFT を分散する形状は TFT の面積が広範囲にわたってしまい、高精細ディスプレイに向けた TFT 微細化が困難である。そこで、ノーマル型の TFT に大きさが近く、電界を分散させるための TFT 形状として、Corbino Disk に代表される円形素子が有効ではないかと考えた。そこで、電界を分散させる形状かつ作成工程が少ないという利点から、前節の素子と同様の素子作製プロセスで円形状の効果を検討するため、図 2.18 (a), (b) に示すような I 字型と U 字型の非対称のソース・ドレイン電極を有するボトムゲート型の α -IGZO TFT を提案した。この構造では、素子の半円部分で電界の集中と分散が期待できるため、効果検討には問題

(a)



(b)

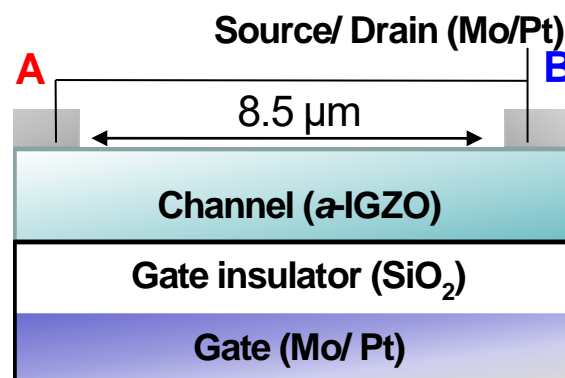


図 2.18 (a)I-U 字型 TFT 構造 (b)TFT 断面図

ないと考えた。外周・内周の形状差を考慮するため、ソース電極とドレイン電極を切り替え、電界と自己発熱の分布を調査した。

まず、デバイス形状による発熱抑制の効果を分析するため、サンプルステージを 25°C に設定し、 α -IGZO TFT にゲート電圧 $V_{\text{gs}} = 5\text{V}$ 、およびドレイン電圧 $V_{\text{ds}} = 20\text{V}$ を印加したときの熱分布を観察した。図 2.19 (a) は、ソース・ドレイン電極を切り換えたときの I-U 字型 TFT の半円部分の外側と内側の電極間 (図 2.19 (b) A-B 間) の 1 次元発熱分布を示している。なお、グラフ中の点線はグラフの結果をスムージングしたものである。I 字電極がドレイン (Inner D) の場合は中央より I 字電極側に最高発熱温度点があり、U 字電極がドレイン (Inner D) の場合は U 字電極側で最高発熱温度をとる。これは、自己発熱はドレイン電極近傍で発生するため、最大発熱温度の位置もドレイン電極に従い変化する。

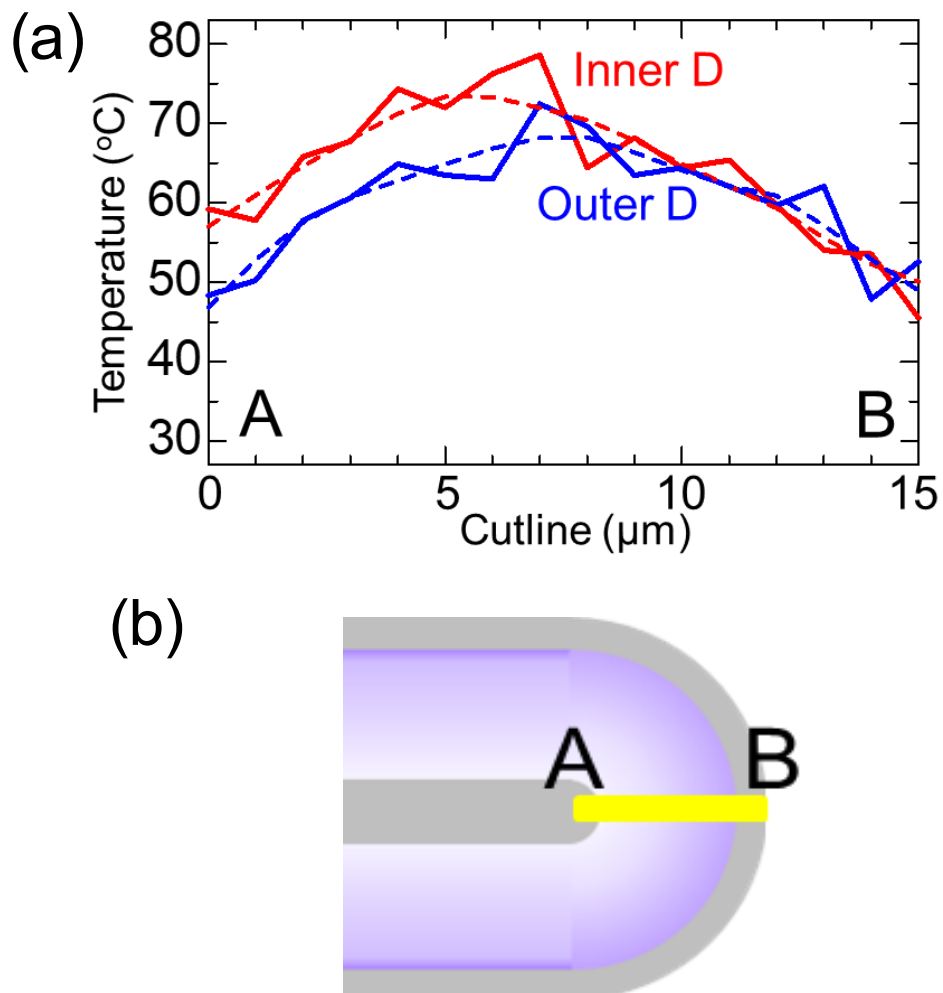


図 2.19 (a)チャンネル間発 1 次元発熱分布 (b)I-U 字型 TFT 外観 (黄色い線に(a) のカットライン部分を示す)

また、図 2.20 (a), (b) に示すように、動作電圧下の TFT の発熱を解析した。Outer D と Inner D の飽和状態でのドレイン電流 (I_{ds}) Outer D がわずかに $9\mu\text{A}$ 低い。通常、長方形型の TFT はドレイン (ソース) 電極幅が広くなるほど電流値が増加する。しかし、今回の I-U 字型 TFT のようにソース・ドレイン電極が非対称の場合、半円部分に流れる I_{ds} は以下の式で表される。

$$I_{ds} = f_{g0} \mu C_{ox} [(V_{gs} - V_{th})V_{ds} - V_{ds}^2/2]$$

$$f_{g0} = \frac{\pi}{\ln(R_2/R_1)}$$

R_1 はソース電極の半径、 R_2 はドレイン電極の半径である。この式より、ドレインが外側 ($R_1 < R_2$) では I_{ds} が低下することがわかる。今回の実験で、Outer D 条件の TFT の発熱温度は 71.5°C であり、Inner D の電極条件の発熱温度より 6.1°C 低い結果となった。したがって、ソース・ドレイン電極それぞれの温度と電流値の変化を%換算すると、電流値が 98.2%に減少したのに対して、発熱は 92.1%と大幅に熱を抑えることができた。

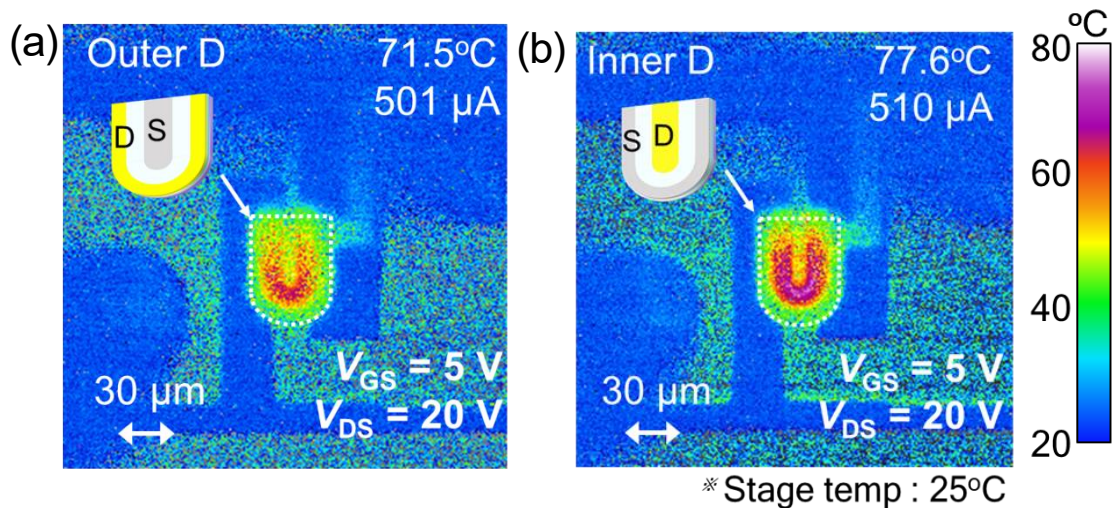


図 2.20 $V_{ds} = 20\text{ V}$, $V_{gs} = 5\text{ V}$ における (a) Outer D 発熱画像
(b) Inner D 発熱画像

図 2.21 (a) および (b) にドレイン電極を外側電極および内側電極として切り替えて計算したジュール発熱と電界を示す。左側の画像は俯瞰図であり、右側の画像は左側の俯瞰図の TFT チャンネルの示された位置における断面図である。チャンネル領域では、U 字電極側の半径は $10\ \mu\text{m}$ であり、I 字型電極の半径半円形の半径は $1.5\ \mu\text{m}$ である。

シミュレーション結果より、Inner D, Outer D の各条件でドレイン端に高いジュール熱分布と高電界がみられた。外側の U 字型電極がドレイン (Outer D) である場合、外側の半円形電極領域の周囲の電界が分散されるため、ジュール熱も低くなる。一方、内側の I 字電極がドレイン (Inner D) である場合、内側の半円形電極の周囲で電界の密度が高くなり、ジュール熱が増加した。

これらのシミュレーション結果は、図 2.20 の実際の発熱結果とよく一致しており、電界分散のための曲線形状を提供する TFT 構造が自己発熱の低減に有用であることを示している。このような形状効果の結果は、TAOS に限らず半導体素子に広く適用でき、半導体素子の高耐熱化に有効な形状を示すことができた。

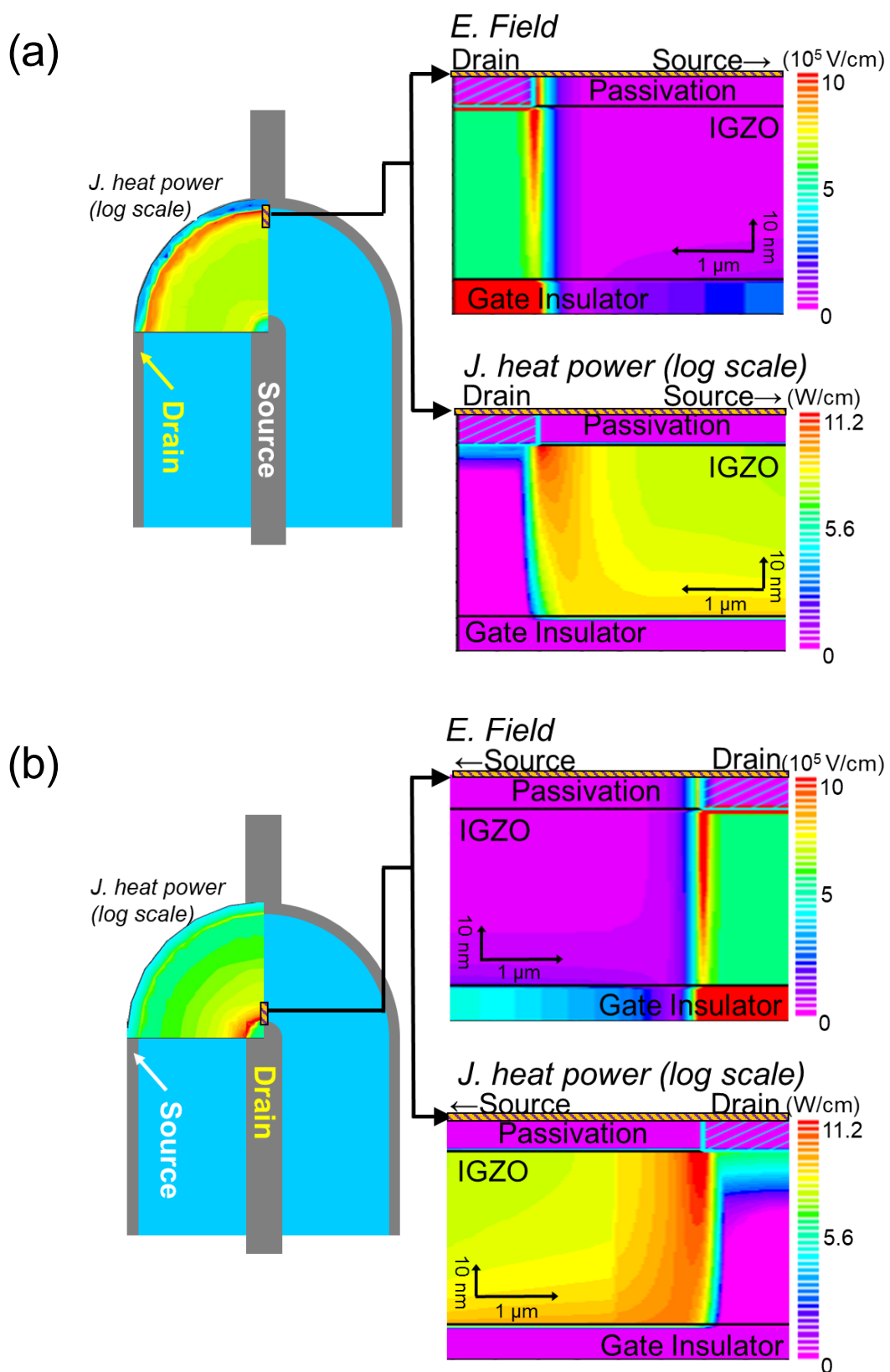


図 2.21 $V_{ds} = 20$ V, $V_{gs} = 25$ V における(a)Outer D(b)Inner D シミュレーション結果

2.5 まとめ

本章では a -IGZO, a -ITZO などの酸化物半導体をチャネル材料にした TFT の発熱温度に関して述べた。以下に結果をまとめる。

TFT の印加電圧を高くするにつれ発熱温度は上昇し、電圧条件が線形領域と飽和領域ではその温度上昇率が変化することが分かった。これはピンチオフ点からドレイン端までの高抵抗な空乏層において発熱温度が高くなるためである。このため、発熱を抑制するゲート電圧条件は、線形領域から飽和領域の最低電圧の間であることが望ましいといえる。

また、発熱温度と電力の関係を調査した結果、TFT はジュール熱によって発熱することを明らかにした。さらに、IGZO と ITZO のジュール熱に対する発熱温度の傾きが一致したことから、これらのチャネル材料の熱的パラメータは同じであるといえる。さらに、発熱温度と電力のチャネル幅依存性を調べた結果、幅の大きい素子ほど投入電力に対して発熱温度の傾きが小さくなることがわかった。これは、ゲート電極の増加に伴う放熱性の向上によるものと考えられる。この結果から、電流駆動用途の TFT で発熱を抑えるにはチャネル幅が広いほど適していると言える。一方で、電圧駆動に関して発熱を抑えるのに適しているのは短チャネル長 TFT であると言える。

以上のことから、酸化物 TFT において発熱に影響を与えるのはチャネル材料ではなく、投入電力や構造であることが分かった。このため、印加電圧条件と素子構造の二つの観点から発熱を抑制するための条件について調査した。

印加電圧条件では、実駆動電圧を想定してパルス電圧を印加した。まず、各周波数における TFT の自己発熱挙動と信頼性劣化メカニズムについてストレス試験を行った。そして、パルスの立ち下がり・立ち上がりの切り替え時間を変化させて波形が発熱温度に及ぼす影響を調査した。この結果より、パルスの立ち下がり時の時間が長いほど最高発熱温度が高くなることがわかった。これはパルス切り替わり時にトラップから解放された電子が関連していると考えられる。このため、発熱を抑制するパルス電圧条件は、切り替え時間のないものが適しているといえる。

さらに、TAOSTFT の信頼性を向上させるためには、自己発熱に重点を置いたデバイス構造と TFT 製造技術を最適化することが重要であるとし、自己発熱の抑制する構造の手がかりを調査した。ノーマル型、ワイド型、マルチ電極型の 3 種類の TFT を比較することで、発熱の抑制には電界の分散が必要であることを明らかにした。そこで、I-U 字型 TFT を提案し、デバイスシミュレーションと熱解析を用いて発熱の抑制に効果があることを示した。I-U 字型 TFT は外側の U 字型電極がドレインの場合、電界が分散されるため、中心部の I 字型電極がドレインの場合よりも I_{ds} が $9 \mu\text{A}$ しか変わらないにもかかわらず

らず、6.1°C発熱を抑えることができた。このような形状効果の結果は、TAOSに限らず半導体装置に広く適用でき、半導体装置の高耐熱化に有効な形状を示すことができた。

参考文献

- 1 E. Fukumoto, T. Arai, N. Morosawa, K. Tokunaga, Y. Terai, T. Fujimori, and T. Sasaoka, *Journal of the Society for Information Display* **19**, 867 (2011).
- 2 S. Tomai, M. Nishimura, M. Itose, M. Matuura, M. Kasami, S. Matsuzaki, H. Kawashima, F. Utsuno, and K. Yano, *Japanese Journal of Applied Physics* **51**, 03CB01 (2012).
- 3 D. Wang, C. Li, M. Furuta, S. Tomai, M. Sunagawa, M. Nishimura, E. Kawashima, M. Kasami, and K. Yano, 159 (n.d.).
- 4 S. Hashimoto, Y. Uraoka, T. Fuyuki, and Y. Morita, *Jpn. J. Appl. Phys.* **45**, 7 (2006).
- 5 S. Inoue, H. Ohshima, and T. Shimoda, *Japanese J. Appl. Physics, Part 1 Regul. Pap. Short Notes Rev. Pap.* **41**, 6313 (2002).
- 6 K. Takechi, M. Nakata, H. Kanoh, S. Otsuki, and S. Kaneko, *IEEE Trans. Electron Devices* **53**, 251 (2006).
- 7 L.M. Hillkirk, *Solid. State. Electron.* **48**, 2181 (2004).
- 8 R. Gaska, A. Osinsky, J.W. Yang, and M.S. Shur, *IEEE Electron Device Lett.* **19**, 89 (1998).
- 9 W.D. Hu, X.S. Chen, F. Yin, J.B. Zhang, and W. Lu, *J. Appl. Phys.* **105**, 54511 (2009).
- 10 I. Ahmad, V. Kasisomayajula, M. Holtz, J.M. Berg, S.R. Kurtz, C.P. Tigges, A.A. Allerman, and A.G. Baca, *Appl. Phys. Lett.* **86**, 173503 (2005).
- 11 M. Mativenga, S. Hong, and J. Jang, *Appl. Phys. Lett.* **102**, 2 (2013).
- 12 M. Fujii, H. Yano, T. Hatayama, Y. Uraoka, T. Fuyuki, J.S. Jung, and J.Y. Kwon, *Jpn. J. Appl. Phys.* **47**, 6236 (2008).
- 13 S. Urakawa, S. Tomai, Y. Ueoka, H. Yamazaki, M. Kasami, K. Yano, D. Wang, M. Furuta, M. Horita, Y. Ishikawa, and Y. Uraoka, *Phys. Status Solidi Curr. Top. Solid State Phys.* **10**,

- 1561 (2013).
- 14 K. Kise, M.N. Fujii, S. Urakawa, H. Yamazaki, E. Kawashima, S. Tomai, K. Yano, D. Wang, M. Furuta, Y. Ishikawa, and Y. Uraoka, *Appl. Phys. Lett.* **108**, 023501 (2016).
 - 15 H. Godo, D. Kawae, S. Yoshitomi, T. Sasaki, S. Ito, H. Ohara, H. Kishida, M. Takahashi, A. Miyanaga, and S. Yamazaki, *Jpn. J. Appl. Phys.* **49**, (2010).
 - 16 K. Takechi, M. Nakata, T. Eguchi, H. Yamaguchi, and S. Kaneko, *Jpn. J. Appl. Phys.* **48**, 1 (2009).
 - 17 K. Abe, A. Sato, K. Takahashi, H. Kumomi, T. Kamiya, and H. Hosono, *Thin Solid Films* **559**, 40 (2014).
 - 18 K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature* **432**, 488 (2004).
 - 19 J.B. Kim, C. Fuentes-Hernandez, D.K. Hwang, W.J. Potscavage, H. Cheun, and B. Kippelen, *Org. Electron. Physics, Mater. Appl.* **12**, 45 (2011)..
 - 20 Y. Liu, H. Zhou, R. Cheng, W. Yu, Y. Huang, and X. Duan, *Nano Lett.* **14**, 1413 (2014).
 - 21 M. Nakata, K. Takechi, T. Eguchi, E. Tokumitsu, H. Yamaguchi, and S. Kaneko, *Jpn. J. Appl. Phys.* **48**, 81607 (2009).
 - 22 D.A. Kleinman and A.L. Schawlow, *J. Appl. Phys.* **31**, 2176 (1960).
 - 23 H. Lee, J. Yoo, C. Kim, I. Chung, J. Kanicki, and S. Member, *IEEE Trans. Electron Devices* **54**, 654 (2007).
 - 24 H. Lee, C.H. Liu, and J. Kanicki, *Jpn. J. Appl. Phys.* **50**, 1 (2011).
 - 25 H. Jung, K.-Y. Choi, and H. Lee, *J. Inf. Disp.* **13**, 51 (2012).
 - 26 H. Klauk, D.J. Gundlach, J.A. Nichols, and T.N. Jackson, *IEEE Trans. Electron Devices* **46**,

- 1258 (1999).
- 27 N. L. Dehuff, E. S. Kettenring, D. Hong, H. Q. Chiang, J. F. Wager, R. L. Hoffman, C. H. Park, and D. A. Keszler, *J. Appl. Phys.* **97** (6), 064505 (2005).
- 28 T. Kamiya, K. Nomura, H. Hosono, *J. Display Technol.* **5**, 273 (2009).
- 29 T. Kamiya, K. Nomura, M. Hirano, and H. Hosono, *Phys. Status. Solidi C* **5** (9), 3098 (2008).
- 30 J. Lee, J.-S. Park, Y. S. Pyo, D. B. Lee, E. H. Kim, D. Stryakhilev, T. W. Kim, D. U. Jin, and Y.-G. Mo, *Appl. Phys. Lett.* **95** (12), 123502 (2009)

第3章 α -IGZO TFT のインパクトイオン化と信頼性劣化解析

3.1 はじめに

現在、TAOS には未だ現象の発生が証明されておらず、劣化との関連が不明である物理現象がある。それは、インパクトイオン化である。インパクトイオン化とは、TAOS よりも移動度がさらに高いポリシリコン (poly-Si) TFT で発生が報告されている物理現象である。Poly-Si TFT の先行研究にて、インパクトイオン化現象とはドレイン電極近傍の高電界領域において高いエネルギーを持った電子が結晶格子にぶつかり、大量の電子正孔対 (ホットキャリア) が発生する現象であるとされている。この際に放出されたエネルギーが TFT の発光現象として報告されている。また、poly-Si のインパクトイオン化による信頼性劣化として、出力特性でのキック電流の発生、オンオフ比の低下が報告されている。

これまでインパクトイオン化は移動度の低いTAOS では発生しないと考えられていた。本研究では TFT のインパクトイオン化を証明するため、発光解析を行い、信頼性との関連を検討することを目的とした。本章ではエミッション顕微鏡を使って α -IGZO TFT のインパクトイオン化に由来する発光現象を観測した。紫外光域のバンドギャップを持つ α -IGZO で可視光の発光現象が観測されるということは、チャンネル中を移動する電子ドレイン方向のエネルギーが発光という形で放出されているといえるからである。さらに並行して、 α -IGZO TFT の伝達特性のキック電流を観測することで、インパクトイオン化の発生を確認し、発光現象との関連付けを行った。

3.2 エミッション顕微鏡によるインパクトイオン化の評価

α -IGZO TFT のホットキャリア発生を調査するため、エミッション顕微鏡による発光測定を行った。Poly-Si TFT では、ホットキャリアが格子に衝突して電子正孔対を生成し、平衡状態に戻ろうとする際の制動輻射によって発光が生じている。この発光強度はホットキャリア量に比例していると考えられており、印加電圧条件と発光強度を調査することでホットキャリアの発生を判断することができる。測定対象は熱酸化SiO₂ (100nm) /低抵抗Si基板上に作製したボトムゲート型 α -IGZO TFT であり、印加するドレインソース間電圧 (V_{ds})、ゲートソース間電圧 (V_{gs}) を変化させたことによる発光強度の差を観察した。

3.2.1 評価システム

本評価システムは、電気的ストレス印加部である半導体パラメータアナライザーと発光解析部であるエミッション顕微鏡から構成されている。

エミッション顕微鏡の概略を図 3.1 に示す。装置は光学顕微鏡、フォトカウントカメラ、イメージプロセッサ、コントローラーから構成される。本研究では浜松ホトニクス製のエミッション顕微鏡 PHEMOS-1000 (図 3.1) を用いた。発光箇所の特定には、顕微鏡上端に取り付けられた Si-CCD カメラ (波長感度 380 ~ 1100 nm : 図 3.2) を使用した。表 1 は今回使用した Si-CCD カメラの仕様である。電圧ストレスによって発生した微弱な発光はフォトカウントカメラによって光子数として数えられ、一枚の画像に積算される。この発光の位置および発光強度を画像処理により分布化し、実像と重ね合わせて解析を行った。

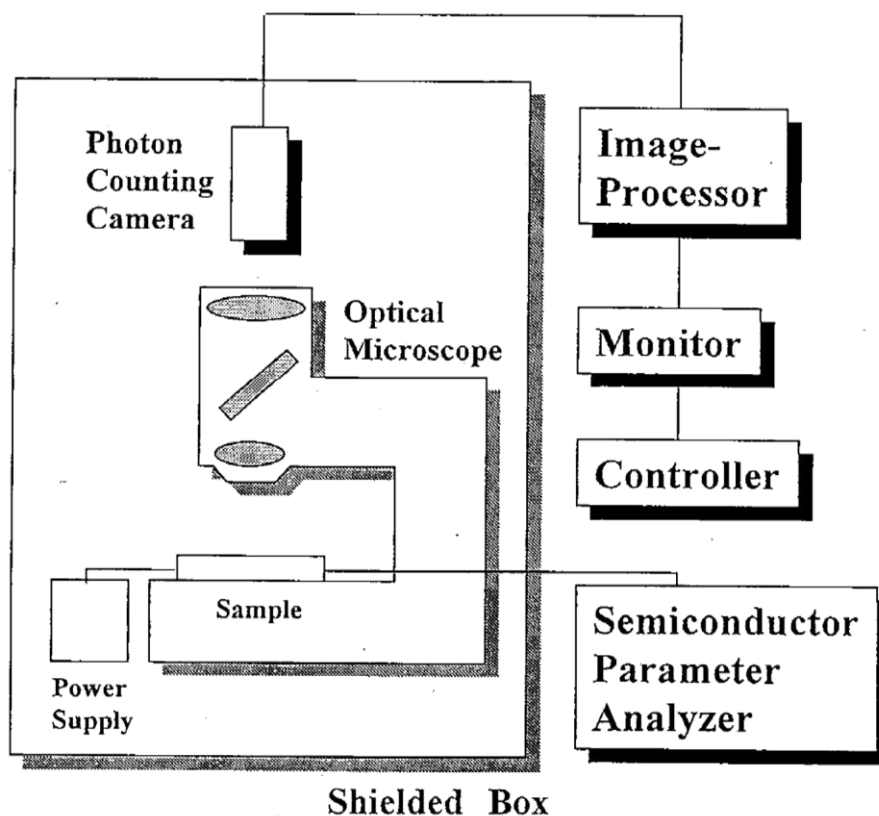


図 3.1 エミッション顕微鏡概略図

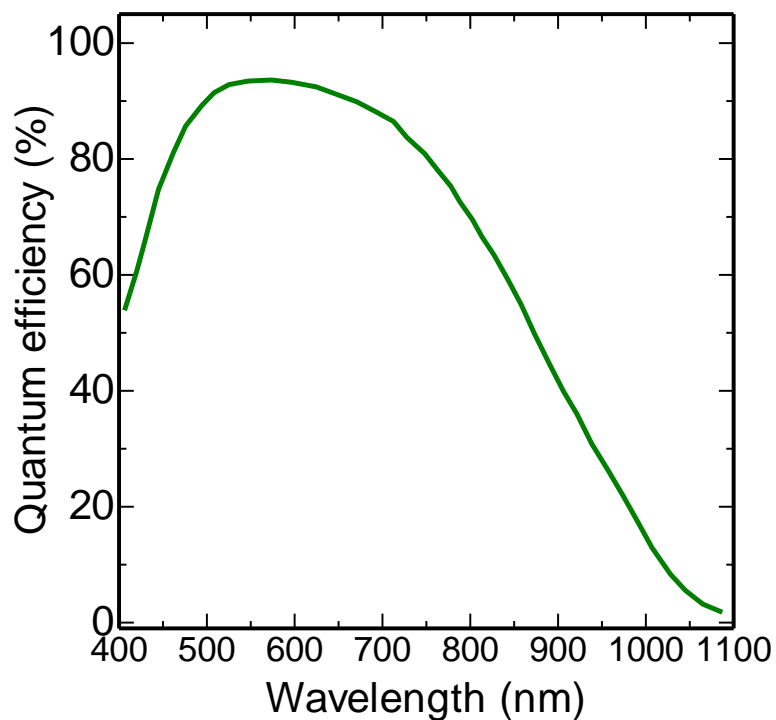


図 3.2 Si-CCD カメラ波長感度分布図

表 3.1 Si-CCD カメラ仕様

有効画素数	1024(H) x 1024(V)
画素サイズ	13 μ m x 13 μ m
有効エリア	13.3 mm x 13.3 mm
冷却方式	電子冷却+水冷冷却
冷却温度	-50~-60 $^{\circ}$ C
平均暗電流	0.1 electrons/ sec
読み出しノイズ(min.)	4 electrons r.m.s
読み出しノイズ(typ.)	6 electrons r.m.s

3.2.2 a-IGZO TFT のチャネルからの発光

本節では a-IGZO TFT の発光の分布を調査した。a-IGZO TFT (チャネルサイズ $W/L = 50/10 \mu\text{m}$) に $V_{\text{ds}} = 20 \text{ V}$, $V_{\text{gs}} = 11 \text{ V}$ の直流ストレスを印加した時の発光を 10 sec 積算した観察結果を図 3.3 に示す。発光画像から明らかなように、発光場所はドレイン電極周辺に集中している。これは、チャネルのドレイン電界が最も高くなる位置と一致しているため、ソース側から加速された電子がドレイン電極端のゲート・チャネル・ドレイン電極間の高電界に差し掛かることでインパクトイオン化が発生し、横方向の移動エネルギーが放出されたと考えられる。

また、Si-CCD カメラの感知できる波長を考慮すると、発光波長は 380 nm~1100 nm の可視光~近赤外光のいずれかであることがわかった。

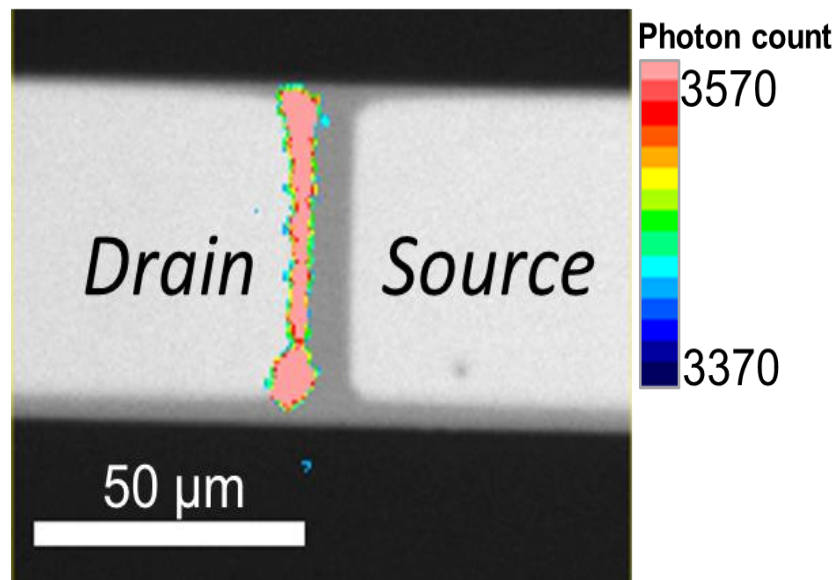


図 3.3 エミッション顕微鏡で撮影した発光像

(直流ストレス条件 $V_{\text{ds}} = 20 \text{ V}$, $V_{\text{gs}} = 11 \text{ V}$, 積算時間 10 sec)

3.2.3 発光強度のチャンネルサイズ依存

本節では異なるチャンネルサイズを持つ TFT の発光を評価した. 図 3.4, 3.5 は $V_{ds} = 20\text{V}$, $V_{gs} = 11\text{V}$ における発光画像である. チャンネル幅方向の発光 (図 3.4) については, チャンネル幅がより広くなると発光範囲は増大した. しかし強度には大きな変化が見られない.

一方で, チャンネル長をより長くすると発光範囲の大きな変化は見られないが発光強度が減少していくことがわかる (図 3.5). 以上の結果から, $a\text{-IGZO}$ TFT の発光はソース・ドレイン方向の電界に影響を受けることが分かった.

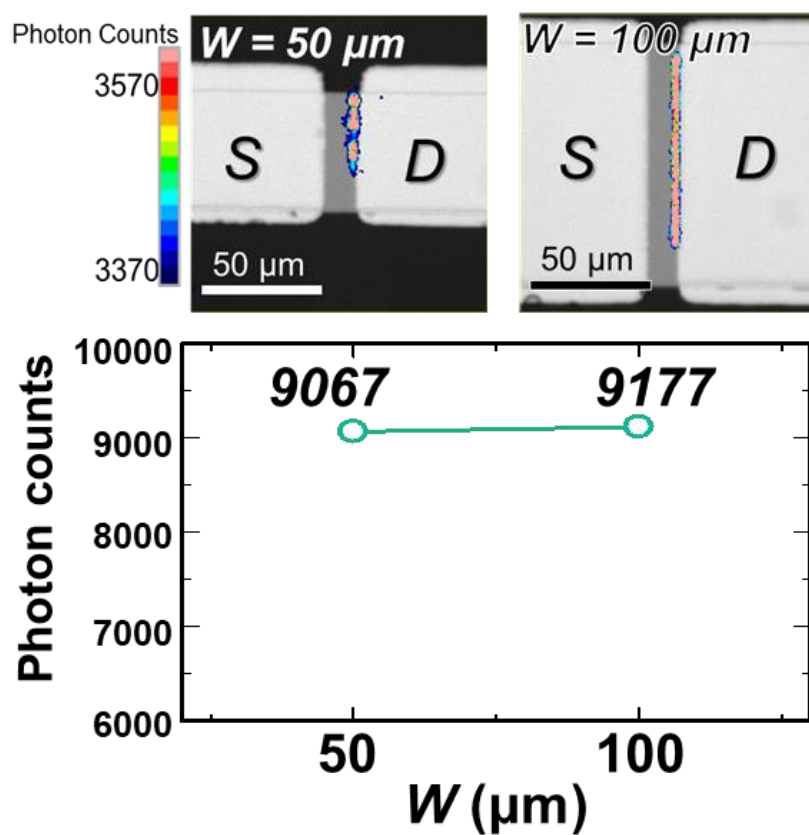


図 3.4 チャンネル幅の異なる $a\text{-IGZO}$ TFT の発光

(直流ストレス条件 $V_{ds} = 20\text{V}$, $V_{gs} = 11\text{V}$, 積算時間 10 sec)

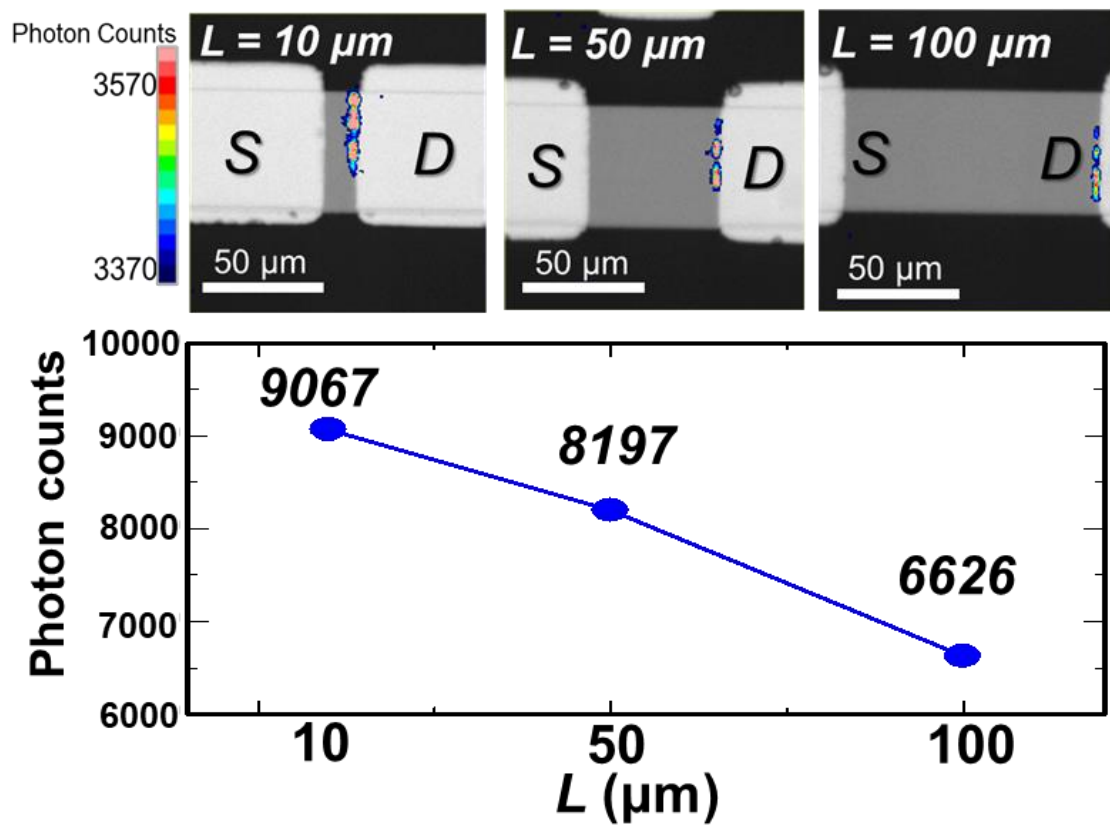


図3.5 チャンネル長の異なる TFT の発光

(直流ストレス条件 $V_{\text{ds}} = 20 \text{ V}$, $V_{\text{gs}} = 11 \text{ V}$, 積算時間 10 sec)

3.2.4 発光強度の V_{gs} , V_{ds} 電圧依存

本節では α -IGZO TFT の発光の電圧依存性を調査した。それぞれの発光を、印加電圧に対して数値化したグラフを図 3.6 に示す。まず、ドレイン電圧に対しては発光強度が大きくなる。前節と同様に、この結果からも発光はドレイン電界に影響されることがわかった。一方で、ゲート電圧を高くするとある値で発光が極大値をとり、その後低下していった。これは、ゲート電界が強くなることで相対的にドレイン電界が弱まるため、発光が消えたと考えられる。つまり、発光の極大値をとるゲート電圧は一定のドレイン電圧下で最もドレイン電界が強くなる箇所と考えられる。この現象は、 n 型半導体 TFT でドレインアバランシェホットキャリア (DHAC) が発生した際のものによく一致しているため、 α -IGZO TFT でインパクトイオン化が発生していると言える。

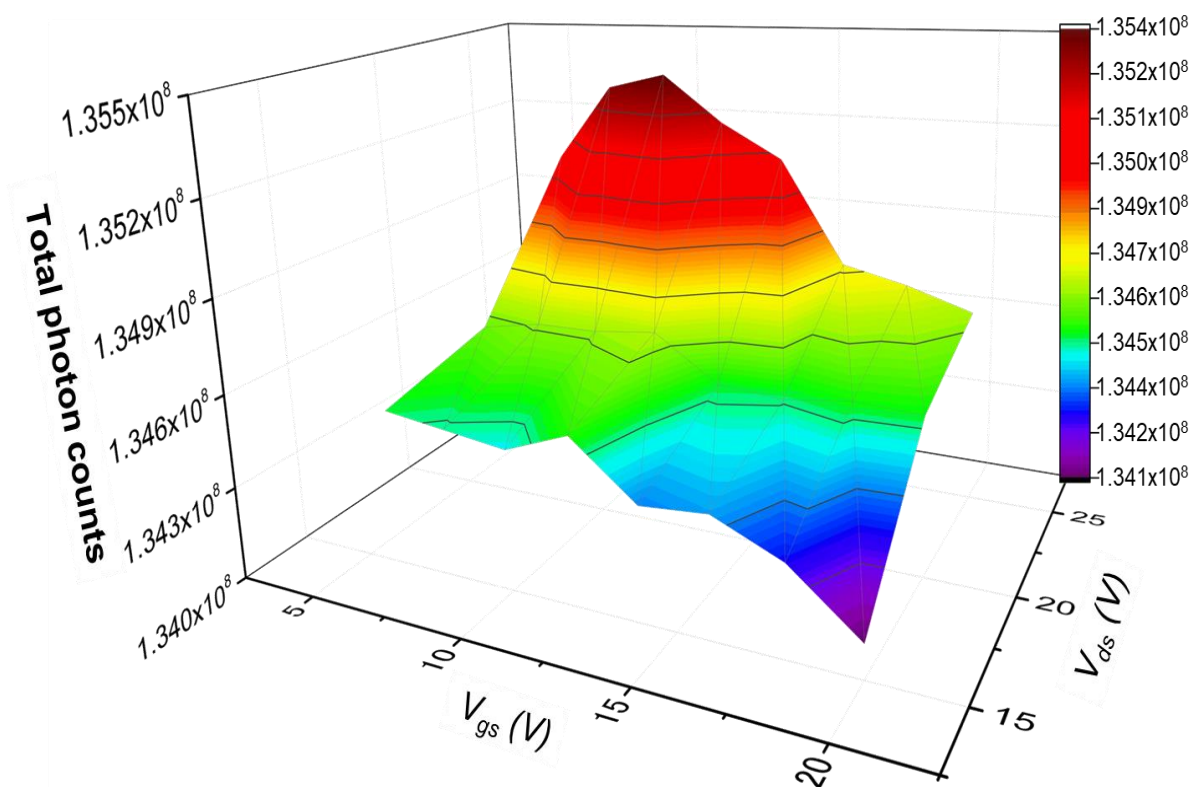


図 3.6 V_{gs} , V_{ds} 電圧に対する発光強度の変化

3.3 kink 電流によるインパクトイオン化の評価

a-IGZO TFT のインパクトイオン化の発生を調べる方法として、キंक電流の測定を行った。Poly-Si TFT の先行研究では出力特性において特有のインパクトイオン化電流が発生したという報告があり^{1,2}、キंक電流量はホットキャリア量に比例している。このため、*a*-IGZO TFT の出力特性を測定することで、キंक電流の有無を調べることができる。

図 3.7(a)に *a*-IGZO TFT の出力特性を示す。測定は $V_{gs}=0\sim 20\text{ V}$, $V_{ds}=0\sim 70\text{ V}$ の範囲で行われた。*a*-IGZO TFT のキंक電流を定量化するために出力特性の変曲点で接線(図 3.7(b), (c)挿入グラフ)を引き、この接線からの出力特性の増加量をキंक電流と定義した。発光が最も強い $V_{gs}=12\text{ V}$ と発光が見られなかった $V_{gs}=20\text{ V}$ の各ゲート電圧のキंक電流値をプロットしたものが図 3.7(b), (c)である。これより、発光が観測されたゲート電圧条件下で微小なキंक電流が観測された。一方で発光しない条件ではキंक電流は観測されなかった。

以上の事からも、発光はインパクトイオン化現象由来であるといえる。

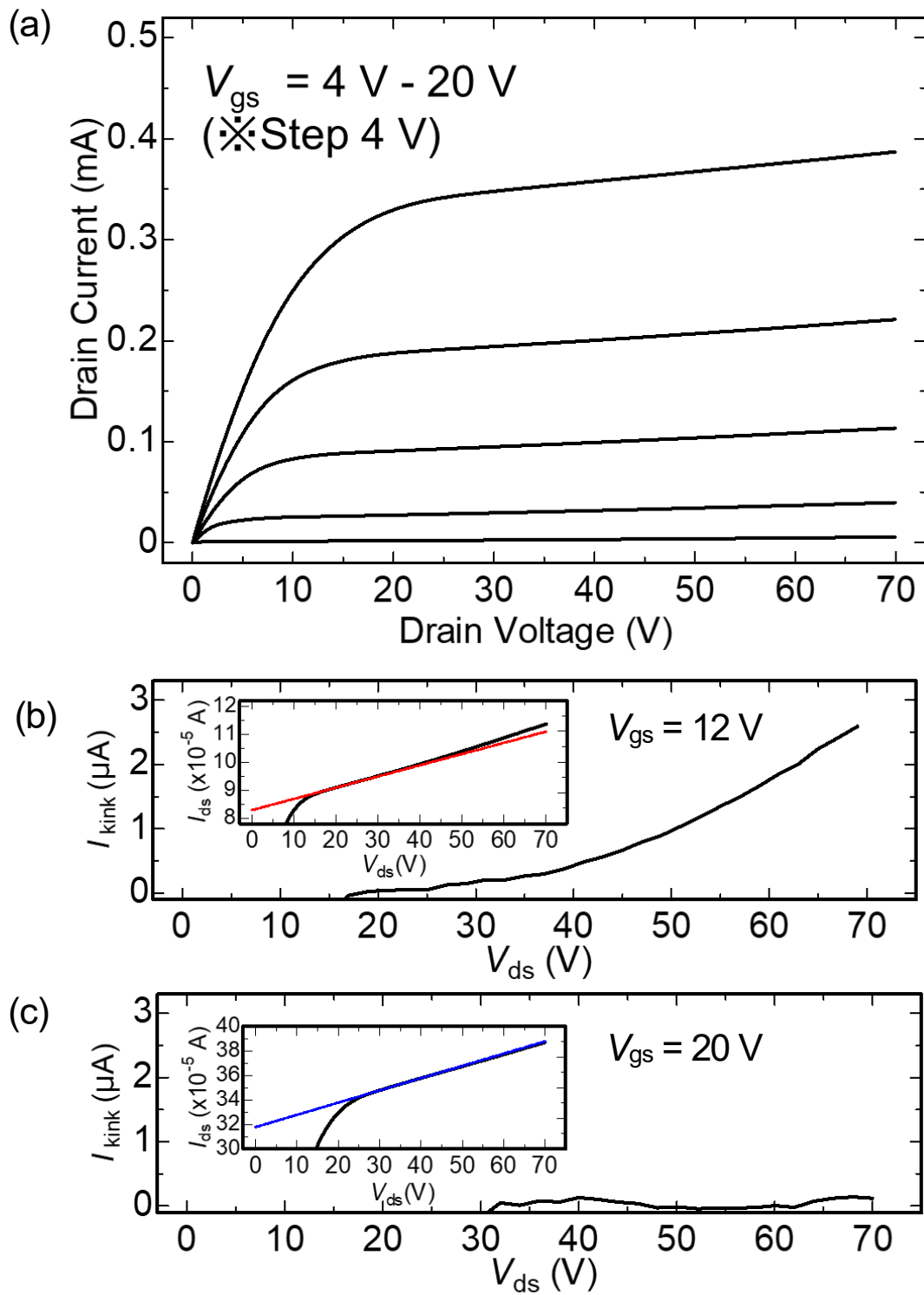


図3.7(a)IGZO TFT の出力特性 (b) $V_{gs} = 12 \text{ V}$, (c) $V_{gs} = 20 \text{ V}$ のドレイン電圧に対するキंक電流グラフ (挿入した図は出力特性の拡大図と接線)

3.4 インパクトイオン化の信頼性への影響

3.4.1 特性評価 (閾値電圧 V_{th})

閾値電圧とは、TFTの伝達特性において I_{ds} が流れ始める時の V_{gs} を示す指標であり、 I_{ds} が対数スケールで急峻に立ち上がる際の V_{gs} を表す。移動度を求めた際の V_{gs} 、 V_{ds} 、 I_{ds} の値を用いてそれぞれの式に当てはめて算出する。

線形領域では、

$$I_{ds} = \kappa \left\{ V_{gs} V_{ds} - V_{th} V_{ds} - \frac{1}{2} V_{ds}^2 \right\} \quad (3.1)$$

$$V_{th} = V_{gs} - \frac{1}{2} V_{ds} - \frac{I_{ds}}{\kappa V_{gs}} \quad (3.2)$$

の式を用いる。

また、飽和領域では

$$I_{ds} = \frac{\mu_{sat} W C_i}{2L} (V_{gs} - V_{th})^2 \quad (3.3)$$

$$V_{th} = V_{gs} - \sqrt{\frac{2I_{ds}}{\kappa}} \quad (3.4)$$

になる。なお、ノイズが多い等の理由で上記の手法で求められない場合や V_{th} のシフト量などを検討する場合は規格化したドレイン電流 $\frac{L}{W} \cdot I_{ds} = 1 \text{ nA}$ における V_{gs} (ON-OFFの中間点)をしきい値電圧 V_{th} とする。

3.4.2 ストレス試験

本節ではこれまでに示唆されたインパクトイオン化現象による α -IGZO TFT の電気特性への影響を検証するため、発光が生じた条件の電圧を TFT に印加して、長時間ストレス試験を行った。3.2.4 項より、印加するドレイン電圧 (V_{ds}) 条件により発光の強度が変化していたことから、 $V_{ds} = 15, 20, 25$ V のドレイン電圧を印加した。これらの閾値電圧 (V_{th}) シフトの結果を図 3.8 に示す。印加する V_{ds} 電圧の増加に従って発光は増加していたが、閾値電圧シフトには差が表れなかった。各ドレイン電圧条件でのストレス試験前後の電気特性について、ストレス前後の移動度は $V_{ds} = 15$ V で $10.1 \text{ cm}^2/\text{Vs}$ から $10.2 \text{ cm}^2/\text{Vs}$ 、 $V_{ds}=20$ V で $9.3 \text{ cm}^2/\text{Vs}$ から $9.7 \text{ cm}^2/\text{Vs}$ 、 $V_{ds}=25$ V で $9.5 \text{ cm}^2/\text{Vs}$ から $10.1 \text{ cm}^2/\text{Vs}$ 、S 値の変化は $V_{ds} = 15$ V で 0.84 V/dec から 0.99 V/dec 、 $V_{ds} = 20$ V で 0.88 V/dec から 0.95 V/dec 、 $V_{ds} = 25$ V で 0.87 V/dec から 0.98 V/dec となり、大きな変化は見られなかった。

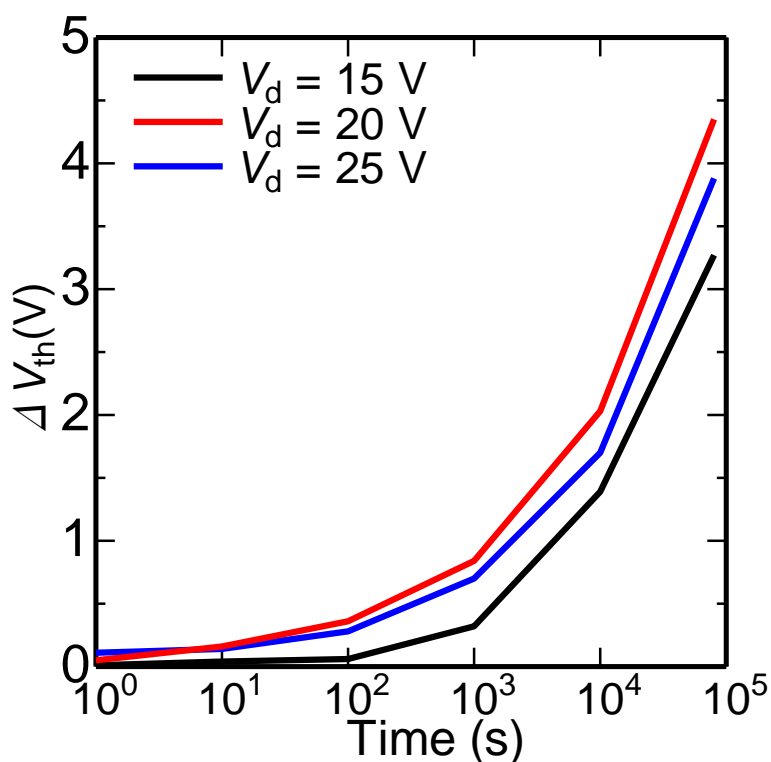


図 3.8 ストレス試験時の閾値電圧 V_{th} シフト

また、ストレス試験中のオン電流・オフ電流の変化の結果を図 3.9 に示す。いずれのドレイン電圧条件でもオン電流は一樣なのに対し、オフ電流が低下し、オン電流/オフ電流比が拡大した。これはポリシリコンのインパクトイオン化による劣化でみられるオン電流/オフ電流比の低下とは異なる結果である。しかし、これらの信頼性劣化にもドレイン電圧依存性は見られなかった。オフ電流の発生の原因として考えられるのが電子のドレイン電極端付近のバンド間トンネリングや熱励起による電子正孔対のショックレー・リード・ホール生成や同じく熱励起によるプール・フレンケル効果を伴うフォノン介在トンネリングが挙げられる。しかし、本測定だけではオフ電流の低下原因を特定することは難しい。

今回の発光条件では、発光自体が微小でありインパクトイオン化現象も微小であると考えられ、電圧ストレスへの明らかな影響を観測することはできなかった。しかしながら、既に述べたように TFT のチャネルサイズに依存して発光が変化することから、より発光が強くなる条件ではインパクトイオン化による劣化に配慮する必要があると考えられる。

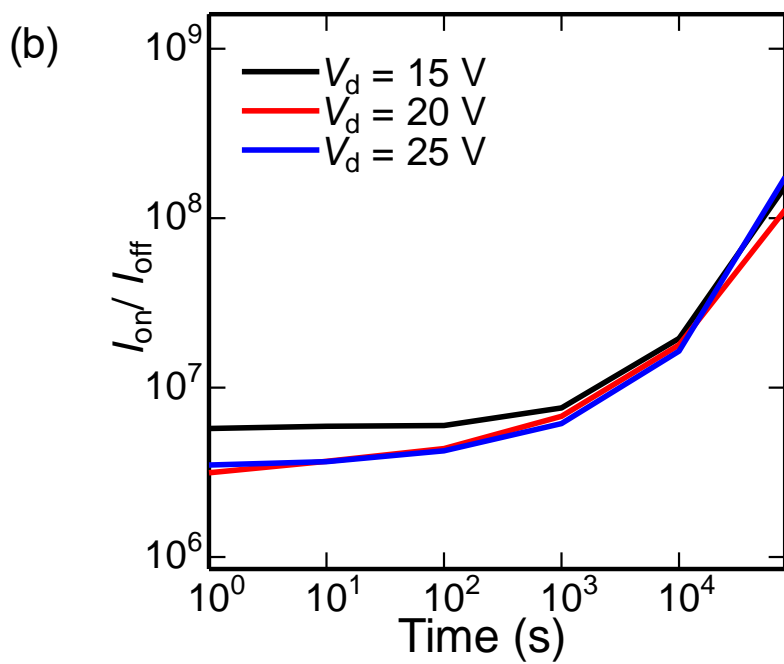
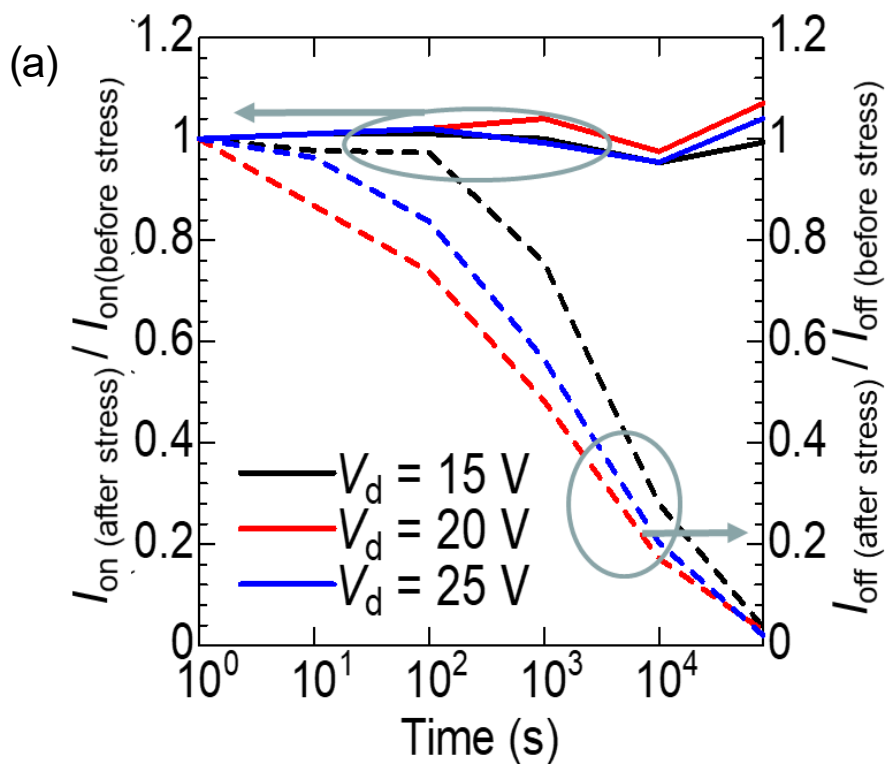


図 3.9 ストレス試験時の(a)オン電流・オフ電流の変化と
(b)オン電流/ オフ電流比

3.5 まとめ

本実験では、 α -IGZO TFT に電界を印加した場合に、チャンネルから発光が生じることを発見した。この発光は、ドレイン電界に依存していることから、チャンネルに対して平行方向の電界に影響される。また、発光するゲート電圧条件でキンク電流を観測した。これは、 α -IGZO より移動度の高い多結晶シリコンと同様、インパクトイオン化現象が生じていることを示唆する。

次に α -IGZO のインパクトイオン化による劣化について調査した。電界ストレス時の V_{th} シフトや オン電流/ オフ電流比 などの信頼性劣化には、インパクトイオン化によって生じるホットキャリア起因の劣化加速がみられなかった。しかしながら、インパクトイオン化が生じやすい条件での TFT 駆動では、ホットキャリアによる劣化を考慮する必要がある。

参考文献

- 1 A. Toriumi, M.Yoshimi, IEDM Tech. Dig., 56 (1985)
- 2 A. Toriumi, M.Yoshimi, M. Iwase, Y. Akiyama and K.Taniguchi, IEEE Trans. Electron Devices, **34**, 1501 (1987)
- 3 Y. Uraoka, N. Hirai, H. Yano, T.Hatayama, and T. Fuyuki, IEEE Electron Device Lett. **24**, 4, 236 (2003).
- 4 Y. Uraoka, N. Hirai, H. Yano, T.Hatayama, and T. Fuyuki, IEEE Electron Device Lett., **51**, 1, 28 (2004).
- 5 J. Shewchun and L. Y. Wei, Solid-State Electron. **8**, 485 (1965)
- 6 S. Tam and C. Hu, IEEE Trans. Electron Devices **31**, 1264 (1984)
- 7 E. Takeda, Y. Nakagome, H. Kume, N. Suzuki and S. Asai, IEEE Electron Device Lett., **4**, 111 (1983)
- 8 C. Hu, IEEE J. Solid State Circuits **20**, 295 (1983)
- 9 Y. J. Choi, P. K. Ko and C. Hu, Appl. Phys. Lett. **50**, 1190 (1987)
- 10 T. Tsuchiya, T. Kobayashi and S. Nakajima, IEEE Trans. Electron Devices **34**, 386 (1987)
- 11 Y. Uraoka, N. Tsutsu and K. Tsuji, Semicond. Sci. Technol. **7**, 576 (1992)
- 12 N. Tsutsu, Y. Uraoka, Y. Nakata, S. Akiyama and H. Esaki, IEEE ICMTS **3**, 143 (1990)21
H. Lee, C.H. Liu, and J. Kanicki, Jpn. J. Appl. Phys. **50**, 1 (2011).

第4章 α -IGZO TFT の発光分光

4.1 はじめに

3章で述べたように, α -IGZO TFT でインパクトイオン化によるホットキャリアの発生が, チャンネルの発光とキック電流の観測によって確認された. そこで本研究では, α -IGZO TFT の発光を分光することでホットキャリア由来とされる発光の物理的な情報を導出することを目的とした.

4.2 GaAs カメラによる発光分光

α -IGZO TFT の発光スペクトルを調査するため, エミッション顕微鏡による発光測定を行った. 測定対象は熱酸化 SiO_2 (100nm) /低抵抗 Si 基板上に作製したボトムゲート型 α -IGZO TFT であり, 印加する V_{ds} , V_{gs} を変化させたことによる発光強度の差を観察した.

4.2.1 評価システム

本評価システムは, 3章と同じ電気的ストレス印加部である半導体パラメーターアナライザーと発光解析部であるエミッション顕微鏡から構成されている. 本研究ではエミッション顕微鏡 PHEMOS-200 を使用し, 発光画像撮影には波長感度 400~900 nm の GaAs 光電子増倍管を使用した (図 4.1). 今回使用した GaAs 光電子増倍管は, 入射した光学像に対して出力像を約 1 万倍に増強する. 表 4.1 は GaAs 光電子増倍管の装置の仕様である. この GaAs 光電子増倍管によって発光画像 200 枚を積算し, 発光強度の比較を行った.

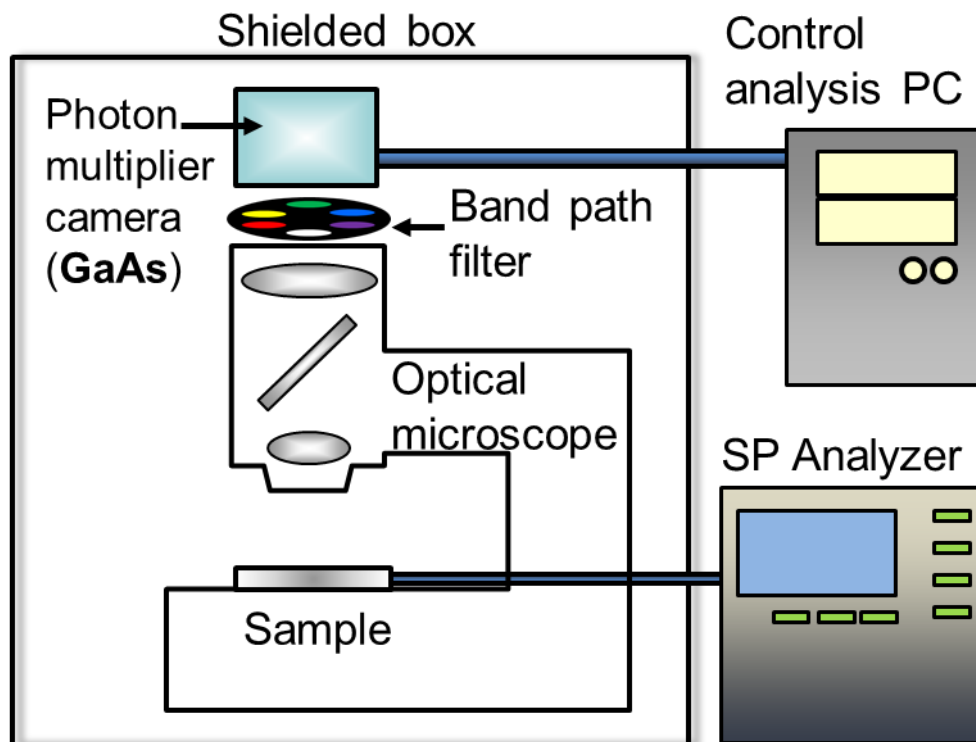


図 4.1 PHEMOS 200 (GaAs 光電子増倍管仕様) 概略図

表 4.1 GaAs 光電子増倍管の仕様

使用光電面材料	GaAs+
有効エリア	10 mm x 9.28 mm
冷却方式	電子冷却+水冷冷却
冷却温度	-40℃
ダークノイズ	100 cps (Typ.)
解像度	400 TV本
ゲートパルス幅	5 ns~100μs
ゲート繰り返し周波数	10 kHz (Max)
ゲートデューティ比	1% (Max)

図 4.2 は解析で使用した GaAs 光電子増倍管の分光感度を y 軸にプロットした分光感度特性のグラフである。分光感度 $Q(\lambda)$ とは特定波長(λ)における、入射光強度(W)と出力電流値(A)の比であり、以下の式のように表される。

$$Q(\lambda) = \frac{A(\lambda)}{W(\lambda)}$$

なお、 $A(\lambda)$ は出力電流(A)、 $W(\lambda)$ は照射強度(W)である。

測定結果の補正を行う際、この分光感度を量子効率(QE)に変換した値を用いた。

変換式は以下のとおりである。

$$QE = \frac{Q(\lambda) \times 1240}{\lambda} \times 100 \text{ [%]}$$

本研究では 500 nm, 600 nm, 700 nm, 800 nm の半値幅 10 nm のバンドパスフィルターを用いて分光解析を行った。また、使用した各バンドパスフィルターの発光強度分布を表 4.2 に示す。なお、以降の解析結果掲載にあたり、レンズおよびフィルターの透過率、フォトカウントカメラの量子効率などの測定結果の補正はすべて行われている。また、 10^4 より少ない発光量は装置の検出限界のためプロットしていない。

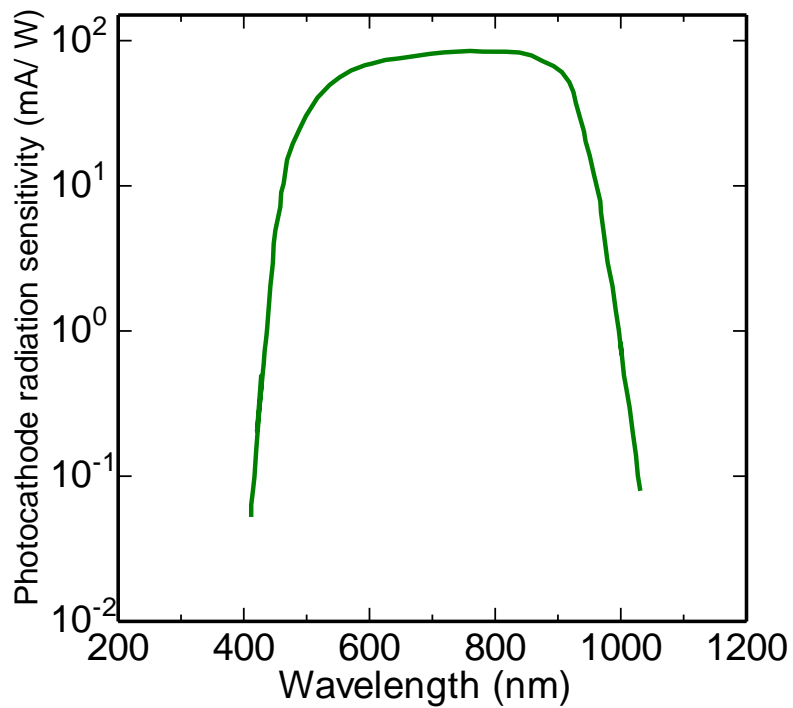


図 4.2 GaAs 光電子増倍管の分光感度特性グラフ

表 4.2 各バンドパスフィルターのスペクトル

Band path filter (nm)	Peak wavelength (nm)	Max transmittance (%)	full width at half max (nm)
500	502	86.4	76.0
600	598	83.7	50.0
700	698	88.5	64.0
800	799	89.0	70.0

4.2.2 *a*-IGZO TFT のチャネルからの分光

本節では *a*-IGZO TFT の発光のスペクトルがどのように広がっているかを調査した。図 4.3(a)は GaAs カメラでチャネルサイズ $W/L = 50/10 \mu\text{m}$ の *a*-IGZO TFT の発光を撮影したものである。この発光をバンドパスフィルターで分光したところ図 4.3(b)~(e)のように、600, 700, 800 nm で発光が見られ、特に長波長になるほど強度が強くなる傾向であった。これより、*a*-IGZO TFT の発光の波長域が 600~800 nm 付近で広範囲であるということが言える。

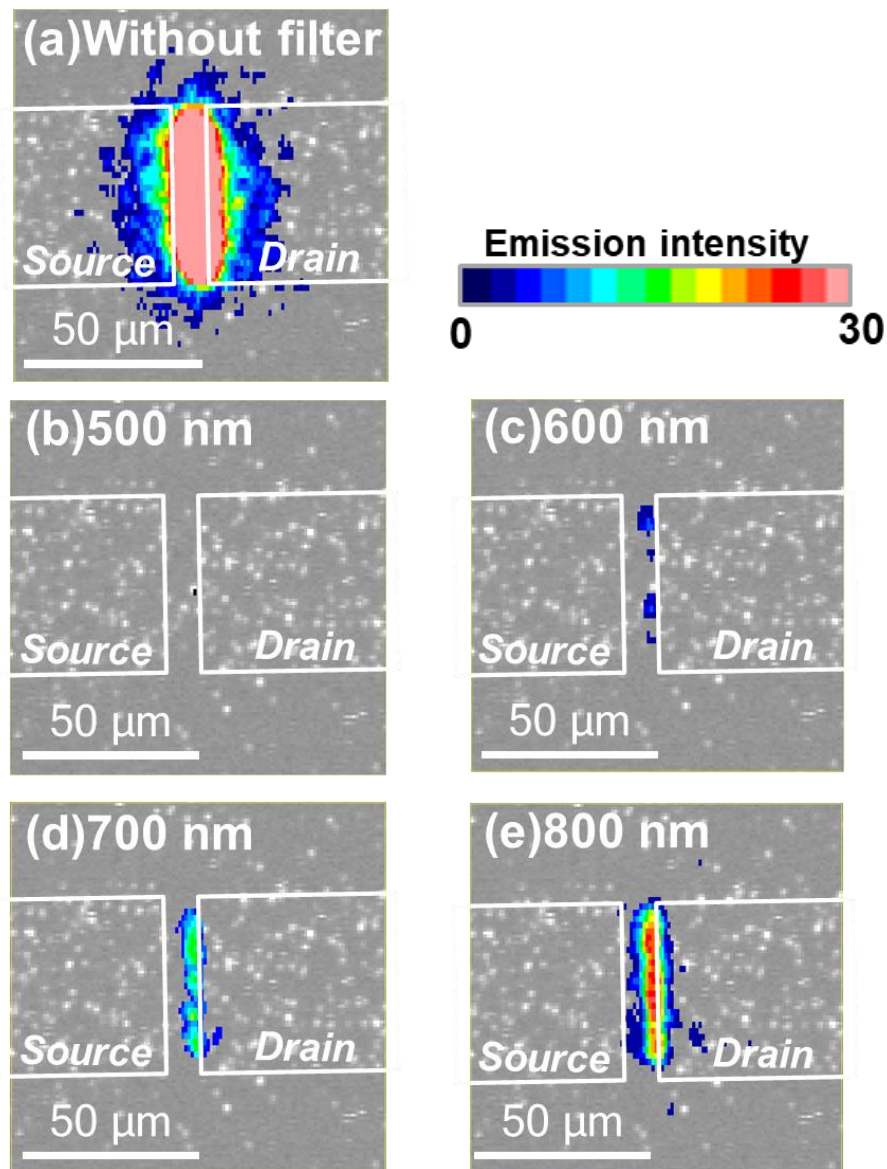


図 4.3 GaAs カメラで撮影した *a*-IGZO TFT の発光画像

(a)バンドパスフィルター無し (b)500 nm (c) 600 nm (d) 700 nm (e)800 nm

4.2.3 各波長の発光強度とキंक電流

前章では分光されていない Si-CCD カメラで撮影した発光量とキंक電流に関連があることを報告した. 本節では, 観測された TFT のキंक電流値と各ゲート電圧における各波長の発光スペクトルを比較した. 図 4.4 に, 一定のドレイン電圧 ($V_{ds} = 30 \text{ V}$) 下でゲート電圧を 4 ~ 12 V に変化させた条件に対する 600 nm ~ 800 nm の波長の発光強度とキंक電流値 (I_{kink}) の比較を示す. キंक電流はゲート電圧 10 V 付近で最高値をとり, その後ゲート電圧が高くなるにつれ低下していく. また, 各波長の発光強度も同じく $V_{gs} = 8 \sim 10 \text{ V}$ 付近で最高値を取り, それよりも高いゲート電圧で強度が低下していた. つまりこの発光は, ブロードな波長を保持したまま, キंक電流が高い領域で高く, キंक電流が低い領域で低くなる. この結果より, 発光がピークをもち, IGZO TFT のインパクトイオン化と関連していることを証明できた.

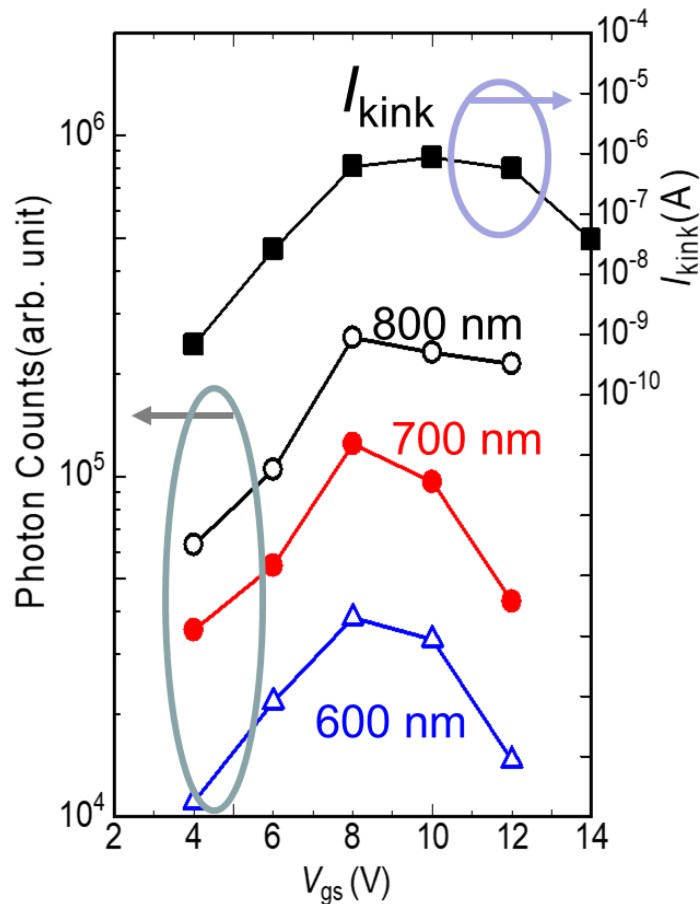


図 4.4 キंक電流と発光量のゲート電圧依存性

4.2.4 ドレイン電圧に対する発光スペクトル

本項では、エネルギーに対する光子のスペクトル分布をさらに調査した。まず、放出された光子のスペクトル分布を様々な電圧条件下で測定した。図 4.5 は、一定のゲート電圧 ($V_{gs} = 6 \text{ V}$) の下での 3 つの異なるドレイン電圧に対するエネルギースペクトルを示す。ドレイン電圧条件は、 $V_{ds} = 25 \sim 35 \text{ V}$ である。これらのドレイン・ゲート電圧は図 4.4 で発光が顕著にみられ始めた電圧条件を設定した。今回測定した 600 nm, 700 nm, 800 nm の各波長をエネルギーに換算した x 軸に対して光子数を対数プロットすると、線形関係にあることがわかった。

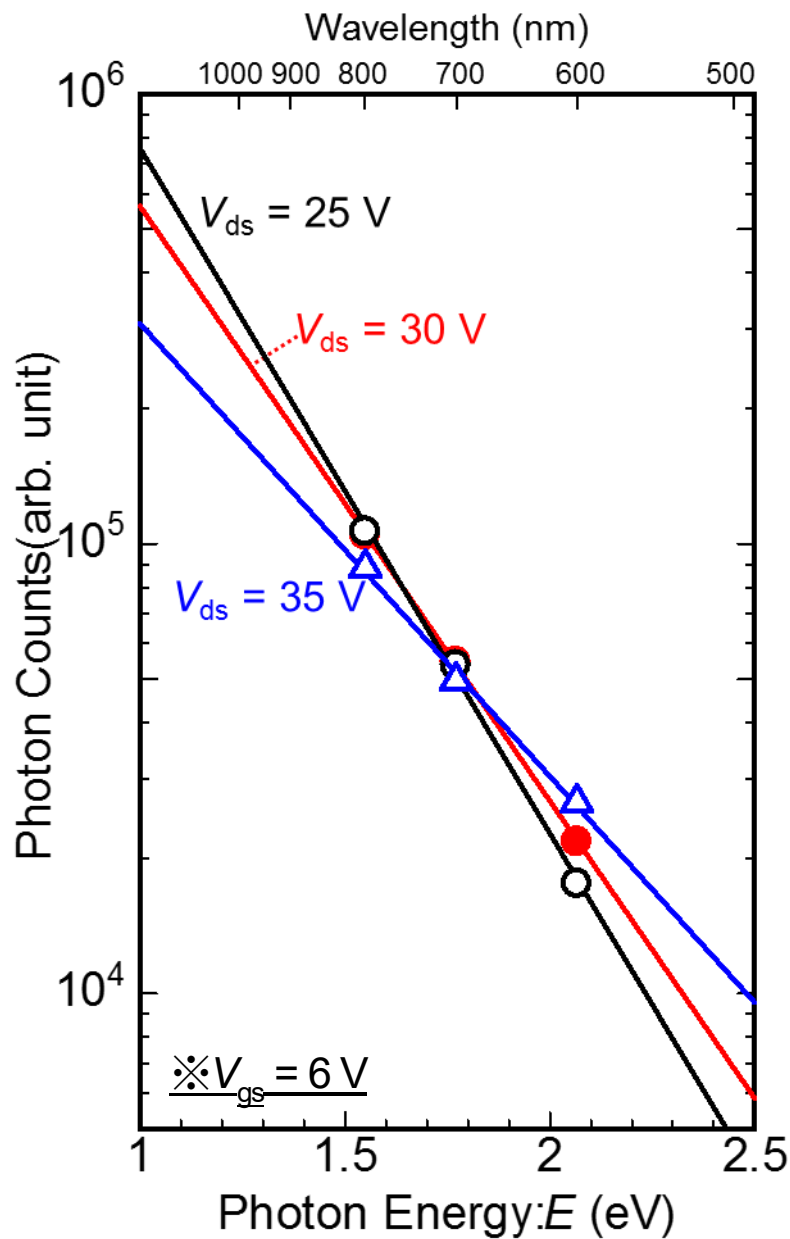


図 4.5 各波長の発光量分布 (ドレイン電圧依存性)

ここで、それぞれのドレイン電圧に対し、単位エネルギー $E(\text{eV})$ あたりの発光量 N は以下のように表すことができる。

$$N(E) = C_1 \exp(-C_2 E) \quad (4.1)$$

なお、 C_1 、 C_2 は定数である。これにより、測定範囲外の波長の光子数も図 4.5 中の近似線により推定することができる。

まず、図 4.5 の物理的意味について論じる。図 4.4 に明確に示されるように、発光は α -IGZO TFT におけるインパクトイオン化と関連していると判断できる。

α -IGZO TFT の発光メカニズムとして、電子正孔対の再結合によるものと、クーロン場におけるホットエレクトロンの散乱行程で発生する制動輻射によるものが考えられる。本研究では以下に述べるような理由で、発光の主たる由来は制動輻射であると判断した。

発光が主に再結合プロセスに由来する場合、2 種類の再結合が考えられる。一つは、IGZO 内の電子正孔対の再結合で、もう一つが α -IGZO の欠陥準位による再結合である。しかし前者の場合、発光スペクトルは α -IGZO のバンドギャップと同等のエネルギーを示し、 α -IGZO の $E_g=3.2\text{ eV}$ よりも低いエネルギーの発光は見られないと考えられる。また、後者の欠陥準位は、 α -IGZO の禁制帯内で局所的に 1.5 eV 程度以下の幅でガウス状分布していると考えられる。欠陥に由来する発光がある場合、発光スペクトルは 1.5 eV 以下のエネルギー幅であり、その中にピークを持つと考えられる。しかし、今回観測された発光スペクトルは 3.2 eV よりも低いエネルギーであり、ピークをもたず少なくとも 0.5 eV 以上の広範囲のエネルギーに分布し、波長に対して発光強度が上昇傾向であった。このため、 α -IGZO のバンドギャップ間再結合による発光であるとは考えにくい。また、図 4.5 の結果より、グラフの傾き C_2 は電圧条件に影響を受けている。もし欠陥準位に由来する発光である場合、欠陥準位の形状は電界に影響を受けにくいいため、発行分布の傾き C_2 は一定となるはずである。このため本研究で観測した発光は、電子正孔対の再結合ではなく制動輻射による発光であると考えられる。

また、図 4.5 より、ドレイン電圧が増加するにつれてグラフの傾きの絶対値 C_2 が減少した。この変化に関しては、後述の電子温度の変化に由来しており、4.2.6 項で詳しく説明する。

4.2.5 ゲート電圧に対する発光スペクトル変化

次に、一定のドレイン電圧 ($V_{ds}=30\text{V}$) 下でのゲート電圧依存性 ($V_{gs}=6\sim 14$) も測定した。図4.6(a)に示すように、全てのプロットが片対数グラフで直線になり、式(4.1)に従うことが分かる。また、式(4.1)の傾き C_2 はゲート電圧が高くなるにつれて増加した。(図4.6(b))

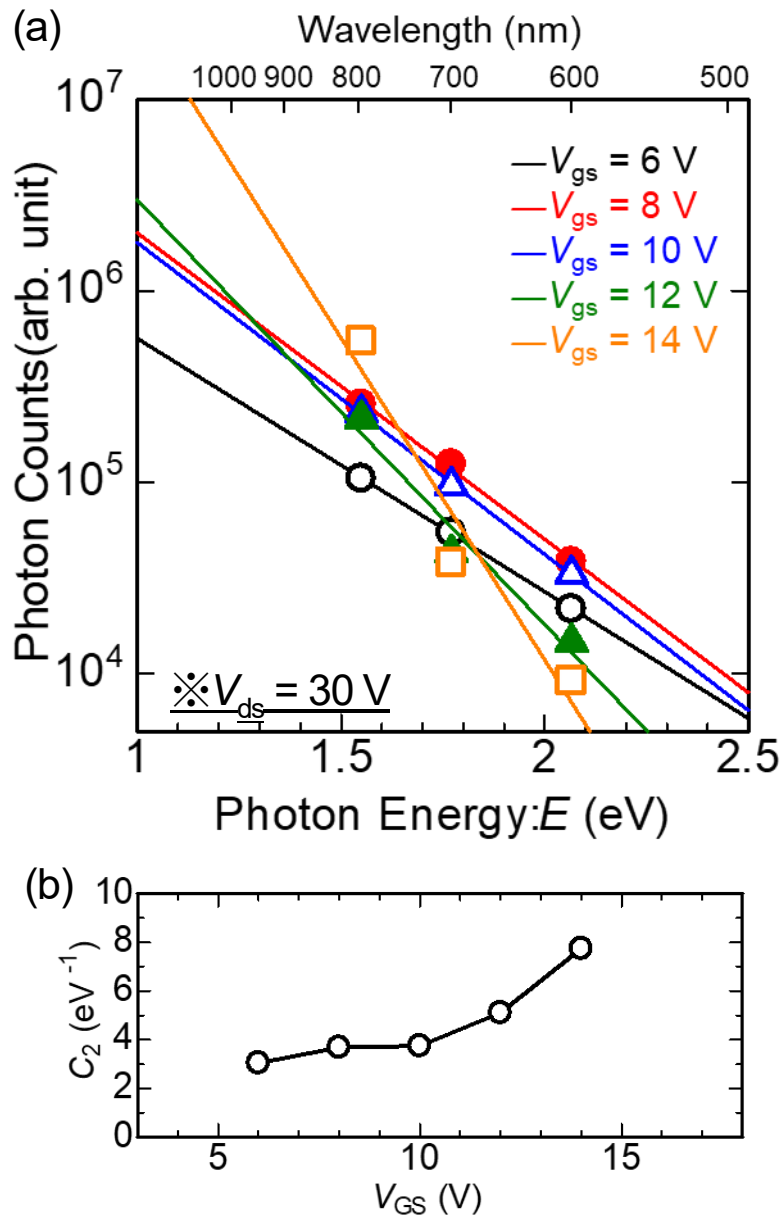


図4.6(a)各波長の発光量分布 (ゲート電圧依存) (b) ゲート電に対する発光分布の傾きの絶対値 C_2 の変化

ここで、いずれのゲート電圧、ドレイン電圧の条件でも発光スペクトルの分布が式4.1で表されることから、 α -IGZO TFT のホットキャリアに由来する発光は Maxwell-Boltzmann 分布に従うといえる。Maxwell-Boltzmann 分布に従うということは、傾きは電子温度 T_e に依存する。このため、ボルツマン定数を k として表すと、式4.1は次のように導かれる。

$$N(E) = C_1 \exp(-E/(k \cdot T_e)) \quad (4.2)$$

式 (4.2) は、図 4.5, 4.6(a)の近似直線の傾きである定数 C_2 から電子温度を求めることができることを意味している。放出された光子スペクトルに関する上記の解釈によれば、スペクトルの傾きのドレイン電圧およびゲート電圧依存性は、電子温度の変化として考えることができる。これについて次項で議論する。

4.2.6 キンク電流条件下の電子温度

本項ではゲート・ドレイン電圧の変化に伴う発光量の変化を詳細に調べるため、図 4.5 の結果より電子温度を算出した。

図 4.7 は固定ゲート電圧($V_{gs} = 12 \text{ V}$)下でのドレイン電圧に対する電子温度の変化を表している。各電子温度の近似線を取ると、電子温度 T_e は、飽和領域のドレイン電圧にほぼ直線的に増加する。これより、観測された発光に寄与する電子温度はチャンネルの横方向のドレイン電界に依存しているといえる。

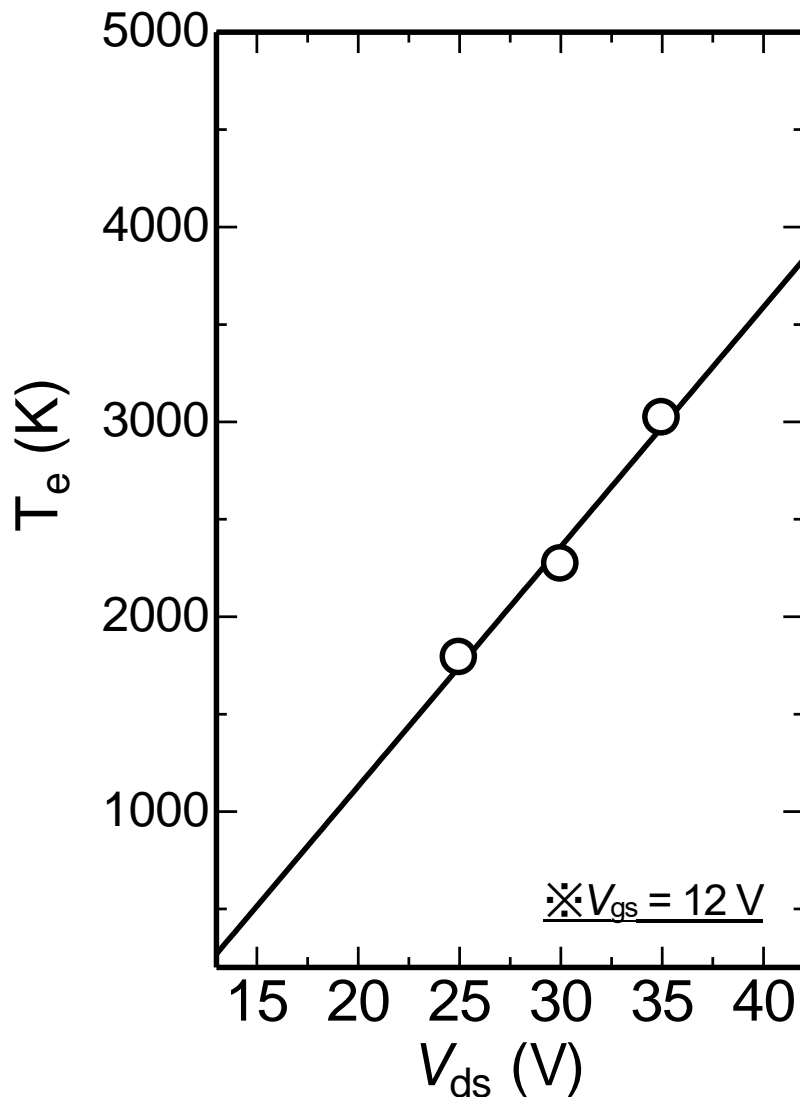


図 4.7 IGZO TFT の電子温度 (ドレイン電圧依存性)

次に、ゲート電圧の変化に対する電子温度の変化を調査した。図 4.8 は図 4.6 の結果より算出したゲート電圧に対する電子温度の変化と、図 4.3 で示したキंक電流の変化をまとめたものである。本項では $I_{\text{kink}} = 10^{-7} \text{ A}$ をキंक電流が顕著に発生しているという目安とした。また、グラフ中でキंक電流が顕著に発生している電子温度の範囲をオレンジ色で色分けした。図 4.8 の電子温度のプロットは、図 4.7 と同様に、一定のドレイン電圧下 ($V_{\text{ds}} = 30 \text{ V}$) でのゲート電圧に対する電子温度依存性を得ることができる。各電子温度の近似線を取ると、ゲート電圧が高くなると電子温度は線形的に減少することがわかる。しかし、キंक電流は、図 4.8 に示すように、 $V_{\text{gs}} = 10 \text{ V}$ にピークを有する。この結果は、より低いゲート電圧領域では、ホットエレクトロンの数は少ないが、電子は他の電圧条件下のものよりもはるかに高いエネルギーを有することを示している。

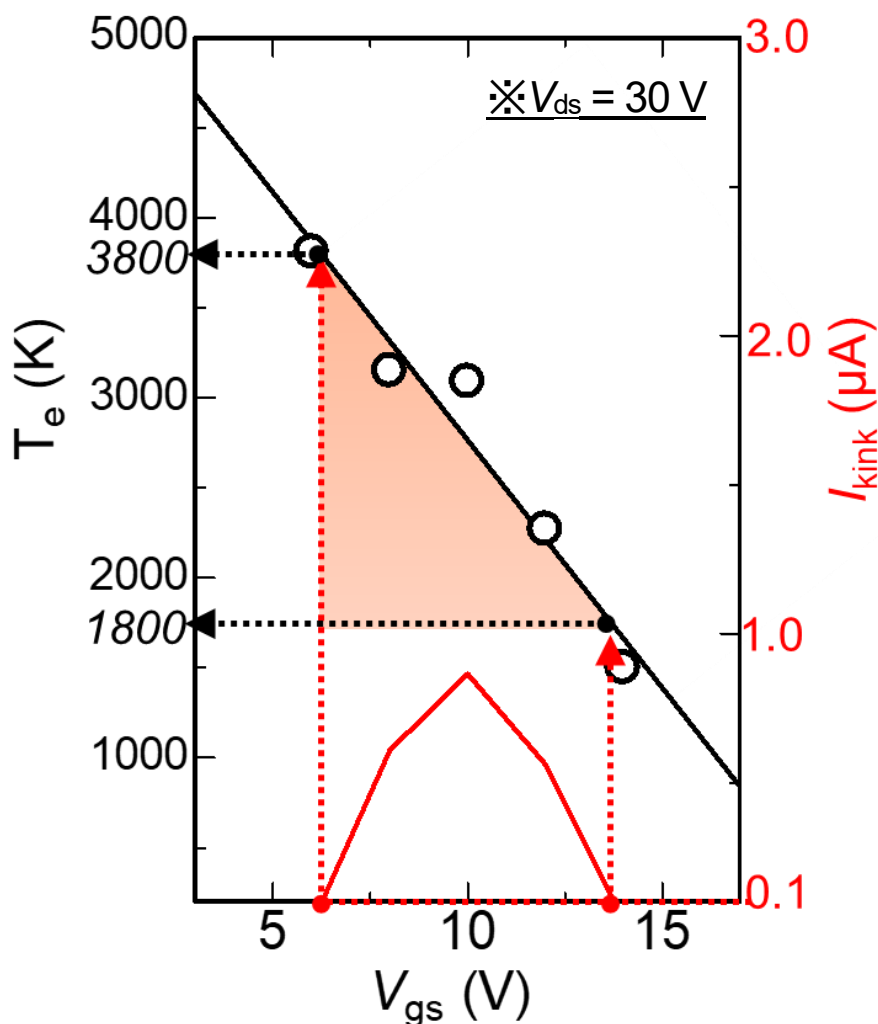


図 4.8 α -IGZO TFT の電子温度とキंक電流の変化(ゲート電圧依存性)

前章の 3.2.4 節で、Si-CCD カメラで撮影した発光がゲート電圧が高くなると、あるゲート電圧までは強度が上昇し、それより高電圧では低下したことを報告した。この発光の変化の原因について 3 章ではゲート電圧が高くなると相対的にドレイン電圧が低くなるためであると考察した。今回の結果より、発光強度の変化は電子温度の低下として説明できる。以上のように、*a*-IGZO TFT の発光強度と電子温度の関係が導かれた。

ここで、改めて発光強度とキंक電流と電子温度の関係を整理する。前章 3.2.3 節で、同じゲート・ドレイン電圧条件下でも、素子のサイズによって発光強度が異なる結果が得られた。この結果も電子温度が異なるためであると考えられる。このため、どのような形状になったとしても発光強度を電子温度に換算すれば、*a*-IGZO TFT のキंक電流値劣化の値は一定になると考えられる。図 4.8 より、 $I_{\text{kink}}=10^{-7}\text{A}$ を基準として、キंक電流が顕著に発生するのは $V_{\text{gs}}=6.2\sim 13.7\text{V}$ であった。このときの電子温度の値を読むと、およそ 1800 K から 3800 K の範囲であることがわかった。このように、*a*-IGZO TFT でインパクトイオン化による劣化が発生する電子温度の指標がここで得られた。

4.3 まとめ

前章で、初めて *a*-IGZO TFT の発光が観測され、そのスペクトルが解析された。このため、これまでに *a*-IGZO TFT における発光メカニズムは解明されていない。本章では *a*-IGZO TFT におけるインパクトイオン化に由来する発光の分光を行い、光子スペクトルが初めて報告された。

まず、各波長の発光量とキंक電流の比較を行い、発光がインパクトイオン化由来であることを明らかにした。また、発光のメカニズムを制動輻射によるものとし、*a*-IGZO TFT のインパクトイオン化で発生した発光が Maxwell - Boltzmann 分布であることがスペクトルから結論づけられた。

上記で得られた各ゲート・ドレイン電圧条件下におけるスペクトルの傾斜から、電子温度を実験的に決定した。前章で、ゲート電圧の上昇に対して発光強度が低下したことを報告したが、これを今回の結果より電子温度の低下によるものであると理解することができた。以上のように、*a*-IGZO TFT の発光強度と電子温度の関係が導かれた。

さらに、ゲート電圧に対する *a*-IGZO TFT の電子温度とキंक電流の値より、およそ 1800 K から 3800 K の範囲でインパクトイオン化による劣化現象が発生することがわかった。以上の結果から、本章では、*a*-IGZO TFT のインパクトイオン化による劣化現象の指標を電子温度で示すことができた。

参考文献

- 1 A. Toriumi, M. Yoshimi, IEDM Tech. Dig., 56 (1985)
- 2 A. Toriumi, M. Yoshimi, M. Iwase, Y. Akiyama and K. Taniguchi, IEEE Trans. Electron Devices **34**, 1501 (1987)
- 3 J. Shewchun and L. Y. Wei, Solid-State Electron. **8**, 485 (1965)
- 4 S. Tam and C. Hu, IEEE Trans. Electron Devices **31**, 1264 (1984)
- 5 E. Takeda, Y. Nakagome, H. Kume, N. Suzuki and S. Asai, IEEE Electron Device Lett., **4**, 111 (1983)
- 6 C. Hu, IEEE J. Solid State Circuits **20**, 295 (1983)
- 7 Y. J. Choi, P. K. Ko and C. Hu, Appl. Phys. Lett. **50**, 1190 (1987)
- 8 T. Tsuchiya, T. Kobayashi and S. Nakajima, IEEE Trans. Electron Devices **34**, 386 (1987)
- 9 Y. Uraoka, N. Tsutsu and K. Tsuji, Semicond. Sci. Technol. **7**, 576 (1992)
- 10 N. Tsutsu, Y. Uraoka, Y. Nakata, S. Akiyama and H. Esaki, IEEE ICMTS **3**, 143 (1990)

第5章 総括

5.1 総括

本研究では、次世代の透明ディスプレイの実現に向けて、電気効果移動度に優れる透明酸化物半導体に着目し、この材料をチャンネルに使用した TFT の実用化を促進するため自己発熱や発光による信頼性劣化との関連を調査した。本研究では(1)TFT の自己発熱に由来する劣化を抑えるファクターを調査し、熱を抑制する電圧駆動条件や構造を提案した。また、(2)TFT のチャンネルからの発光を解析し、インパクトイオン化現象による劣化との関連を調査した。さらに、(3)劣化が発生するメカニズムを推定するため、発光スペクトルから解析を行った。以下に、その主要な結果を示す。

第2章 発熱解析

本章では a-IGZO, a-ITZO などの酸化物半導体をチャンネル材料にした TFT に電圧を印加し、どのようなファクターが発熱に影響を与えるかを調査した。これより、チャンネル材料ではなく、投入電力や構造が発熱に影響を与えることが分かった。このため、印加電圧条件と素子構造の二つの観点から発熱を抑制するための条件について調査した。

印加電圧条件では、実駆動電圧を想定してパルス電圧を印加した。まず、パルスの立ち下がり・立ち上がりの切り替え時間を変化させて波形が発熱温度に及ぼす影響を調査した。この結果より、パルスの立ち下がり時の時間が長いほど最高発熱温度が高くなることがわかった。これはパルス切り替わり時の残存電流が関連していると考えられる。このため、発熱を抑制するパルス電圧条件は、切り替え時間のないものが適しているといえる。

さらに、デバイス構造の面から自己発熱の抑制する手がかりを調査した。ノーマル型、ワイド型、マルチ電極型の3種類の TFT を比較することで、発熱の抑制には電界の分散が必要であることを明らかにした。そこで、I-U 字型 TFT を提案し、チャンネルを入れ替えるだけで、6.1°Cも発熱を抑えられることを示した。このような形状効果の結果は、TAOS に限らず半導体装置に広く適用でき、半導体装置の高耐熱化に有効な形状を示すことができた。

第3章 IGZO TFT のインパクトイオン化と信頼性劣化解析

本章では、IGZO TFT に電圧を印加すると、チャンネルから発光が生じることを初めて報告した。この発光は、ドレイン電界に依存していることから、チャンネルに対して平行方向の電界に影響されることがわかった。また、発光するゲート電圧条件でキルク電流を観測したことから、発光がインパクトイオン化現象に由来していることを示唆する結果が得られた。

次に a-IGZO のインパクトイオン化による劣化について調査した。電界ストレス時の V_{th} シフトや オン電流/ オフ電流比 などの信頼性について調査したが、インパクトイオン化によって生じるホットキャリア起因の劣化加速はみられなかった。しかし、インパクトイオン化が生じやすい条件での TFT 駆動では、ホットキャリアによる劣化を考慮する必要がある。

第4章 IGZO TFT の発光分光

本章ではインパクトイオン化に由来する発光の分光を行い、IGZO TFT における光子スペクトルを初めて報告した。まず、ゲート電圧の変化に対する各波長の発光量とキルク電流の比較を行い、発光がインパクトイオン化由来であることを明らかにした。また、発光のメカニズムを制動輻射によるものとし、IGZO TFT のインパクトイオン化で発生した発光が Maxwell - Boltzmann 分布であることをスペクトルから結論づけた。

さらに、上記で得られた各ゲート・ドレイン電圧条件下におけるスペクトルの傾斜から、電子温度を実験的に決定した。前章で、ゲート電圧の上昇に対して発光強度が低下したことを報告したが、これを今回の結果より電子温度の低下によるものであると理解することができた。以上のように、IGZO TFT の発光強度と電子温度の関係が導かれた。さらに、これまで得られたキルク電流と電子温度の結果から、IGZO TFT でインパクトイオン化が顕著に発生する電子温度がおよそ 1800 K から 3800 K であることがわかった。以上の結果から、本章では、IGZO TFT のインパクトイオン化による劣化現象の指標を電子温度で示すことができた。

5.2 今後の展望

本研究の2章で示した発熱を抑制する電圧・構造条件を用いることで、自己発熱に由来する信頼性劣化を抑制することが可能であると考えられる。しかしながら、構造条件は本研究で示した平面構造の他にボトムゲートやトップゲートなどの深さ方向の構造も検討する余地がある。また、チャネル材料の種類は発熱に影響しにくいという結論に至ったが、配線に使用する電極材料の放熱性も考慮することで、次世代の透明ディスプレイの開発を促すと考えられる。

しかし、3章、4章で述べたように、本研究では酸化物 TFT の信頼性劣化現象の原因となり得るインパクトイオン化現象を初めて観測した。これはつまり、次世代のディスプレイに酸化物 TFT を用いるにあたり、信頼性に関して検討する項目が増えることを意味する。

本研究の3章で、ストレス試験を行い信頼性への影響について調査したところ、インパクトイオン化によって生じるホットキャリア起因の劣化加速はみられなかった。しかし、チャネルの形状や電圧条件によっては発光強度が強くなることから、インパクトイオン化が生じやすい条件での TFT 駆動では、ホットキャリアによる劣化を考慮する必要があるといえる。また、ストレス試験の結果、 α -IGZO TFT のオフ電流が低下するという結果が得られた。オフ電流の発生の原因として考えられるのは電子のドレイン電極端付近のバンド間トンネリングや、熱励起による電子正孔対のショックレー・リード・ホール生成、熱励起によるプール・フレンケル効果を伴うフォノン介在トンネリングが挙げられる。しかし、本研究の結果ではオフ電流の低下とドレイン電圧条件（発光強度条件）には関連がみられず、原因となるメカニズムの推定には至らなかった。発光現象からのアプローチのみではオフ電流の低下原因を特定することは困難であるため、今後さらなる検討が必要である。また、今回の観測では、IGZO TFT の発光は局所的なものであった。今後、発光現象の発生条件に関して、TFT の形状や作成工程の比較を行うことで、TFT の局所的な劣化を引き起こす条件を検討できると期待できる。

4章ではIGZO TFT の発光スペクトルから、ホットキャリアが発生する条件の指標として 1800 K から 3800 K の電子温度を求めた。今後は電子温度から劣化現象についてアプローチを行っていくことで、IGZO TFT の信頼性劣化メカニズムを解明できると期待できる。また、IGZO 以外の酸化物半導体でもチャネル材料の劣化を比較することが望ましい。

また、本研究では発光スペクトルの解析のため、GaAs 光電子増倍管にバンドパスフィルターを使用し、 α -IGZO TFT からの発光波長分布の調査を行った。本研究で使用したのは波長 100 nm 間隔のフィルターであるが、この間隔を細かくすることで、制動輻射を伴うインパクトイオン化のみならず、酸化物 TFT がもつ欠陥の解析についても新

しい知見を示すことが可能である。また、本研究で観測した TFT の発光は非常に微小であったため、観測波長範囲が限られている GaAs 光電子増倍管を使用したか、より高いエネルギーの発光現象の観測が可能な Si-CCD カメラでも観測可能な強発光条件を検討することで、IGZO TFT のバンドギャップ間の電子正孔対の再結合について議論できると期待できる。このように、酸化物 TFT の信頼性向上のためには、発光解析をさらに応用することが重要であると考えられる。

謝辞

本研究は多くの方々の御協力の下で行われました。末文ではありますが、皆様に感謝の辞を述べさせていただきます。

本研究の機会を与えていただき、的確なご助言と研究遂行に関わる御指導を頂いた浦岡行治教授に深く感謝いたします。研究内容以外でも研究者としての姿勢など、多くを学ばせて頂きました。石河泰明准教授、藤井茉美助教、Juan Paolo Berumundo 特任助教には、研究活動に対し多くの時間を割いて御指導頂きました。また、研究内容のみならず研究に従事するための心構えに至るまで御指導御鞭撻を賜り、深く感謝いたします。

光機能素子科学研究室の太田淳教授、有機光分子科学研究室の山田容子教授には、中間審査などを通して副指導教官、スーパーバイザーとして適切なご助言を頂き深く感謝いたします。

実験装置の取り扱いや研究を遂行するための適切な環境整備まで、研究環境全般においてご指導と御協力をいただき、また研究内容に対して有益なご指摘をいただいた上沼睦典助教、堀田昌宏助教、渡壁明雄氏、川平博敏氏、神戸孝氏に深く感謝いたします。

研究員の宮永良子氏には、素子の作製や装置管理の分担などの多大なるご助力に厚く御礼申し上げます。

出光興産株式会社の矢野公規様、苫井重和様、川嶋絵美様には、共同研究を通じて評価素子の提供、情報交換やディスカッションなど多くのご助力を頂きました。厚く御礼申し上げます。

高知工科大学の古田守教授、Dapeng Wang 助教には本研究における評価素子の提供と議論を頂きました。皆様に深く御礼申し上げます。

浜松ホトニクス株式会社の岡部昌一郎様、内山裕隆様には、発光解析の依頼測定、装置の修理に関する情報交換やディスカッションなど多くのご助力を頂きました。深く御礼申し上げます。

株式会社シルバコ・ジャパンの佐嶋和典様、安部勝美様にはシミュレーションソフトの使用法をご指導いただき、研究を進める手助けをして頂きました。厚く御礼を申し上げます。

技術職員の小池徳貴氏には成膜装置の使用法並びにメンテナンスなど多くのご助力を頂きました。技術職員の皆様に深く感謝いたします。

情報機能素子科学研究室の山崎浩司氏，西城理志氏，土江貴洋氏，番貴彦氏，上武央季氏，吉嗣晃治氏，荒木慎司氏，Yana Mulyana 氏には，本研究を進めるにあたり御助言をいただき，また研究生生活に関わる姿勢など多くの御指導をいただきました。深く御礼申し上げます。

同研究室で博士課程五年間の研究生生活を共に過ごし，研究活動以外においても多大な御協力を頂いた，Kulchaisit Chaiyanan 氏，姜雲建氏には，深く感謝いたします。五年の在学期間に渡りお世話になりました。彼らの助けのおかげで大変有意義な時間を過ごすことができました。御礼申し上げます。

また，同研究室において浦川哲氏には実験の手助けから研究結果や論文会でのディスカッションなど，多大なるご助力に誠に感謝いたします。TFT グループとして週報や日々の実験，考察において多大なご協力を頂いた先輩の上岡義弘氏，山崎はるか氏，長田至弘氏，後輩の岡田広美氏，Michael Paul Jallorina 氏，Dianne Corsino 氏，小森健太氏，渡邊 佳孝氏には，深く感謝しております。

情報機能素子科学研究室の先輩である，何超氏，吉永征矢氏，菱谷大輔氏，門圭介氏，鍋坂恭平氏，後輩である，内山俊祐氏，多田雄貴氏，藤本裕太氏，來福至氏，劉洋氏，唐木裕馬氏，橋間裕貴氏，Lin Tengda 氏，Nguyen Chung Dong 氏，Muhammad Arif 氏，赤野拓哉氏，大島拓也氏，曾根原翔氏，中井裕也氏，王旭東方氏，Jenichi Clairvaux Felizco 氏，安藤 領汰氏，小林 大祐氏，中村 翼氏，宮越雄太氏，餅井 亮介氏，森岡 佐知子氏，Aimi Syairah Binti Safaruddin 氏には，研究生生活に対するご協力に深く御礼申し上げます。

また，メゾスコピック物質科学研究室の瀬名波大貴氏，梅田鉄馬氏には，研究生生活に対するご協力に深く御礼申し上げます。

本研究を円滑に進めるにあたり，様々な面でサポートして頂きました秘書の森田由紀子氏をはじめとする研究室の皆様に感謝致します。

皆様の今後のご活躍をお祈りいたします。

最後に，5 年間を通じて精神的，経済的に支えとなってくれた両親と家族，友人達に心から感謝いたします。

研究業績

I. 学術論文

- 1) K. Kise, M.N. Fujii, S. Urakawa, H. Yamazaki, E. Kawashima, S. Tomai, K. Yano, D. Wang, M. Furuta, Y. Ishikawa, and Y. Uraoka, " Self-heating induced instability of oxide thin film transistors under dynamic stress", Appl. Phys. Lett. **108**, 023501 (2016).
- 2) K. Kise, M.N. Fujii, J. P. Bermundo, Y. Ishikawa, and Y. Uraoka, " Self-heating suppressed structure of a-IGZO thin-film transistor", Appl. Phys. Lett. (submitted)
- 3) K. Kise, M.N. Fujii, J. P. Bermundo, Y. Ishikawa, and Y. Uraoka, " Observation of light emission phenomenon in oxide thin film transistors ", Appl. Phys. Lett. (in preparation)

II. 国際会議発表

- 1) Kahori Kise, Yasuaki Ishikawa, Satoshi Urakawa, Haruka Yamazaki, Yoshihiro Ueoka, Masahiro Horita, and Yukiharu Uraoka “Analysis of heating phenomenon in oxide thin-film transistor under pulse voltage stress”, 10th International Thin-Film Transistor Conference (ITC 2014), p 67, Delft, Netherlands, January, (2014).
- 2) Kahori Kise, Mami Fujii, Shigekazu Tomai, Yoshihiro Ueoka, Haruka Yamazaki, Satoshi Urakawa, Koki Yano, Dapeng Wang, Mamoru Furuta, Masahiro Horita, Yasuaki Ishikawa, and Yukiharu Uraoka “Analysis of heating phenomenon in oxide thin-film transistor under pulse voltage stress”, 12th International Meeting for Future of Electron Devices, Kansai (IIMFEDK 2014), Kyoto, Japan, June, (2014)
- 3) Kahori Kise, “Analysis of Joule Heating in Oxide Thin-Film Transistor under Pulsed Bias Voltage”, 2014 GIST/NAIST/NCTU Joint Symposium on Advanced Materials (GNN 2014), p 36, Gwangju, Korea, November, (2014)

- 4) Kahori Kise, Mami N Fujii, Shigekazu Tomai, Yoshihiro Ueoka, Haruka Yamazaki, Satoshi Urakawa, Koki Yano, Dapeng Wang, Mamoru Furuta, Masahiro Horita, Yasuaki Ishikawa, and Yukiharu Uraoka, "Analysis of Self-Heating Phenomenon in Oxide Thin-Film Transistor under Pulsed Voltage Stress", THE 22nd International Workshop on Active-Matrix Flatpanel Displays and Devices (AM-FPD 2015), 7-3, Kyoto, Japan, July, (2015)
- 5) Kahori Kise, Mami Fujii, Bermundo Juan Paolo, Yasuaki Ishikawa, and Yukiharu Uraoka, "Thermal Analysis and Device Simulation of Heat Suppressed Structure for Oxide Thin-Film Transistor", The 23rd International Display Workshops in conjunction with Asia Display 2016 (IDW 2016), AMDp1-14L, Fukuoka, Japan, December, (2016)

III. 国内会議発表

- 1) 木瀬香保利, 筈井重和, 上岡義弘, 山崎はるか, 浦川哲, 矢野公規, Dapeng Wang, 古田守, 堀田昌宏, 石河泰明, 浦岡行治 “パルス電圧ストレス下における酸化物 TFT の発熱劣化解析”, 電子情報通信学会シリコン材料・デバイス研究会 (SDM), pp 1-5, 奈良先端科学技術大学院大学, 2013 年 12 月
- 2) 木瀬香保利, 筈井重和, 上岡義弘, 山崎はるか, 浦川哲, 矢野公規, Dapeng Wang, 古田守, 堀田昌宏, 石河泰明, 浦岡行治 “パルス電圧ストレス下における自己発熱による酸化物 TFT の劣化解析”, 2014 年度応用物理学会春季講演会, 18p-E10-17, 青山学院大学, 2014 年 3 月
- 3) 木瀬香保利, 筈井重和, 山崎はるか, 浦川哲, 矢野公規, Dapeng Wang, 古田守, 藤井菜美, 堀田昌宏, 石河泰明, 浦岡行治 “透明酸化物薄膜トランジスタの自己発熱による劣化現象”, 応用物理学会関西支部 平成 26 年度第 3 回講演会, p17, 奈良先端科学技術大学院大学, 2015 年 3 月

- 4) 木瀬香保利, 石筈井重和, 上岡義弘, 山崎はるか, 浦川哲, 矢野公規, Dapeng Wang, 古田守, 堀田昌宏, 石河泰明, 浦岡行治 "パルス電圧下における酸化物 TFT の自己発熱による劣化現象についての考察 ", 第 76 回応用物理学会秋季学術講演会, 15p-1B-12, 名古屋国際会議場, 2015 年 9 月,
- 5) 木瀬香保利, 藤井茉美, Bermundo Juan Paolo, 石河泰明, 浦岡行治, "酸化物 TFT の発熱抑制構造", 第 77 回応用物理学会秋季講演会, 14p-P10-22, 新潟コンベンションセンター, 2016 年 9 月
- 6) 木瀬香保利, 藤井茉美, Bermundo Juan Paolo, 石河泰明, 浦岡行治, "酸化物薄膜トランジスタにおける発光現象の観測", 第 78 回応用物理学会秋季講演会, 6a-A203-8, 福岡国際会議場, 2017 年 9 月
- 7) 木瀬香保利, 藤井茉美, Bermundo Juan Paolo, 石河泰明, 浦岡行治, "ゲートおよびドレイン電界印加による 非晶質 IGZO 薄膜トランジスタの微小発光現象", 薄膜材料デバイス研究会 第 14 回研究集会, 20p-P25, 龍谷大学響都ホール, 2017 年 10 月

IV. 表彰

- 1) 2014 GIST-NAIST-NCTU Joint Symposium on Advanced Materials, **Poster Award**
Silver Prize
- 2) The 22nd International Workshop on Active-Matrix Flatpanel Displays and Devices (AM-FPD 2015), **Student Paper Award**
- 3) The 23rd International Display Workshops (IDW 2016), **Outstanding Poster Paper Award**
- 4) 第 77 回応用物理学会秋季学術講演会 (JSAP Autumn Meeting 2016), **Poster Award**
- 5) Mid-Term Student Research Evaluation Symposium 2016, **優秀学生発表賞**

- 6) 薄膜材料デバイス研究会 第14回研究集会, スチューデントアワード

V. 研究助成

- 1) 木瀬香保利, “フレキシブルデバイス実現に向けた透明酸化物半導体薄膜トランジスタの発熱劣化解析と改善”, 平成26年度競争的研究支援, 15万円
- 2) 木瀬香保利, “フレキシブルデバイス実現に向けた透明酸化物半導体薄膜トランジスタの発熱劣化解析と改善”, 平成27年度競争的研究支援, 30万円
- 3) 木瀬香保利, “フレキシブルデバイス実現に向けた透明酸化物薄膜トランジスタの発熱劣化解析”, 平成28年度競争的研究支援, 15万円
- 4) 木瀬香保利, “発光現象によるTAOS-TFTの信頼性劣化現象解析”, 平成29年度競争的研究支援, 10万円