

液体原料シリコン系薄膜のレーザーアニールによる
形成と結晶シリコン薄膜トランジスタへの応用

2017年3月

博士(工学)

奈良先端科学技術大学院大学
物質創成科学研究科 物質創成科学専攻

菱谷 大輔

(担当教員：浦岡行治)

目次

第1章 序論.....	4
1.1 研究背景.....	4
1.2 レーザー焼成技術.....	5
1.3 多結晶シリコン薄膜トランジスタ.....	6
1.4 研究目的.....	7
1.5 本論文の構成.....	8
第2章 CO ₂ レーザー焼成を用いた塗布型シリコン系絶縁膜の形成.....	11
2.1 諸言.....	11
2.2 塗布型シリコン系絶縁膜の CO ₂ レーザーアニール.....	11
2.3 シリコン系絶縁膜の形成.....	12
2.4 シリコン系絶縁膜の評価方法.....	13
2.5 結果および考察.....	14
2.5.1 TEM による断面評価.....	14
2.5.2 SIMS による膜中組成評価.....	15
2.5.3 CO ₂ レーザーアニールによる膜形成メカニズムの考察.....	16
2.6 poly-Si TFT のゲート絶縁膜応用.....	18
2.7 結言.....	19
第3章 液体シリコンを用いた結晶シリコン薄膜の形成.....	21
3.1 諸言.....	21
3.2 液体シリコン.....	22
3.3 シリコン薄膜のエキシマレーザー結晶化技術.....	23
3.4 試料作製.....	25
3.4.1 グレインフィルタの作製.....	25
3.4.2 a-Si 薄膜の堆積.....	26
3.4.3 脱水素処理.....	29
3.4.4 μ -Cz 法を用いたレーザー結晶化.....	31
3.4.5 評価方法.....	32
3.5 各成膜手法の μ -Cz 法による結晶化結果.....	32
3.5.1 レーザー照射による結晶化と薄膜の損傷.....	32
3.5.2 結晶粒評価.....	33
3.5.3 断面評価.....	40
3.6 単層結晶膜の形成.....	42
3.6.1 Si 基板を用いた結晶化手法の改善.....	42
3.6.2 EBSD による結晶評価.....	43

3.6.3	結晶成長と双晶粒界の形成過程.....	47
3.6.4	ラマン分光法による結晶性評価.....	51
3.8	結言.....	53
4 章	Liquid Vapor Deposition 法および μ -Czochralski 法を用いた結晶 Si TFT の作製.....	54
4.1	諸言.....	54
4.2	作製方法.....	54
4.2.1	連続波グリーンレーザーを用いた脱水素処理.....	55
4.2.2	μ -Cz 法による単結晶化.....	57
4.2.3	トランジスタ素子の作製.....	58
4.3	電気特性評価.....	59
4.3.1	トップデータの評価.....	59
4.4	結晶粒界が及ぼす影響.....	60
4.5	結言.....	64
第 5 章	総括と展望.....	65
5.1	本論文の主要結果.....	65
5.2	今後の展望.....	66
研究業績	68
謝辞	70

第 1 章 序論

1.1 研究背景

高度情報化社会の実現を目指して急成長を続ける情報端末において、マン・マシン・インターフェースとしてディスプレイが果たす役割が重要であることはいうまでもない。ディスプレイの種類は多様化しているが、中でもドットマトリクス型の有機 EL ディスプレイ(OLED : Organic Electroluminescence Display)や液晶ディスプレイ(LCD : Liquid Crystal Display)が現在主流である。^[1]これらの薄型ディスプレイ(FPD : Flat Panel Display)は、薄型で軽量、かつ低消費電力といった特長を有している。これを実現するために用いられているのが、薄膜トランジスタ(TFT : Thin Film Transistor)と呼ばれるスイッチング用薄膜デバイスであり、ディスプレイの画素の表示・非表示を切り替えるスイッチング動作を行っている。TFT のチャネル材料としては、これまで非晶質シリコン(a-Si)が広く用いられてきたが、素子の高性能化の為にこれを多結晶シリコン(poly-Si)に置き換えた低温 poly-Si(LTPS: Low Temperature Polycrystalline Silicon) TFT の開発が盛んに行われてきた。^[2]poly-Si のメリットは、スイッチング速度に影響するトランジスタの移動度が a-Si の 100 倍以上であること、n 型、p 型の導電性制御が可能などの特徴を持つことから、高性能な画素スイッチング用素子のみならず、周辺駆動回路としての CMOS(Complementary Metal -Oxide-Semiconductor)論理回路や TFT 以外の薄膜デバイスへの応用が可能である。さらに poly-Si を周辺駆動回路ばかりでなく、演算回路や記憶回路などへ適用し、フラットパネル状にディスプレイ素子と共に形成することで、様々な機能をもつ情報端末であるSTEMオンパネルの実現が可能となる。^[3]

一方で Si 系 TFT を含む TFT 液晶パネルの生産技術面では、ライン構築において巨大なクリーンルームと重厚長大な設備を必要とする産業になっている。そのため、TFT 液晶パネル生産工程における省資源化、省エネルギー化が強く望まれている。特に、TFT アレイ工程およびセル工程においては革新的な生産技術開発が求められており、これらに対する課題として脱真空プロセス、脱フォトリソグラフィ、低温プロセス、枚葉プロセスからロール・ツー・ロールプロセスへの変換、省資源化、省エネルギー化等が挙げられる。^[4]現行の a-Si TFT 製造プロセスは、大型基板に真空プロセスによる成膜とフォトリソグラフィ装置を用いたパターンニングを繰り返すことで TFT アレイが完成する。一方、印刷技術による製造プロセスは、塗布材料を用いて大気圧中で薄膜形成が可能であ

り、印刷技術を用いて塗布することで、所定のパターンを形成できるため、製造工程数を大幅に削減できることから高いスループットを実現することができる。更に、必要な個所に必要な材料を印刷するため、資源の有効活用の観点から見ても省資源・省エネルギー性に優れたプロセスである。即ち、印刷技術による TFT 製造プロセスは環境負荷の少ないグリーン製造技術といえる。しかしながら、(a)半導体膜とゲート絶縁膜を塗布法で堆積する必要があること、(b)真空プロセスである CVD(Chemical Vapor Deposition)法で成膜した膜と同等の性能の膜をできること、(c)いかに低温熱処理で実現できるか、(d)塗布材料が下地に与える影響の低減、(e)均一な膜特性が得られるか等の問題が今後乗り越えなければならない課題である。

1.2 レーザー焼成技術

半導体デバイスにおけるレーザー焼成技術は、薄膜材料に対してレーザー光を照射することで、レーザー光を吸収した薄膜が高温状態になる現象を利用した焼成方法である。使用するレーザーの発振波長に対して薄膜が吸収を持つ必要があり、一般的には高いエネルギーを持つ紫外光や可視光のレーザーが用いられる。レーザー照射により加熱される薄膜は、瞬間的に高温状態へと遷移する他、レーザー光の波長に対して吸収を持つ薄膜のみを選択的に加熱することができる。そのため、通常の焼成技術と異なり、積層構造を有する試料や基板材料に対して熱拡散の影響を抑える事ができ、更に対象となる薄膜を高温で焼成することが可能であるため、基板の耐熱温度によってプロセス温度が決定される半導体プロセスにおいて低温プロセスとして高温熱処理が可能な重要な役割を持っている。一般的には、通常加熱手法の代替としても使用されるが、照射エネルギー密度で照射を行う事で瞬間的に薄膜を熔融させる温度まで加熱することができ、非晶質薄膜材料に対して熔融・再結晶化を生じさせることで結晶薄膜を形成することもできる。代表例として、図 1.1 にエキシマレーザーアニール(ELA)による a-Si 膜の結晶化を示す。poly-Si 膜を形成するためには、一般的にエキシマレーザーが用いられる^[5]。KrF ($\lambda=248\text{ nm}$)や XeCl ($\lambda=308\text{ nm}$)などのガスを用いるエキシマレーザーは紫外光であり、a-Si 膜に対する侵入長は約 10 nm と一般的な TFT に用いられる Si 膜の膜厚 50 nm に対して小さい。Si の熔融温度である 1414°C に対して、主に LTPS に用いられる無アルカリガラス基板のガラス転移温度は 650°C 程度[ref]であるため、Si とガラス基板の間に熱拡散を抑えるバッファー層を用いることで、ELA によって Si 膜の表面部分のみを瞬間的に加熱させることで熔融状態を形成させ、一方でガラス基板には十分に熱が

伝わらないため、ガラス基板に熱変形などのダメージを与えずに結晶化を行うことができる。

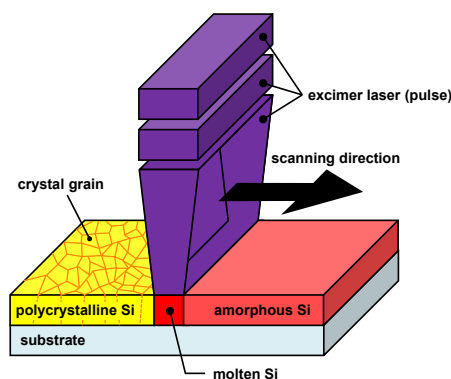


図 1.1 ELA による a-Si の結晶化.

1.3 多結晶シリコン薄膜トランジスタ

a-Si TFT LCD に用いられている無アルカリガラス基板は、使用できる基板温度の限界がおよそ 600°C である。poly-Si はこの温度を境にプロセス温度によって高温 poly-Si (HTPS: High Temperature Polycrystalline Silicon), あるいは LTPS と分別される。1986 年、鮫島氏らなどにより a-Si 膜のエキシマレーザー焼成 (ELA: Excimer Laser Anneal) による結晶化とその技術を用いた poly-Si TFT の作製が報告された。プロセス温度は 260°C であり、電界効果移動度 $180\text{ cm}^2/\text{Vs}$ と良好な特性の LTPS-TFT 実現の可能性を示した。^[6] ELA によるレーザー焼成は低温での結晶膜を形成できる方法として現在でも広く使用されている。表 1.1 にディスプレイ用各種 Si デバイスとして、a-Si, LTPS, HTPS, 単結晶 Si によるディスプレイ用素子の比較を示す。LTPS は、a-Si と同様に透明で石英基板よりも安価な無アルカリガラスを基板に用いることができる。また、周辺回路をガラス基板上にモノリシックに集積化することでシステムオンパネル等の高付加価値化が可能であるため、シートコンピュータの実現が強く望まれる。

LTPS TFT に用いられるゲート絶縁膜はプラズマ CVD 法などによる低温形成 SiO_2 膜がほとんどであり、単結晶 Si (c-Si) を熱酸化して得られた SiO_2 に比べ、高い屈折率・比誘電率、低い Si-O-Si 非対称伸縮モード振動波数、正の固定電荷を有する傾向がある。これらの傾向は、低温成膜の SiO_2 は酸素欠乏状態 [$\text{SiO}_x(x<2)$] にあり、Si の 4 つの価電子のうち 1 つだけが酸素と結びつかず未結合手となっている酸化膜 3 価 Si と呼ばれる欠陥が多く含まれていることを強く示唆する。これに加えて、酸化膜 3 価 Si の未結合種に OH や H が結合することにより形成

される酸化膜トラップが低温形成 SiO₂ 膜の信頼性を低下させていると考えられている。 [7]

表 1.1 ディスプレイ用各種 Si デバイスの比較.

	a-Si TFT	LTPS TFT	HTPS TFT	c-Si FET
電子移動度[cm ² /Vs]	0.3 ~ 1.0	10 ~ 600	10 ~ 150	300 ~ 600
デバイス構造	n-chのみ	n-ch, p-ch, CMOS	n-ch, p-ch, CMOS	n-ch, p-ch, CMOS
基板の種類	無アルカリガラス	無アルカリガラス	石英	Siウェーハ
プロセス温度	100 ~ 350	100 ~ 600	600 ~ 1000	800 ~ 1000
プロセスコスト	低	中	高	高
長所	<ul style="list-style-type: none"> ・低価格 ・大面積 	<ul style="list-style-type: none"> ・高移動度 ・周辺回路への応用 ・Si-LSIの一部代替が可能(スキャナ, DAC, メモリ) ・基板が安価 	<ul style="list-style-type: none"> ・高精細 ・高信頼性 ・高温下での動作安定性 	<ul style="list-style-type: none"> ・高駆動能力と超微細加工による高速プロセッサ, 大容量メモリ
短所	<ul style="list-style-type: none"> ・画素スイッチング用のみ 	<ul style="list-style-type: none"> ・プロセスコストがやや高い 	<ul style="list-style-type: none"> ・プロセスコストが高い ・大面積デバイスが困難 	<ul style="list-style-type: none"> ・透過型デバイス不可 ・大面積デバイス困難

1.4 研究目的

本研究では、塗布法を用いた高性能な LTPS TFT の実現を目指し、塗布材料とレーザー焼成技術を用いることで半導体膜とゲート絶縁膜の形成を試みた。塗布材料を用いて TFT に応用可能な薄膜が形成できることで、印刷技術への応用が強く期待できる。塗布材料を用いた高品質な薄膜の形成には焼成プロセスが必要となるが、LTPS TFT では無アルカリガラス基板の耐熱制限から 600°C 以下での加熱プロセスしか使用することができない。そこで、本研究では局所的加熱が可能であるレーザー焼成技術を用いることで、高品質な薄膜の形成を目指す。TFT の半導体膜には、a-Si を形成することが可能な塗布材料のシリコンインクを用い、成膜された塗布型 a-Si 膜に対して KrF エキシマレーザー焼成を行うことで poly-Si 薄膜の形成を試みた。絶縁膜には SiO₂ を形成することが可能な塗布材料のペルヒドロポリシラザン溶液を用いた。さらに、新規焼成プロセスである CO₂ レーザー焼成(CO₂LA)を提案し、成膜された SiO₂ 前駆体膜の焼成に有効かどうか検討を行った。システムオンパネル等の次世代ディスプレイへ応用可能な塗布プロセスの検討を目的とし、TFT への応用が期待できる塗布材料による薄膜の形成に取り組んだ。

1.5 本論文の構成

第2章：CO₂レーザーを用いた塗布型シリコン系絶縁膜について述べる．資料の作成方法について説明し，poly-Si TFT への応用，プラズマ CVD 膜との比較を行う．

第3章：液体シリコンを用いた塗布膜，蒸着膜の形成と，単結晶化プロセスを用いた結晶化応用について評価を行い，結晶粒界に対する考察を行った．

第4章：液体シリコンを用いた蒸着膜およびその結晶化した結晶 Si 薄膜を利用し，350°C以下のプロセスのみで結晶 Si TFT への応用を行った．結晶粒界が電界効果移動度に与える影響について議論を行った．

第5章：本研究で得られた結果をまとめ，達成した結果および問題点をしるし，今後の展望を述べる．

参考文献

1. 平尾学, 他., 薄膜技術の新潮流, (株)工業調査会(1997).
2. M. Furuta, S. Maegawa, H. Sano, T. Yoshioka, Y. Uraoka, H. Tsutsu, I. Kobayashi, T. Kawamura, and Y. Miyata: Euro Display'96, (1996) 547.
3. P. G. Le Comber, W. E. Spear, and A. Ghaith: Electron. Lett. 15 (1979) 179.
4. T. Kamiya, K. Nomura, and H. Hosono: Sci. Technol. Adv. Mater. 11 (2010) 044305.
5. F. Ebisawa, T. Kurokawa, and S. Nara: J. Appl. Phys. 54(1983) 3255.
6. A. Kohno, T. Sameshima, N. Sano, M. Sekiya, and M. Hara: IEEE Trans. Electron Devices 42 (1995) 251.
7. A. Hara, F. Takeuchi, M. Takei, K. Suga, K. Yoshino, M. Chida, Y. Sano, and N. Sasaki: Jpn. J. Appl. Phys. 41(2002) 311.
8. 鮫島俊之, 講義ノート 東京農工大学工学部電気電子工学科 電子物性工学 (2007) 2.
9. S. Koide, S. Fujita, T. Ito, S. Fujikawa and T. Matsumoto, Proc. IDW 2 (2006) 689.
10. 木村睦, 薄膜材料デバイス研究会 第1回研究会 アブストラクト集 (2004) 8.
11. M. Kimura, T. Shima, T. Okuyama, S. Utsunomiya, W. Miyazawa, S. Inoue and T. Shinoda, Jpn. J. Appl. Phys. 45 (2006) 4419.
12. M. Kimura, T. Shima and T. Yamashita, ECS Trans. 3 (2006) 325.
13. S. M. Sze: Physics of Semiconductor Devices (Wiley, New York, 2006) 3rd ed., 789.
14. T. Nishimura, C. H. Lee, T. Tabata, S. K. Wang, K. Nagashio, K. Kita, and A. Toriumi, Appl. Phys. Express, 4, (2011), 064201.
15. T. Samejima, S. Usui, and M. Sekiya: IEEE Electron Device Lett. 7(1986) 276.
16. T. Samejima, H. Watakabe, N. Andoh, and S. Higashi: presented at Silicon Device and Materials (2004) 43.
17. M. Hatano, et. al., Tech. Dig. SID'02, (2002), 12-4L.

18. T. W. Little, K. Takahara, H. Koike, T. Nakazawa, I. Yudasaka, and H. Ohshima, *Jpn. J. Appl. Phys.*, **30**, (1991), 3724.
19. A. Yin, S. J. Fonash, *IEEE Electron Device Lett.*, **15**, (1994), 502.
20. P. K. Weimer, *Proc. IRE.*, **50**, p 1462 (1962).
21. Y. Shi, Y. Gao, W. Deng, S. Shao, *Infrared Materials, Devices, and Application* (2008) 683521.
22. W. G. Hawkins, J. G. Black, and C. H. Griffiths, *Appl. Phys.* **40** (1982) 319.
23. A. D. McLachlan and F. P. Meyer, *Appl. Opt.* **26** (1987) 1728–1731.
24. 瀧口宏夫・平川暁子, *ラマン分光法*, 2009, p185.
25. 日本表面学会, *ナノテクノロジーのための走査プローブ顕微鏡*, 丸善株式会社, 2002, p41-43.
26. A Toossi, M Daneshmand and D Sameoto, *J. Micromech. Microeng.* **23** (2013) 047001.
27. K. R. Kim and D. F. Farson, *J. Appl. Phys.* **89**(2001)681.
28. H.A. Eltawahni, M. Hagino , K. Y. Benyounis, T. Inoue, A.G.Olabi, *Optics & Laser Technology* **44**(2012)1068.
29. Weymueller. C.R, *Welding Design and Fabrication* **62**(1989).
30. Miranda. R.M, *Materials Characterization* **53**(2004)411
31. 河本 直哉, 松尾 直人, *IEICE technical report.*, vol.102.No.4(2002)pp13-16
32. 播磨 弘, *研究成果報告書 シリコン薄膜の結晶性評価に関する研究*
33. 越知誠弘, *奈良先端科学技術大学院大学 物質創成科学研究科 修士論文*, 2007
34. S. Koide, S. Fujita, T. Ito, S. Fujikawa and T. Matsumoto, *Proc. IDW 2* (2006) 689.
35. [A1]薄膜デバイス研究会, *薄膜トランジスタ*, 2008, p115.

第 2 章 CO₂ レーザー焼成を用いた塗布型シリコン系絶縁膜の形成

2.1 諸言

前章では溶液プロセスにより poly-Si 薄膜の形成に取り組んだ。スピノングラス(SOG)は薄膜を形成するために用いられる液体材料の一種であり、スピノコートによる成膜後に加熱焼成を行うことで SiO₂ を形成することが可能である。図 3.1 に示す SOG 材料であるペルヒドロポリシラザン(PHPS)は、酸素を含む雰囲気中で通常加熱することで絶縁体である SiO₂ へ変化することが確認されている。^{[17][26]}しかし、形成された膜中には前駆体成分である窒素や水素、水酸基の残留がみられるため、一般的には層間絶縁膜として使用され、TFT のゲート素子への応用は困難とされている。^[18]

本章では溶液プロセスによる poly-Si TFT 作製の為、PHPS 溶液から形成したシリコン系前駆体膜に対し、新規アニール手法として CO₂ レーザーアニール(CO₂LA)を提案し、高品質な SiO₂ 薄膜形成に取り組んだ。

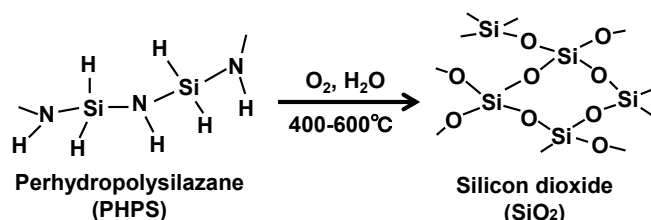


図 2.1 ペルヒドロポリシラザンから SiO₂ への転移

2.2 塗布型シリコン系絶縁膜の CO₂ レーザーアニール

CO₂ レーザーは最も普及している産業用レーザーであり、発振波長が 10.6 μm で、大気中の吸収による損失や減衰が非常に小さい遠赤外光である。^[27]この波長域を有する CO₂ レーザーは、Si 膜に対して完全に透過するのに対して、SiO₂ 膜や SiN_x 膜に対しては格子振動モードに応じた吸収があり、SiO₂ 膜および SiN_x 膜のみを選択的に加熱することが可能である^[28]。図 2.2 に PHPS 塗布後に仮焼成を行った SiO₂ 前駆体膜の赤外吸収スペクトルを示す。図中に示す赤色の領域は

CO₂ レーザーの波数域であることから、PHPS を用いた SiO₂ 前駆体膜は CO₂ レーザーを吸収し加熱されることが期待できる。また、表 2.1 に PHPS および SiO₂ がもつ振動モードを示す。CO₂ レーザーの中心波数は 943cm⁻¹ に存在し、この波数付近に存在する結合として Si-H (955 cm⁻¹), Si-OH (940 cm⁻¹), Si-N-Si (922 cm⁻¹) が挙げられる。PHPS を用いた SiO₂ 前駆体膜に対し、図 2.3 の様に CO₂ レーザーを照射することで、Si-H, Si-N-Si, Si-OH の振動モードを選択的に刺激、増強し、通常の加熱状態とは異なる加熱状態が形成可能であると考えられる。この加熱プロセスにより PHPS からの SiO₂ への転移の促進が期待できる。

表 2.1 PHPS 及び SiO₂ の固有振動モード

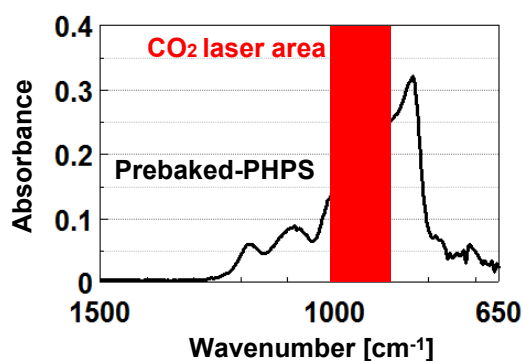


図 2.2 PHPS を用いた SiO₂ 前駆体膜の赤外吸収スペクトル

Wavenumber [cm ⁻¹]	Assignment
3380	ν (N - H)
2183	ν (Si - H)
2160	ν (Si - H)
1180	ρ (Si ₂ N - H)
1080 (1250 - 1000)	ν Si - O - Si,
955	δ (Si - H)
~943	CO ₂ laser
940	δ Si - OH
922	ν Si - N - Si
829	ω (Si - H)
768	ω (N - H)
505	Si - N
700 - 100	Si - O - Si

ν : stretching, ρ : rocking, δ : bending, ω : wagging.

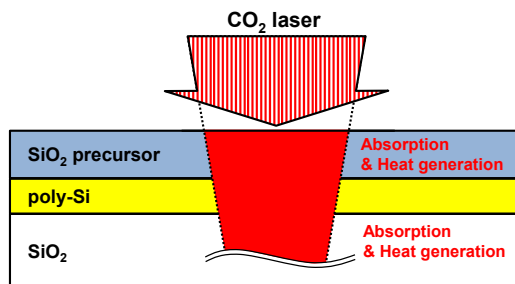


図 2.3 CO₂LA における SiO₂ 前駆体膜の焼成概念図

2.3 シリコン系絶縁膜の形成

本節では、SiO₂ 前駆体膜の堆積方法および焼成に用いたレーザーの照射条件について述べる。

図 2.4 に poly-Si 薄膜上に SiO₂ 前駆体を堆積した試料の断面構造を示す。本実験で用いた poly-Si 膜は、LPCVD(Low Pressure Chemical Vapor Deposition)により

堆積された a-Si 膜を ELA または固相結晶成長(SPC: Solid phase crystallization)により結晶化している. poly-Si 薄膜が表面に形成されている基板に対して RCA 洗浄を行った. RCA 洗浄後, 硫酸および過酸化水素水の混合液中に浸すことにより SiO₂ の薄膜を形成し, 基板表面を親水化した. 大気中にてスピコート法により PHPS 溶液を基板上に塗布し, 塗布後 80°C で 1 分間の仮焼成, 150°C で 3 分間の仮焼成をそれぞれ行うことで溶媒を蒸発させた. 形成された前駆体試料に対し, 大気中にて CO₂ レーザー照射による加熱を行い, SiO₂ の形成を行った. 焼成に用いたレーザーは Q-Switch CO₂ レーザーであり, 波長は 10.6 μm, パルス幅は 10 nsec である. 図 2.4(a)の試料に対しては, 繰り返し周波数 80 kHz, 1 パルス当たりの照射エネルギー密度は 50~80 mJ/cm², レーザー照射回数は 1000 shots/location, レーザーのビームサイズはスキャン方向に対して長さ 80 μm, 幅 120μm で照射を行い, 任意の一点に対するレーザー照射時間は 0.0125 秒であった. 図 2.4(b)の試料に対しては, 繰り返し周波数 100 kHz, 1 パルス当たりの照射エネルギー密度は 20~40 mJ/cm², レーザー照射回数は 10000 shots/location レーザーのビームサイズはスキャン方向に対して, 長さ 100 μm, 幅 150 μm で照射を行い, 任意の一点に対する加熱処理時間は 0.1 秒であった. また, これらの試料と比較するため, CO₂LA ではなく管状炉を用いて焼成(FA: Furnace anneal)した試料の作製を行った. 焼成条件は, 無アルカリガラス基板試料では 600°C で 1 時間, N₂/O₂ = 4/1 の雰囲気下で焼成を行い, 石英基板試料では 600°C で 2 時間, N₂/O₂ = 4/1 の雰囲気下で焼成を行った.

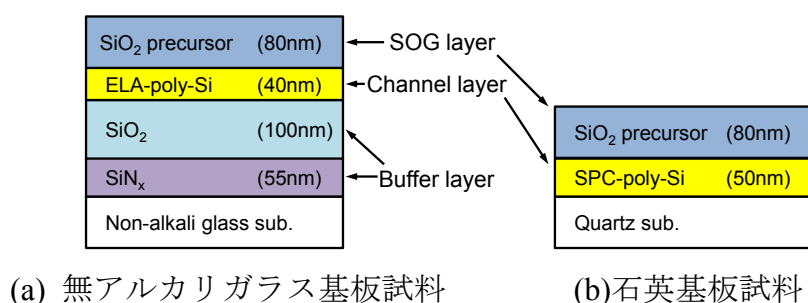


図 2.4 試料の断面構造

2.4 シリコン系絶縁膜の評価方法

CO₂LA により形成した積層薄膜の膜質評価方法として, 透過型電子顕微鏡 (TEM: Transmission Electron Microscope), 電子エネルギー損失分光法 (EELS: Electron Energy-Loss Spectroscopy), 二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectrometry) を用いた. 本節では, それぞれの評価方法について述べる.

本実験では、2種類の試料を用いて評価を行った。図 2.4(a)に示す無アルカリガラス基板試料では ELA により結晶化した poly-Si を用いているため、結晶粒界の隆起をはじめとする凹凸面上での塗布膜の形成を行っている。そのため、スパッタリング法を用いながら深さ方向の成分分析を行うのが困難であることから、断面構造を TEM で観察し、同時に EELS による断面構造での酸素原子および窒素原子のマッピングを行った。図 2.4(b)に示す石英基板の試料では、a-Si 薄膜を SPC により結晶化し、RMS = 0.68 nm の平坦な poly-Si 薄膜上に塗布膜の形成を行った。これにより深さ方向に対する SIMS 分析を行うことで、膜中の成分を詳細に調べることが可能である。これらの評価方法を用いて、形成した SiO₂ 膜の評価を行った。

2.5 結果および考察

2.5.1 TEM による断面評価

図 2.5 に断面 TEM および EELS による元素マッピング結果を示す。それぞれの断面像は多結晶シリコンの結晶粒界上で撮影を行った。図 2.5(a)-(c)の結果から、通常の FA を用いて加熱処理を行った場合、PHPS から形成された SOG 膜中において多くの窒素成分が残留することが確認できる。これに対し、CO₂LA を用いた図 2.5(d)-(f)では膜中に窒素成分見られず、非常に均一な SOG 膜が得ることができた。しかし、同様の CO₂LA を用いた試料において使用した照射エネルギー密度が高い場合、図 2.5(g)-(i)に示す様に SOG 層は上層と下層に分かれ、EELS の結果から上層は窒素成分の少ない SiO_x 膜、下層は SiON 膜が形成されたと考えられる。

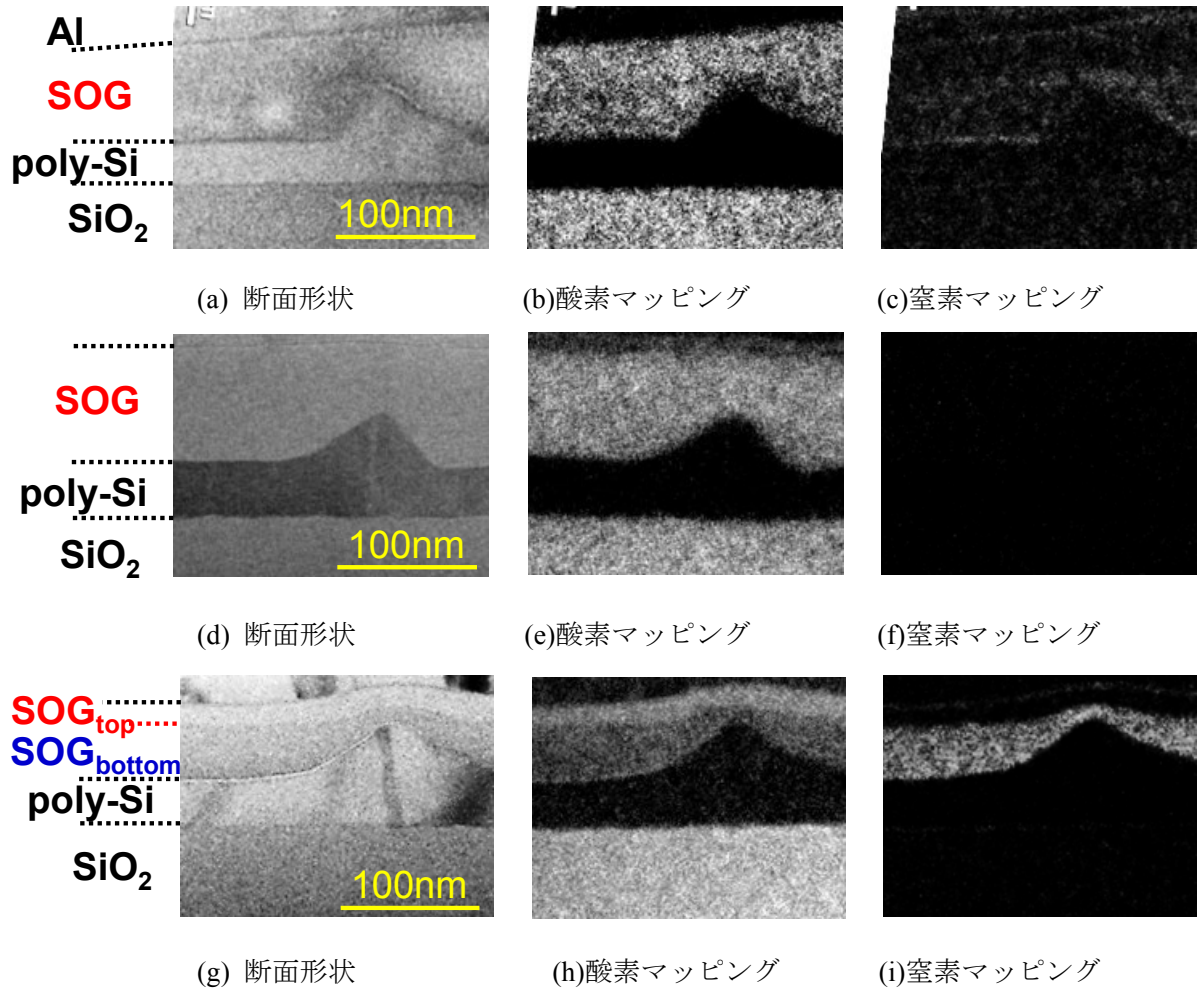


図 2.5 断面 TEM 像および EELS による酸素・窒素マッピング

(a),(b),(c): FA samples; (d),(e),(f): CO₂LA samples (60 mJ/cm²); (g),(h),(i): CO₂LA samples (70 mJ/cm²).

2.5.2 SIMS による膜中組成評価

図 2.6 に SIMS による作製試料に対する膜成分の深さ方向分析結果を示す. 図 2.6(a)は PHPS を用いた SiO₂ 前駆体膜を管状炉焼成により形成した試料であり, 図 2.6(b)-(c)は SiO₂ 前駆体膜を CO₂LA により焼成した試料である. 更に, 比較の為に図 2.6(d)に TEOS(tetraethyl orthosilicate)を原料に用いたプラズマ CVD による SiO₂ 膜を堆積した試料を示す. それぞれの SOG-SiO₂ 膜および TEOS-SiO₂ 膜の ³⁰Si および ¹⁸O カウントは, 合成石英基板の SiO₂ 成分と一致していることか

ら SiO_2 の形成が確認された. 図 2.6(b)では CO_2LA により均一な組成をもつ SiO_2 が形成されており, SOG- SiO_2 層において不純物要素となる ^{18}OH のカウントは FA の約 1/10, TEOS-CVD の 1/50 であった. 絶縁膜中の OH 成分は電荷捕獲中心となりやすいため, OH 成分の少ない絶縁膜の形成は, TFT のゲート絶縁膜応用において非常に重要である. 図 2.6(c)では, CO_2LA 時の照射エネルギー密度が少し高く, 形成された膜は表面付近にて SiO_2 が形成されており, poly-Si 層側へ近づくにつれて急激に窒素が増加している. これは, 図 2.5(g)-(i)に示される試料と同様の反応が生じていると考えられる.

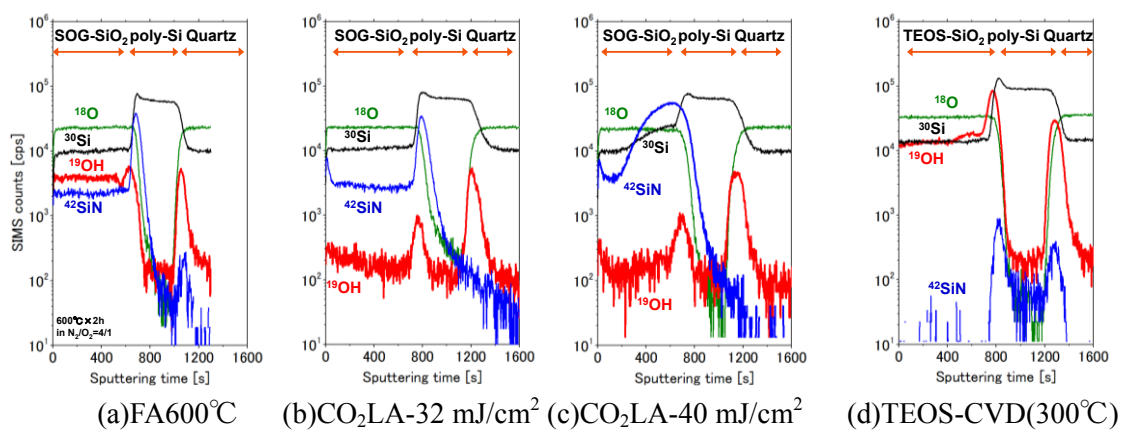


図 2.6 SIMS 測定による膜成分の深さ方向分析

2.5.3 CO_2 レーザーアニールによる膜形成メカニズムの考察

CO_2LA を行うことで FA に対して OH 成分の少ない SiO_2 膜が得られたこと, 照射エネルギー密度を最適値から少し上げると SiO_x/SiON 膜が形成されたことに対する考察を行う. PHPS から SiO_2 が形成される反応を図 2.7 に示す. ^[29] 図中の赤い結合は CO_2 レーザー照射により選択的に振動が刺激・増強されるものを示している. PHPS から SiO_2 を形成するためには, H_2O 重要な働きを行う. H_2O により PHPS は加水分解し, Si-OH の結合を形成する. この Si-OH 同士が更に反応し, 脱水縮合することにより Si-O のネットワークが形成されていき, SiO_2 が形成される. 特に SiO_2 形成に必要な反応は, Si-H の切断, Si-N の切断, Si-OH の結合, Si-OH の切断, Si-O の結合である. ここに挙げた中で, Si-H, Si-N, Si-OH は CO_2 レーザー照射によって振動モードを選択的に刺激し, 加熱することが可能である. Si-H, Si-N の刺激によって PHPS 分子が加熱され, NH_3 や H_2 を放出することで Si-OH 結合をもつ分子が形成される. このとき, CO_2LA により吸収波数が近い Si-OH 結合をもつ分子は加熱が促進されるが, NH_3 は CO_2 レーザー

を吸収しないために加熱されない. Si-OH 結合をもつ分子のみが選択的に熱励起されることで反応が進行し, OH 成分の少ない SiO₂ を形成することができたと推測する.

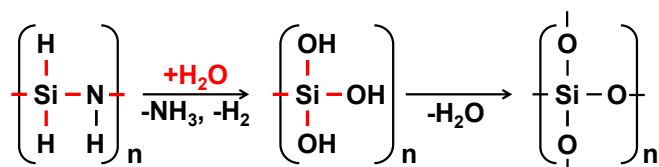


図 2.7 PHPS からの一般的な SiO₂ 形成

また, SiO₂ 膜中の OH 成分を除去する方法として, 600°C 以上の高温焼成が挙げられる. 1991 年, 田代らの研究により, NH₃ 雰囲気中で PHPS を TGA 測定することで 400°C~600°C 付近において NH₃ が分解し, 窒素が膜中に導入されるということがわかっている.^[30] このことから, PHPS に対して高温焼成を行うことで, 膜中からアンモニアが放出されにくくなる, 若しくは図 2.8 に示すように, 焼成初期段階で発生した NH₃ 成分が熱分解し, 再度膜中に取り込まれることによつて SiON 膜の形成が促されると考えられる. 高い fluence を用いた CO₂LA の場合, 発生する温度は fluence に応じて高くなる. 更に, 0.1 秒以下の瞬間的な焼成が行われるため, 試料内部及び近傍には NH₃ 成分が多く存在していると考えることが出来る. 酸素を含む雰囲気中において通常の高温度焼成を行うことで, SiON 膜形成と共に SOG 膜の酸化が生じる. そのため, 膜表面では SiO₂ が形成されるが, 界面方向に向かって膜中に窒素が残留する. 高いエネルギー密度照射を用いた CO₂LA では, この反応が更に促進すると考えられるため, 急速な加熱によつて表面が酸化され, 膜中は SiON が形成されることで SiO_x/SiON の 2 層構造が形成されると考えられる.

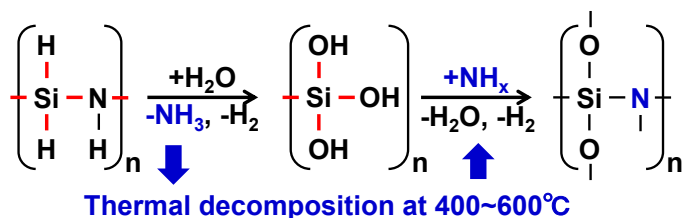


図 2.8 高温焼成時における PHPS からの SiON 形成

2.6 poly-Si TFT のゲート絶縁膜応用

PHPS の CO_2LA を用いて SiO_2 を形成し, poly-Si TFT のゲート絶縁膜への応用を行った. 石英基板上にプラズマ CVD 法を用いて 50 nm の a-Si を堆積し, 窒素雰囲気中で 500°C , 1 時間の焼成によって a-Si 中の水素の除去を行った. a-Si 薄膜に対して KrF エキシマレーザー照射を用いる事で poly-Si 薄膜を形成した. この poly-Si 上に 8% に希釈した PHPS を塗布し, 150°C で仮焼成を行う事で前駆体膜の形成をおこなった. この前駆体膜に対し CO_2LA で SiO_2 膜の形成を行った. CO_2LA の条件は, フルエンス $20 \text{ mJ}/\text{cm}^2$, 繰り返し周波数 100 kHz, ショット数 2000 回である. この時の焼成時間は任意の 1 点に対して 0.02 秒であった. 絶縁膜を形成後, Mo ゲート電極をスパッタにより形成し, トランジスタのセルフアラインプロセスとして, ソースドレイン領域のイオン注入を行う際のマスクとして利用した. イオン注入は P^+ を 90 keV でドーズ量 $1.2 \times 10^{15} \text{ ions}/\text{cm}^2$ で行った. 注入した不純物を活性化するため, 窒素雰囲気中で 600°C , 6 時間の焼成を行った. ソース・ドレイン領域にコンタクトホールを開け, ソースドレイン電極を堆積, 最後にフォーミングガスアニールとして窒素酸素雰囲気下で 450°C , 2 時間の焼成を行い, TFT を作製した. また, 比較の為にゲート絶縁膜として TEOS を原料としたプラズマ CVD による SiO_2 膜を用いた TFT も作製し, 特性の比較を行った. 図 2.9 に作製したトランジスタの電気特性を示す. PHPS および CO_2LA を用いたトランジスタの出力特性を図 2.9(a) に示す. 良好な電圧電流曲線が得られ, 良好なコンタクトが形成されたことがわかる. 次に図 2.9(b) にその伝達特性を示す. 作製したトランジスタは電界効果移動度 $37.9 \text{ cm}^2/\text{Vs}$, 閾値電圧 9.8 V , サブスレッショルドスイング $0.76 \text{ V}/\text{dec}$ であった. また, スイッチング特性のヒステリシス(c)を調べたところ -0.11 V であり, トラップや可動イオンの少ない良好な絶縁膜が形成されていることがわかった. また, PECVD を用いた SiO_2 ゲート絶縁膜を使用して同様のトランジスタを作製した結果を図 2.9(d) に示す. 電界効果移動度 $38.4 \text{ cm}^2/\text{Vs}$, 閾値電圧 7.9 V , サブスレッショルドスイング $0.7 \text{ V}/\text{dec}$. と, PHPS の CO_2LA によって形成した TFT の電気特性と同等のスイッチング特性が得られた.

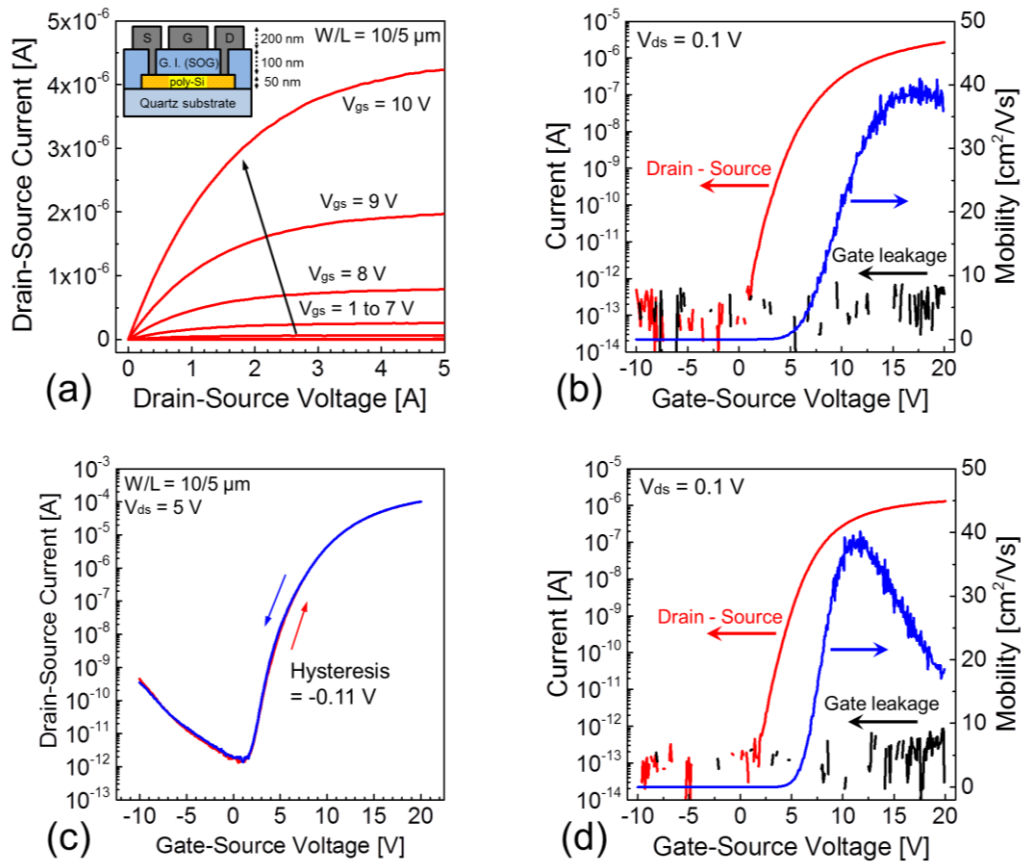


図 2.6 poly-Si TFT のトランジスタ特性.

$\text{CO}_2\text{LA-PHPS}$ をゲートに用いた TFT の出力特性(a), 伝達特性(b)とヒステリシス(c), TEOS-PECVD を用いたトランジスタの伝達特性(d).

2.7 結言

本章では, poly-Si TFT 応用を目的として, PHPS 溶液から形成した前駆体膜に CO_2 レーザーアニール(CO_2LA)を行うことで, SiO_2 の形成を行った. 試料の断面構造およびその成分分析から, CO_2LA によって均一な組成をもつ SiO_2 膜の形成が可能であること, 高いエネルギー密度によるレーザー照射によって SiO_x/SiON 膜が形成されることを確認した. 更に, 表面平坦な試料を用いて CO_2LA を行い, SIMS による深さ方向に対する成分分析を行なった. CO_2LA により形成した SiO_2 は管状炉焼成による SiO_2 膜に対して OH 成分が約 1/10 に低減でき, TEOS-CVD 膜に対しては 1/50 程度に低減できたことから, 良質な SiO_2 膜の形成に成功した. また, 最適なレーザーの照射エネルギー密度よりも高いエネルギー密度で SiO_2

前駆体膜を焼成した試料において、組成分析の観点からも断面構造観察時に確認された SiO_x/SiON 構造と同様の変化をもつ薄膜が確認できた。これらの膜形成におけるメカニズムについて CO_2 レーザー固有の分子振動と PHPS や SiO_2 固有の分子振動に着目して考察を行った。結果、 CO_2 レーザー照射は膜中の OH 成分をもつ分子を選択的に刺激し、脱水縮合を促進することで、PHPS から SiO_2 への転移を促進し、高品質な SiO_2 膜を形成できると推測した。また、 SiO_2/SiON の 2 層構造が形成された理由として、PHPS 由来の窒素が膜中に残留、若しくは再結合することによる SiON 膜の形成と、酸素雰囲気下での瞬間的な焼成による表面の酸化が原因であると考察した。また、poly-Si TFT のゲート絶縁膜として TEOS を原料としたプラズマ CVD を用いたゲート絶縁膜とともに特性の比較を行った。その結果、 CO_2LA を PHPS に用いて形成されたゲート絶縁膜は真空プロセスである TEOS-CVD と同等の電気特性を示した。

第3章 液体シリコンを用いた結晶シリコン薄膜の形成

3.1 諸言

第2章において、液体原料を用いた高品質 SiO_2 絶縁膜の形成と薄膜トランジスタへのゲート絶縁膜応用を試み、真空プロセスにより形成した SiO_2 薄膜と同等の電気特性を示すことに成功した。本章では半導体素子における絶縁膜ではなく、半導体薄膜であるシリコン形成に対して液体材料を用いた成膜およびその結晶化手法を検討する。

シリコン材料は半導体として優れた特性を持つことから、液晶表示パネルや太陽電池、そしてありとあらゆる電子機器に広く用いられている。[ref]製造方法を固体、液体、気体の形態別に分類すると、利用する際の形態が固体材料であることから、シリコンの単結晶をチョクラスキー法により形成し、ウエハに加工して使用するのが最も一般的である。また、シリコンの薄膜を形成する際には、シランガス(SiH_4)を用いた化学気相堆積法(CVD: Chemical vapor deposition)なども使用されている。しかし、これらの製造手法は材料効率、エネルギー効率が非常に悪い事が挙げられる。固体のシリコンを用いる場合、単結晶シリコンをウエハに加工するためには元の結晶シリコンの50%を削り捨てることでウエハを切り出している。[ref]また、気体のシリコンを用いる場合、シリコンの材料を一度気体に変化させてから大掛かりな真空装置を使用して基板全体に堆積させて薄膜を形成し、そこから必要な部分だけをカットして使用している。この方法では最終的に製品として使用されるのは元の材料のうちわずか1%程度であり、[ref]エネルギー効率が非常に悪いことが挙げられる。一方、シリコンの液体材料はこれまで利用法が見いだされず、数年前まで未開拓の材料であった。しかし、最近では薄膜デバイスを液体材料から作製することでコスト削減やスループットの向上を目的とした研究が盛んに行われるようになった。シクロペンタシラン(CPS, Si_5H_{10})を用いた研究では、2004年に発表されたインクジェット法による結晶シリコンデバイスの作製が注目を集め[ref]、その後CPSから形成した非晶質シリコンの太陽電池応用、CPSのナノインプリントによる微細加工、そして昨年にはCPSを用いて紙基板上にpoly-Si TFTを作製する等、様々な研究なされている[ref]。液体材料から良質な結晶シリコンを形成することが出来れば、製造コストだけでなく電気特性も優れた半導体素子を開発することが可能であり、これからモノのインターネット化によって需要が高まるウェアラブルデバイスに大きく貢献することが出来る。

本章では、液体シリコンを用いて、塗布法、蒸着法でそれぞれ a-Si 膜を形成

し、それぞれの膜に対して単結晶成長を誘起させる μ -Czochralski 法[ref]を用いることで結晶化応用に取り組む。更に、形成された結晶シリコン薄膜について結晶性評価を行い、薄膜トランジスタに応用できる高品質な結晶シリコン膜の形成を目指す。

3.2 液体シリコン

液体シリコンには様々な種類があるが、近年もっとも多く使用されているものは SiH_2 の五員環から形成される CPS である。図 3.1 に CPS から結晶シリコンを形成する過程を示す。CPS は沸点が 195°C の液体であり、また非常に昇華しやすい材料であるため、そのままの状態ではスピコート法を始めとする一般的な塗布手法では薄膜を形成することが出来ない。そのため、はじめに紫外線照射によって高分子であるポリシランを形成し、昇華が起こらない状態にしてから塗布する必要がある。ポリシランは塗布後に $350^\circ\text{C}\sim 400^\circ\text{C}$ で焼成することで a-Si 薄膜を形成する。この a-Si 薄膜は大気中でも安定な材料であるが、CPS やポリシランは酸素との反応性が非常に高いため、a-Si を形成するまでの過程は不活性ガス雰囲気中で取り扱う必要がある。a-Si 薄膜形成後は、一般的な a-Si 膜と同様に使用することが出来、エキシマレーザー照射によって poly-Si へと結晶化することも可能である。

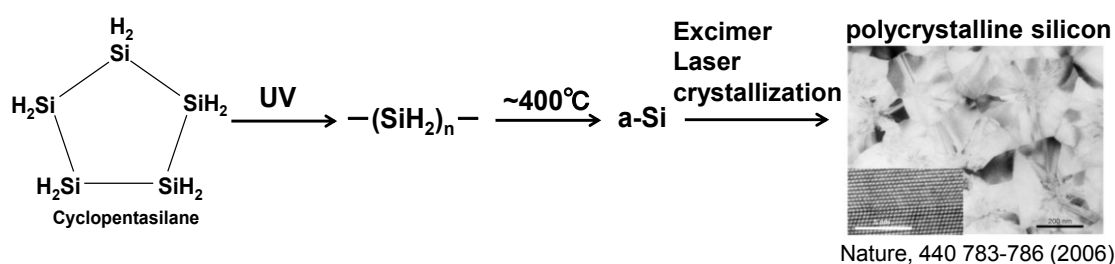


図 3.1 CPS から結晶シリコン形成までの過程

また、CPS は塗布や印刷技術応用だけでなく、非真空かつ $350^\circ\text{C}\sim 400^\circ\text{C}$ の条件で簡便な蒸着による成膜手法に応用することができる。[ref]図 3.2 に本手法の概念図を示す。窒素中大気圧下の容器に CPS 数滴と基板を閉じ込め、CPS を 100°C 前後、基板を $350^\circ\text{C}\sim 400^\circ\text{C}$ に加熱することで、容器内で発生した CPS の蒸気は基板上で熱分解し、シリコンの再結合を経て a-Si 膜を成膜することができる。この手法を Liquid Vapor Deposition (LVD)法と呼ぶ。過去の報告例では、LVD 法により形成された a-Si 膜は水素濃度 8 at.%, 欠陥密度 $5\times 10^{15}\text{ cm}^{-3}$ 程度で

あると報告されており [ref], これはプラズマ CVD 法で得られる良質な膜に近い水準である.

本章では, CPS から形成したポリシランの塗布および CPS を用いた LVD 法によってそれぞれ a-Si を成膜し, 結晶化応用を行う.

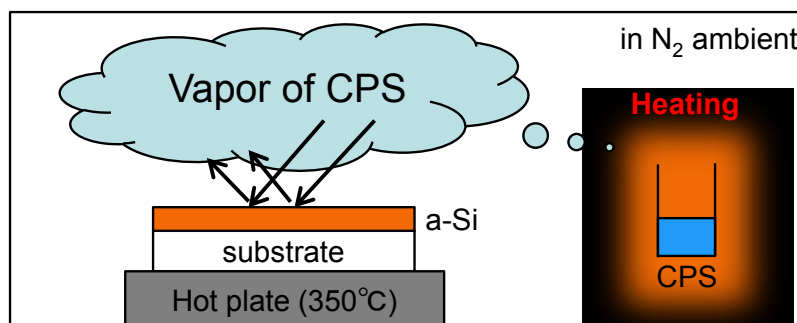


図 3.2 LVD 法の概念図

3.3 シリコン薄膜のエキシマレーザー結晶化技術

エキシマレーザー結晶化 (ELC) 法は, レーザー結晶化手法として唯一実用化されている技術であり [ref], フラットパネルディスプレイの poly-Si TFT はこの手法で作製されている. エキシマレーザーはレーザー光源として希ガスとハロゲンガスを用いた紫外波長 (400 nm 以下の短波長) のパルスレーザーを使用する. a-Si に対してエキシマレーザーの侵入長は 10 nm 以下であり, 表面のシリコン薄膜のみを加熱することができる. そのため, 耐熱温度 600°C 程度のガラス基板上で Si 薄膜のみを加熱して多結晶シリコン薄膜を形成できる低温プロセスが実用されている. しかし, ELC 法はレーザーのパルス照射での加熱, 冷却が繰り返され結晶化が行われるため, 一般的には図 3.3(a)に示す様に数十~数百 nm 程度の粒状結晶が形成される. [ref]この時, 結晶の核形成は膜全体にランダムに生じる為, 不揃いな結晶方位を持った結晶核同士がぶつかり合い, ランダム粒界と呼ばれる結晶粒界が形成される. この結晶粒界は隣の結晶と格子の整合がないため, トランジスタのチャンネル領域に用いる場合, ポテンシャル障壁が高く, キャリアが散乱されることで電界効果移動度を下げる要因となってしまう. [ref]

そこで, 本章では図 3.3(b)に示す μ -Czochralski(μ -Cz)法と呼ばれる結晶化手法 [ref]を用いる. μ -Cz 法では, はじめにグレインフィルタと呼ばれる細い縦穴を基板上に形成し, その中に a-Si が充填されるように成膜した後にエキシマレーザー照射を行う. この時, レーザー照射による熱はグレインフィルタ内部まで

十分に届かない。その結果グレインフィルタ内部で溶融していた部分から順に溶融シリコンが冷え固まっていき、結晶成長はグレインフィルタ内部から外側に広がるように進む。その後、同様に生じた周囲の結晶成長とぶつかることでグレインフィルタの間隔と同じ大きさの四角いシングルグレインのシリコン (SG-Si) が形成され、また、それぞれの結晶粒界は格子状に配置される。この結晶粒界を避け、形成された SG-Si 内部に TFT を作製した場合、従来の poly-Si TFT の電界効果移動度 $100\text{-}150\text{ cm}^2/\text{Vs}$ [ref] を遥かに超える $400\text{ cm}^2/\text{Vs}$ 以上を有した高い電気特性を得る事ができる。[ref] また、 $\mu\text{-Cz}$ 法による結晶成長はグレインフィルタを中心に円形に成長するため、グレインフィルタを正方格子状に配置すれば正方形の結晶粒が、六方格子状に配置すれば六角形の結晶粒が得られる。本研究ではトランジスタ応用を目指す為、四角い形状のチャネル領域に形成した結晶粒が効率よく使用できることを目的として、正方格子状に配列したグレインフィルタを用いた正方形の単結晶粒の作製を行う。

本章では、液体シリコンの塗布法、LVD 法によって形成される a-Si 薄膜に対して、 $\mu\text{-Cz}$ 法を用いることで、結晶粒および結晶粒界を選択的に配置した SG-Si の形成に挑戦する。また、可能な限り大きな結晶粒を得る為、a-Si の堆積条件や結晶化条件を検討し、同時に結晶性の評価を行う事で、高品質な SG-Si の形成を目指す。

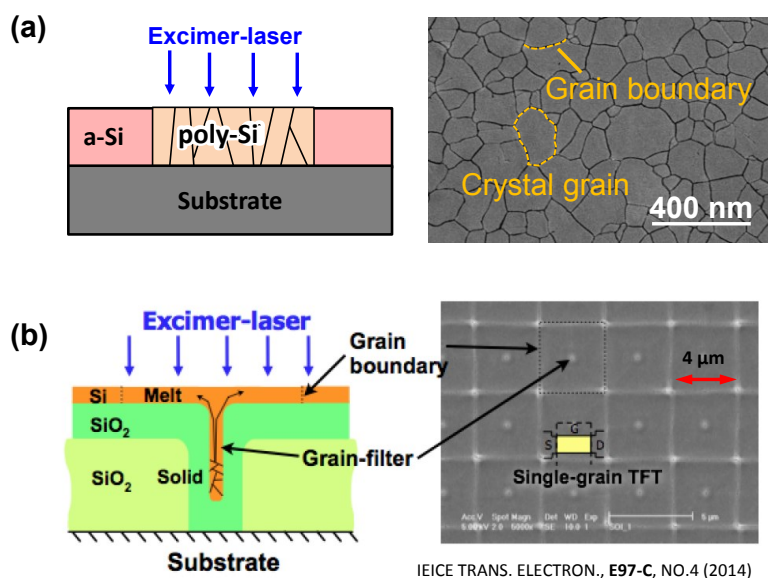


図 3.3 エキシマレーザーを用いた結晶化技術
(a)ELC 法, (b) $\mu\text{-Czochralski}$ 法

3.4 試料作製

本節では、液体シリコンから形成した a-Si を μ -Cz 法を用いて単結晶成長させるため、グレインフィルタの形成、a-Si 薄膜の体積、a-Si 薄膜の脱水素処理、 μ -Cz による結晶化手法、そして評価方法について述べる。

3.4.1 グレインフィルタの作製

本節では、 μ -Cz 法に必要なグレインフィルタの作製について述べる。デルフト工科大学の石原らが行った μ -Cz 法では、グレインフィルタの内径が 500 nm と 100 nm の試料を用意し、同様のレーザー照射による結晶成長の比較を行った結果、グレインフィルタの内径が 100 nm の時に単結晶成長を促した結晶粒内に含まれるランダムな結晶粒界の数は減少すると報告されている。[ref]そこで、本研究では、報告されている内径約 100 nm、深さ約 850 nm[ref]のグレインフィルタの作製を目標とした。作製プロセスを図 3.4 に示す。本節では基板として、ELC 法で用いられているガラス基板を使用した。4 インチのガラス基板を硝酸 99% および純水で洗浄し、TEOS を原料としたプラズマ CVD 装置を用いて 350°C で 650 nm の SiO₂ 堆積を行った。その後、感光性のポジ型フォトレジストを塗布し、フォトリソグラフィを用いてグレインフィルタを配置する部分に 1 μ m の円形の穴が空くようにパターニングを行った。この時、グレインフィルタの配置は一定間隔になるように正方格子状に配置し、グレインフィルタの間隔は 2 μ m から 9 μ m までのものを用意した。ドライエッチングによりグレインフィルタ配置部分の SiO₂ を 650 nm エッチングし、O₃ プラズマ装置を用いてアッシングによりレジストを除去、再度硝酸 99% と純水で洗浄を行い、最後にプラズマ CVD で SiO₂ を 800 nm 堆積することでグレインフィルタを形成した。図 3.5 に SEM を用いて作製したグレインフィルタの断面を観察した結果を示す。4 インチウエハの中心部に形成されたグレインフィルタの内径は 85 nm、深さは 812 nm であり、図 3.5(b) に示す様に周期的に並んでいることが確認できた。また、ウエハ中心から半径 40 mm の範囲における任意の断面に対して同様の評価を行ったところ、グレインフィルタの内径 83~86 nm、深さ 790~820 nm と、誤差 3% の範囲に収まった。

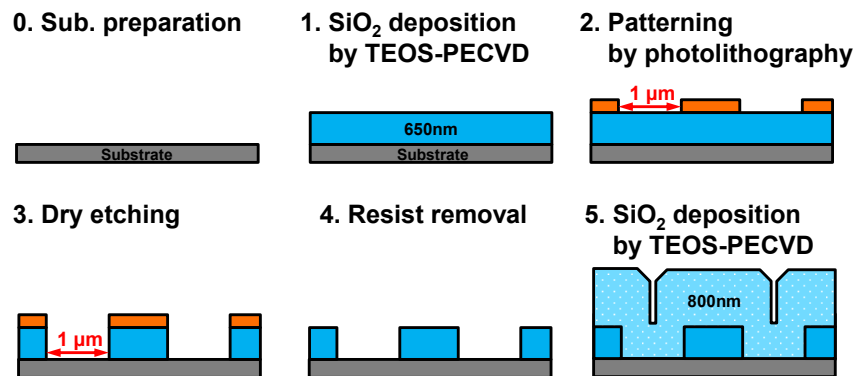


図 3.4 グレインフィルタの作製手法

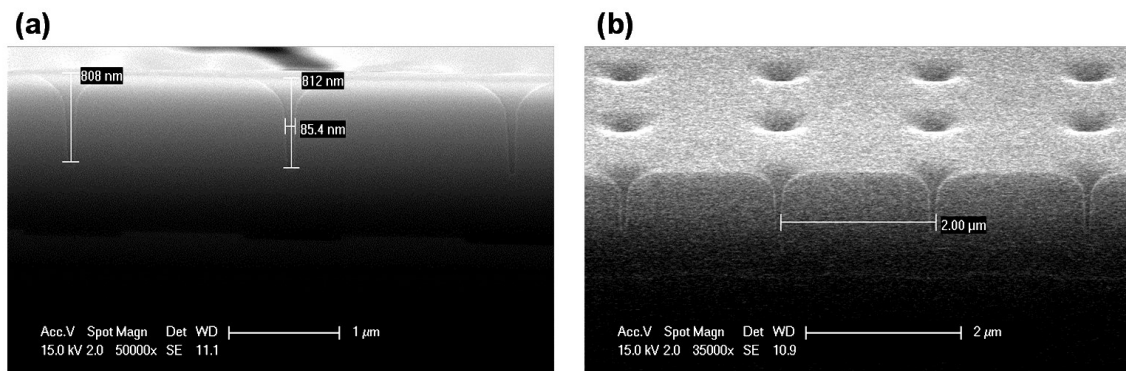


図 3.5 SEM による作製したグレインフィルタの断面観察結果

3.4.2 a-Si 薄膜の堆積

本節では a-Si の堆積手法について述べる。堆積方法には、LVD 法、スピノコート法、そして比較の為に減圧化学気相成長法(LPCVD: Low pressure chemical vapor deposition)を用いた。

初めに LVD 法について述べる。今回使用した LVD 法の実験系を図 3.6 に示す。O₂ 濃度が 0.5 ppm 以下の窒素雰囲気グローブボックス内において、ホットプレートに 400°C に熱し、その上にシリコン基板を置いた後、更にその上に堆積させたい試料を置く。片方の底面が開いた直径 70 mm、高さ 50 mm の SUS 製の円筒状の容器の内側の底部分に 10 μL の CPS を円周状に付着させ、堆積させたい試料に蓋をするようにシリコン基板の上に置く。その後直ちに 125°C に熱したホットプレートを SUS 製容器の上に乗せ、30 分間堆積を行った。1 回の堆積では 40 nm 程度しか堆積出来ない為、連続して何度も LVD によって堆積することで所望の膜厚の a-Si 膜を得た。作製した試料の堆積回数はそれぞれ 3 回、5 回、7 回である。

今回行った LVD の実験における補足として、以下の情報を示す。本来、薄膜の堆積は一度で所望の膜厚を堆積すべきである。堆積膜厚を増やす為には、CPS の付着量を増加させる、もしくは堆積時間を延ばす事が必要となる。しかし、今回 LVD に用いた SUS 製の円筒状容器の密閉性は上下から抑えただけであるために低く、LVD 中に CPS が蒸発することで容器内の内圧が上昇し、CPS の蒸気は容器の外に漏れ出てしまっている。その為、CPS の付着量を 2 倍にしても堆積される膜厚は 1.3 倍程度に留まり、今回使用した CPS は量の限られた貴重な物であったため、複数回堆積によって所望の膜厚を得た。加熱耐性のある専用の密閉容器を用意することができれば、CPS の使用料に対して効率よく a-Si が堆積されると考えられる。

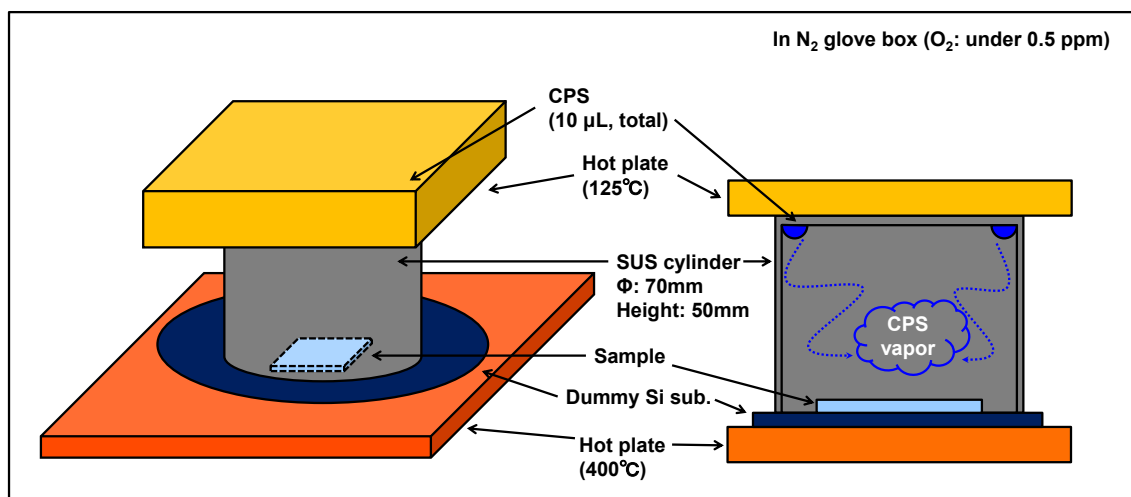


図 3.6 実際に用いた LVD 法の実験系

次にスピコート法について述べる。CPS をスピコート法によって塗布成膜した場合、スピコート中に CPS が昇華してしまうために、そのままでは成膜することが出来ない。そこで CPS を原料とし、重合することで昇華を生じにくくさせたシリコンインクの調合を行った。CPS を UV 照射しながら攪拌して十分に重合させた後、シクロオクタン(C_8H_{16})によって希釈を行った。体積比で濃度を計算し、狙い膜厚 100 nm (CPS 17%)と狙い膜厚 250 nm (CPS 27%)のシリコンインクを準備した。スピコートによる堆積は窒素雰囲気グローブボックス内で行った。スピコートの条件は、シリコンインクの滴下量を 100 μ L、回転条件を 500 rpm \times 5 sec \rightarrow 2000 rpm \times 30 sec を用いた。塗布後、直ちに 400°C に熱したホットプレート上に試料を置き、ガラス製の蓋を上に乗せて 30 min 焼成することで a-Si 薄膜を得た。

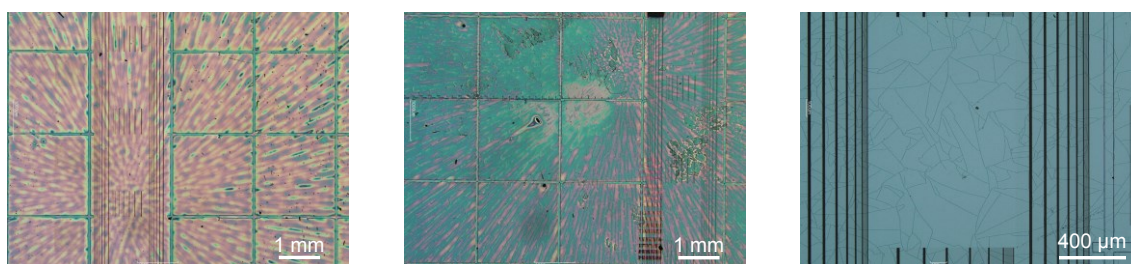
比較の為に作製した LPCVD 法による a-Si 薄膜は設定温度 550°C で堆積した。スピコート法、LVD 法、LPCVD 法のそれぞれで堆積した a-Si 薄膜の膜厚を測

定するため、基板を割って断面試料を作製し、SEMにより膜厚を評価した。表 3.1 にそれぞれの作製手法での膜厚の結果を、図 3.7 に問題があった a-Si 薄膜の光学顕微鏡による観察結果を示す。

今回スピコート法によって作製した膜は図 3.7(a), (b)に示す様に放射状に膜厚のムラが顕著に見られた。断面試料から膜厚を調べた結果、CPS 17%のシリコンインクでは 80~110 nm と狙い膜厚の 100 nm に近い膜厚が得られていたが、CPS 27%のシリコンインクでは 100~165 nm と狙い膜厚の 250 nm よりも 100 nm 以上薄く、また膜厚のムラが大きく出ている。一方で、LVD により形成した a-Si 薄膜は 3 回堆積、5 回堆積共に、1 回堆積毎に 40 nm の狙い膜厚に近い結果を得る事ができた。しかし、7 回堆積の結果、図 3.7(c)に示す様な膜のひび割れが試料全体で生じていた。これは液体シリコンを用いた成膜手法ではよくみられる現象で、堆積中に膜の収縮が発生し、膜厚が分厚くなることで収縮による応力に耐えきれなくなって亀裂が生じたものである。亀裂が入ってしまったため、LVD 7 回堆積の試料は今後の実験では使用しない。

表 3.1 作製した a-Si 薄膜の膜厚

堆積手法	a-Si 薄膜の膜厚	備考
Spin-coating, CPS(17%)	80 ~ 110 nm	膜厚のムラが顕著
Spin-coating, CPS(27%)	100 ~ 165 nm	膜厚のムラが顕著
LVD 3 回堆積	110 nm	良好
LVD 5 回堆積	220 nm	良好
LVD 7 回堆積	320 nm	膜に亀裂
LPCVD	175 nm	良好



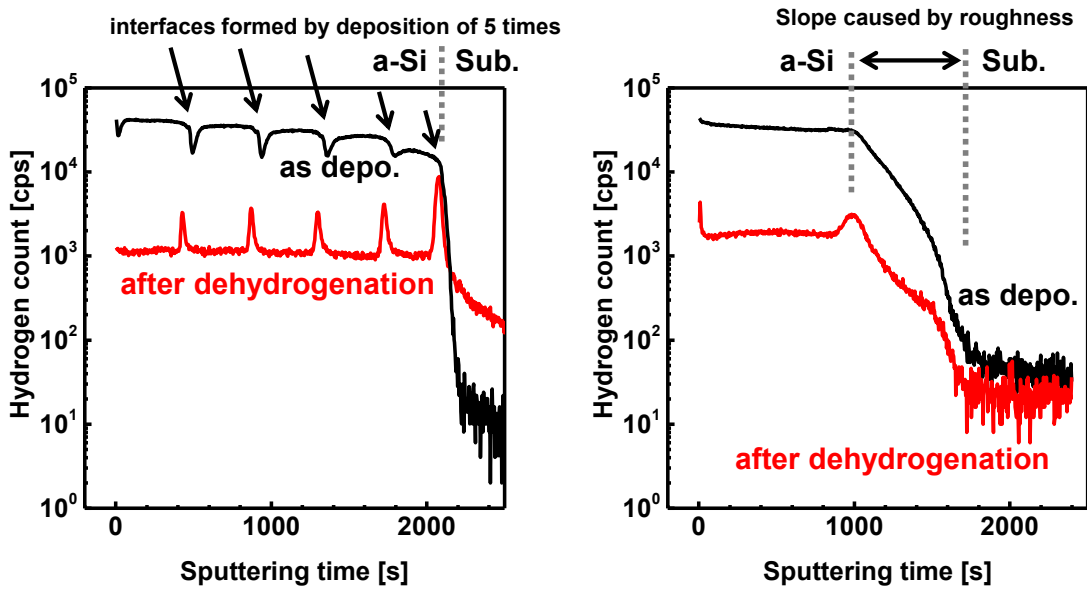
(a) Spin-coating(CPS17%) (b) Spin-coating(CPS17%) (c) LVD 7 回堆積

図 3.7 成膜時におけるムラや亀裂の様子

3.4.3 脱水素処理

CPS から a-Si 薄膜を形成した場合，膜中に 5%~15%程度の水素が含まれており [ref]，膜中に水素が多く含まれた状態でエキシマレーザーを照射した時，水素がプラズマ化して膜が損傷してしまう． μ -Cz 法の場合，通常の ELC 法よりも高いフルエンスを用いるため，a-Si 薄膜の水素の低減は必要不可欠である．そこで，LVD 法，スピコート法で作製した a-Si 薄膜に脱水素処理を行った．手順を次に示す．まず，形成した a-Si 薄膜をアセトン，メタノール，超純水で洗浄し，0.5%に希釈したフッ酸(HF)で表面の自然酸化膜を除去した．その後，窒素雰囲気中にて 500°C，3 時間の焼成を行うことで膜中の水素の除去を行った．図 3.8 に SIMS により検出された膜中の水素の量を示す．(a)の LVD5 回堆積の結果，それぞれの堆積間に形成された界面に水素が含まれている様子がわかる．しかし，全体的に水素量は脱水素処理によって 1/30 程度に低減されている．また，(b)の CPS 27%のスピコート法の結果では，不均一な膜厚により界面近傍の正確な情報は得られなかったが，水素量は脱水素処理によって 1/15 程度に低減されている．水素低減の目標は膜中に 1%以下であることなので，それぞれの膜において十分に脱水素処理が出来たと判断する．

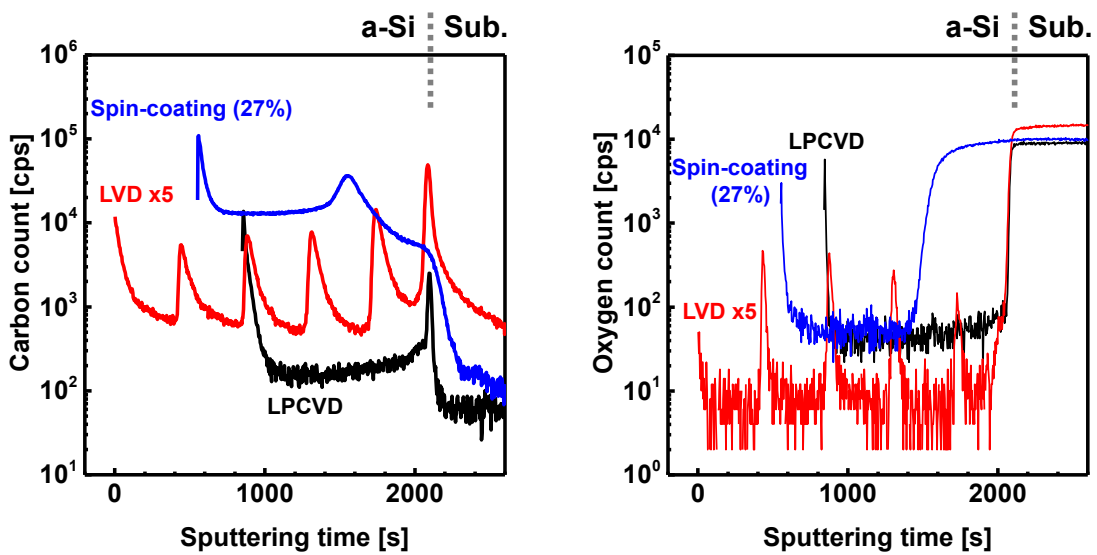
また，図 3.9 に今回結晶化に用いる LVD 法，スピコート法，LPCVD 法で形成された a-Si 薄膜に含まれる不純物の評価結果を示す．(a)の炭素不純物，(b)の酸素不純物それぞれのグラフにおいて，X 軸は a-Si 薄膜と基板の界面の位置が同じになるようにオフセットで移動している．(a)の炭素不純物の評価結果は，スピコート法によって形成された試料が最も悪く，LPCVD 法と比べて約 100 倍程度含まれている．LVD 法によって形成された a-Si 薄膜も LPCVD 法のもの と比べて 5~10 倍程度含まれていた．一方，(b)の酸素不純物の評価結果では堆積手法による大きな違いは見られず，CPS を用いた LVD 法，スピコート法による a-Si 薄膜中の酸素濃度は共に LPCVD 法と同等，もしくはそれより少ないという結果であった．



(a) LVD 5回堆積

(b) Spin-coating (CPS 27%)

図 3.8 窒素雰囲気下で脱水素処理を行った a-Si 薄膜における SIMS 測定による膜中水素量の変化



(a) Carbon

(b) Oxygen

図 3.9 窒素雰囲気下で脱水素処理を行った a-Si 薄膜における SIMS 測定による膜中不純物の評価

3.4.4 μ -Cz 法を用いたレーザー結晶化

本節では μ -Cz 法によるレーザー結晶化の条件について述べる. 3.4.3 節により脱水素化焼成処理を行った a-Si 試料に対し, エキシマレーザー照射を用いた μ -Cz 法による単結晶 Si の形成を行った. 全ての試料に対し, 0.5%のフッ酸を用いて表面酸化膜を除去, その後, 室温, 大気雰囲気中にてエキシマレーザー照射による結晶化を行った. 使用したエキシマレーザーは波長 351 nm の XeF エキシマレーザー(ギガフォトン製, 九州大学所持)であり, 照射条件は, パルス幅 50 nsec, 照射面積 $100 \mu\text{m} \times 200 \mu\text{m}$, 照射回数 1 回, 照射フルエンスは $300\sim 2100 \text{ mJ/cm}^2$ を用いた. 使用したフルエンス条件の範囲に関して, μ -Cz 法を用いる場合においてグレインフィルタを中心に単結晶が形成されるのに必要なエキシマレーザー照射のエネルギー密度(フルエンス)は一般的な LTPS のレーザー照射条件よりも高いとされている. [ref]高いフルエンス条件によって膜が損傷を起こすまでフルエンス条件を増加させ, フルエンスが十分に高くなることで単結晶成長が生じているかどうか, フルエンス増加によって形成される単結晶の大きさに変化があるか調査を行った. μ -Cz 法による単結晶成長が生じる条件の時, 図 3.10 に示す μ -Cz 法の結晶化過程に従って結晶成長していると考察する.

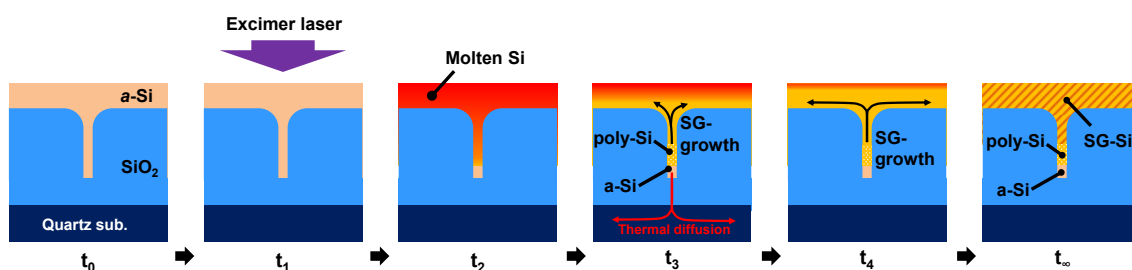


図 3.10 μ -Cz 法による結晶化過程の概念図

3.4.5 評価方法

μ -Cz 法によりレーザー結晶化した試料に対し、光学顕微鏡による損傷具合の観察、SEM による粒径観察および EBSD による結晶方位のマッピング、TEM による断面試料の観察を行った。SEM と EBSD は Hitachi の SU6600, TEM は JEOL の JEM-220FS(200 kV)を使用した。損傷が激しく、2 μm 以上の結晶粒が形成出来ていない試料については光学顕微鏡のみの評価、2 μm 以上の結晶粒が形成されている試料については SEM による粒径観察を行った。TEM による断面観察試料は、FIB によりグレインフィルタ上を狙って作製した。

3.5 各成膜手法の μ -Cz 法による結晶化結果

本節では CPS を用いた大気圧窒素雰囲気下での LVD 法、スピコート法、比較の為に用意した LPCVD 法のそれぞれで形成した a-Si 薄膜に対して μ -Cz 法でレーザー結晶化した結果について評価および議論する。

3.5.1 レーザー照射による結晶化と薄膜の損傷

本節では、スピコート法により形成された a-Si 膜を μ -Cz 法で結晶化した際の光学顕微鏡による観察結果を示す。図 3.11 に CPS 17%および CPS 27%のシリコンインクを用いてスピコート法により形成された a-Si 薄膜に対して μ -Cz 法によるレーザー照射を行った試料の光学顕微鏡による表面観察結果を示す。この試料に対してのレーザーの照射フルエンスは 300~800 mJ/cm^2 であった。スピコート法によって形成された a-Si 薄膜は CPS 17%, CPS 27%のどちらのシリコンインクを使用した場合でも、レーザーの照射フルエンスの領域が 300~400 mJ/cm^2 では poly-Si, 500~700 mJ/cm^2 ではグレインフィルタを中心とした円形の色変化, 800 mJ/cm^2 以上では膜が損傷した。フルエンスの範囲が 500~700 mJ/cm^2 の時のグレインフィルタの色の変化は単結晶成長によるシリコンの屈折率の変化が原因である。しかし、800 mJ/cm^2 で膜が損傷してしまうため、これ以上の結晶成長は望めない。膜が損傷する原因は以下の理由が考えられる。 μ -Cz 法で使用するレーザー照射のフルエンスが一般的な poly-Si の形成に必要なフルエンスの 300~500 mJ/cm^2 よりも高く、今回使用したスピコート法による a-Si 薄膜中には不純物として炭素が含まれていた。高いフルエンスでのレーザー照射により不純物を中心としてアブレーションを多発させ、結果的に膜を破壊したと推

測する. 3.4.3 節の図 3.9 の SIMS による炭素不純物結果より, 膜中の炭素不純物が多く, スピンコートにより形成された a-Si 薄膜では 800 mJ/cm^2 以上の高いフルエンスに耐えられないと考えられる.

一方, LVD 法, LPCVD 法を用いたシリコン薄膜は $\mu\text{-Cz}$ 法により $2 \mu\text{m}$ 以上の結晶粒を形成できたため, 次節 3.5.2 で結果を示す.

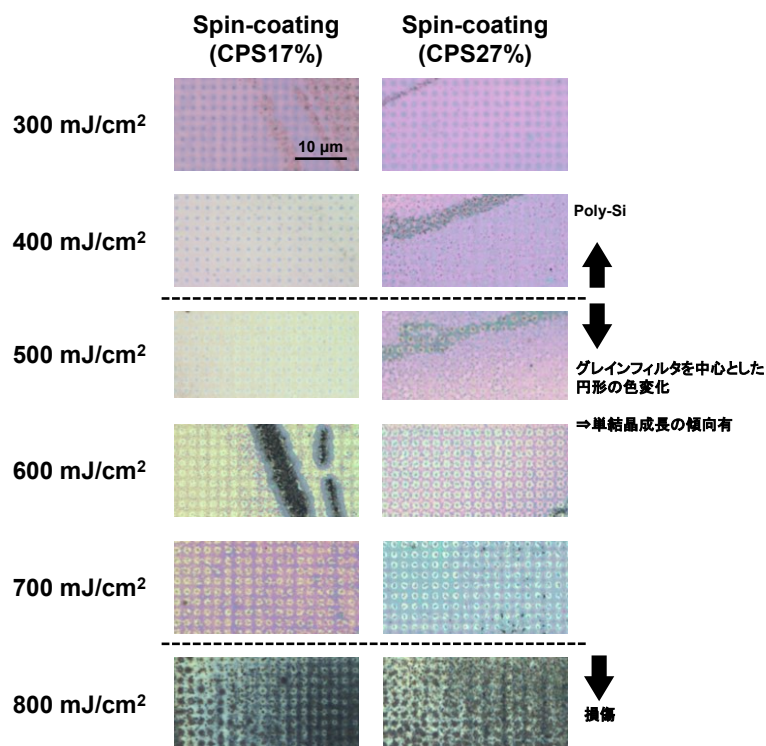


図 3.11 スピンコート法により形成されたシリコン薄膜の $\mu\text{-Cz}$ 法によるレーザー結晶化結果

3.5.2 結晶粒評価

本節では, $\mu\text{-Cz}$ 法によって $2 \mu\text{m}$ 以上の結晶成長を示した LVD 法による a-Si 薄膜を用いた際の結果を中心に述べる. LVD3 回堆積によって形成された a-Si 薄膜を結晶化した結果を図 3.12 に示す. XeF エキシマレーザーの照射の結果, フルエンスが 1600 mJ/cm^2 の時に膜が損傷したため, 結晶化できる最大のフルエンスは 1500 mJ/cm^2 であった. フルエンスが 700 mJ/cm^2 の時点では通常の poly-Si が形成されているが, フルエンスを 900 mJ/cm^2 以上に上げることで, グレインフィルタを中心に円形もしくは四角形や八角形に結晶成長している様子が確認できる. グレインフィルタの間隔が $2 \mu\text{m}$ の所だけを見ると, 900 mJ/cm^2 で菱形,

1000 mJ/cm²で八角形，1100 mJ/cm²以上で目的としていた正方形の SG-Si(Single grain-silicon)が形成された．この変化はグレインフィルタの間隔が 3 μm の所だけに着目しても，1100 mJ/cm²で円形，1200 mJ/cm²で菱形，1300 mJ/cm²で八角形，1400 mJ/cm²以上で正方形が形成されていることが確認できる．形成される結晶粒の形状とレーザー照射のフルエンスの関係を図 3.13 に示す．グレインフィルタから生じた結晶成長は，フルエンスが高くなることでその直径を増す．そして隣のグレインフィルタからの結晶成長と触れることで菱形，さらに結晶成長すればよりぶつかり合って八角形に，そして十分にフルエンスが高くなることで周囲の結晶成長と完全にぶつかり合って正方形の結晶粒と格子状の結晶粒界を形成する．ここで，円形では直径，菱形では対角線および対辺長(辺の midpoint と反対側の辺の midpoint を結んだ線の長さ)，八角形では対角線，正方形での対角線の長さを，形成された最も大きい結晶粒の長さとしてまとめたものを図 3.12 右上のグラフにその分布を示す．その結果，円形の結晶粒の長さとしてまとめたものを図 3.12 右上のグラフにその分布を示す．その結果，円形の結晶粒の長さとしてまとめたものを図 3.12 右上のグラフにその分布を示す．その結果，円形の結晶粒の長さとしてまとめたものを図 3.12 右上のグラフにその分布を示す．これは，たった一つのグレインフィルタから結晶成長した時の大きさを示している．一方，今回プロットした菱形，八角形，正方形，それぞれの対角線の長さは水色の線上よりも上に位置している．つまり，周囲にグレインフィルタが存在し，ぶつかり合う条件になった時，その結晶の長さはグレインフィルタ単体から形成される結晶よりも大きくなることを示している．これらのうち，特に大きく成長した点に着目することで，図中のピンク色の直線を示すことが出来る．これはグレインフィルタの間隔を変化させることでこのピンク色の直線上まで結晶粒の最大長を伸ばすことが出来ることを意味する．この二つの直線の関係と計算したところ，ピンク色の直線は水色の直線の約 4/3 倍であることがわかった．よって今回使用している LVD3 回堆積の a-Si 薄膜を用い，かつグレインフィルタの間隔を調整して配置すれば，このピンク色の線上にプロットできる正方形結晶粒を自在に作製することができると推察できる．

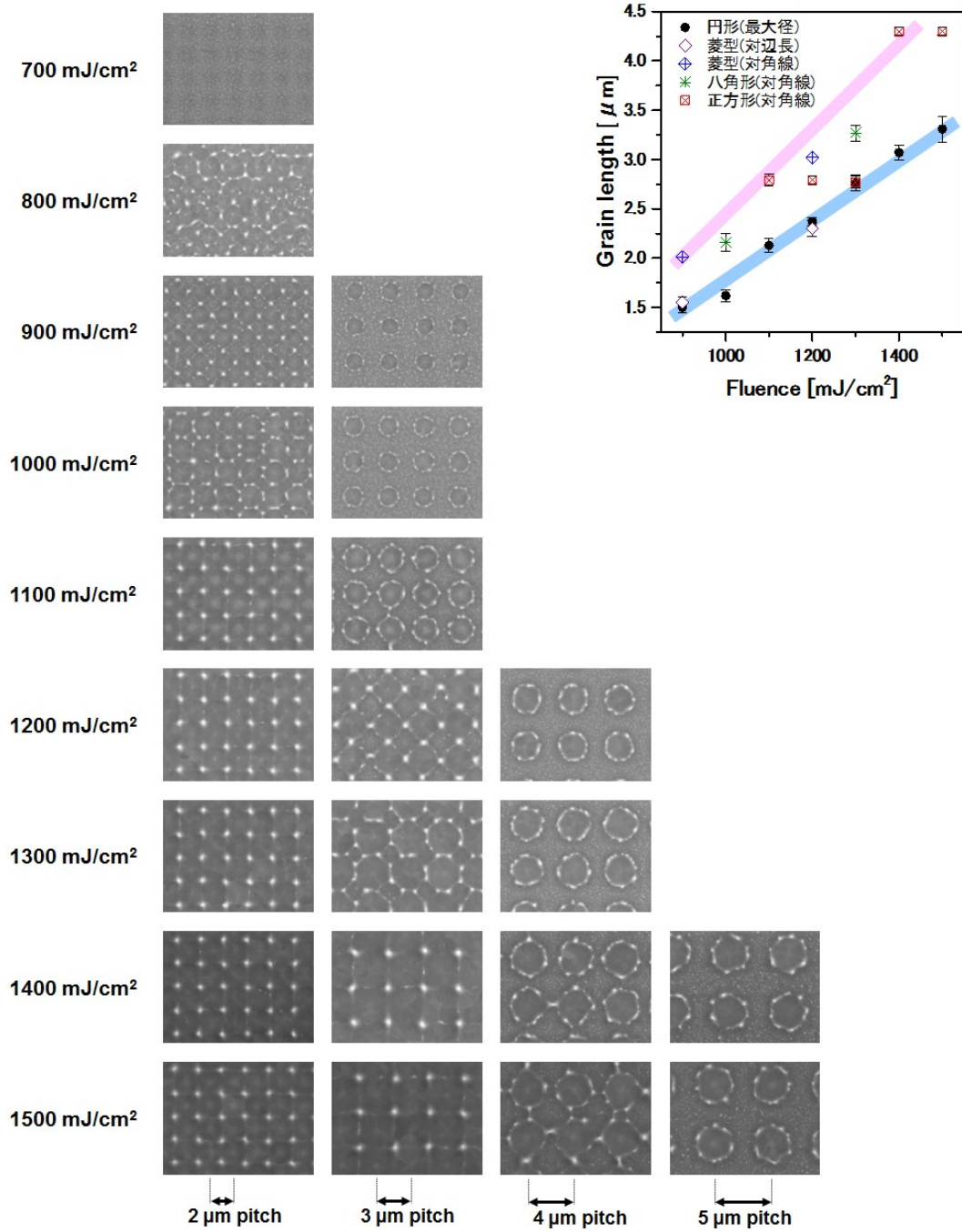


図 3.12 LVD3 回堆積試料およびその μ -Cz 法による結晶化後の SEM による結晶粒径観察結果

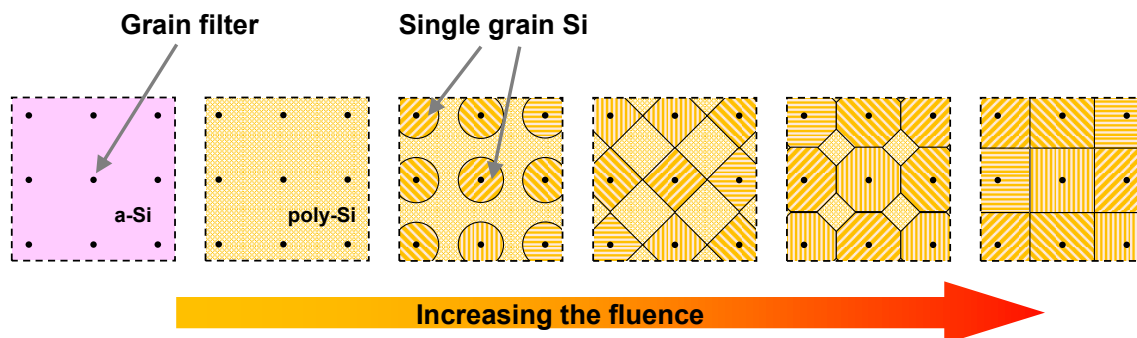


図 3.13 μ -Cz 法による結晶成長のレーザー照射フルエンス依存性

また、LVD5 回堆積によって形成された a-Si 薄膜を μ -Cz 法でレーザー結晶化した結果を図 3.14 に示す。こちらの試料も LVD3 回堆積の結果と同様に図 3.13 に示す様な円形から正方形までの過程を経て結晶粒が成長していることがわかる。また、フルエンスを 2100 mJ/cm^2 まで上昇させた際に膜が損傷したため、結晶化できる最大のフルエンスは 2000 mJ/cm^2 とする。この値は LVD3 回堆積の試料よりも高い。膜厚が 110 nm から 220 nm に増加したことで薄膜が損傷せずに許容できる熱量の上限が上がったためであると推測する。その結果、結晶粒の大きさは円形のもので最大 $4.3 \mu\text{m}$ 、正方形のもので最大 $5.6 \mu\text{m}$ を示した。また、このグラフにおいても、図 3.13 の右上に示したグラフと同様に結晶粒の長さをまとめ、単一のグレインフィルタから結晶成長できる最大径を示す水色の線、グレインフィルタの間隔を調整することで最大限結晶粒の大きさを大きくすることが可能なピンク色の線を描くことができた。このピンク色の線はフルエンスが 2000 mJ/cm^2 の時、 $6.5 \mu\text{m}$ の値をとる。この値を最大限生かして正形状の結晶粒を形成する場合、グレインフィルタの間隔は $6.5 \mu\text{m} / \sqrt{2} \doteq 4.6 \mu\text{m}$ となる。よって、グレインフィルタの間隔を $4.6 \mu\text{m}$ 周期で配置すれば、LVD5 回堆積の a-Si 薄膜を用いてフルエンス 2000 mJ/cm^2 でレーザー照射したとき、最大の正形状の結晶粒が形成できると推測できる。

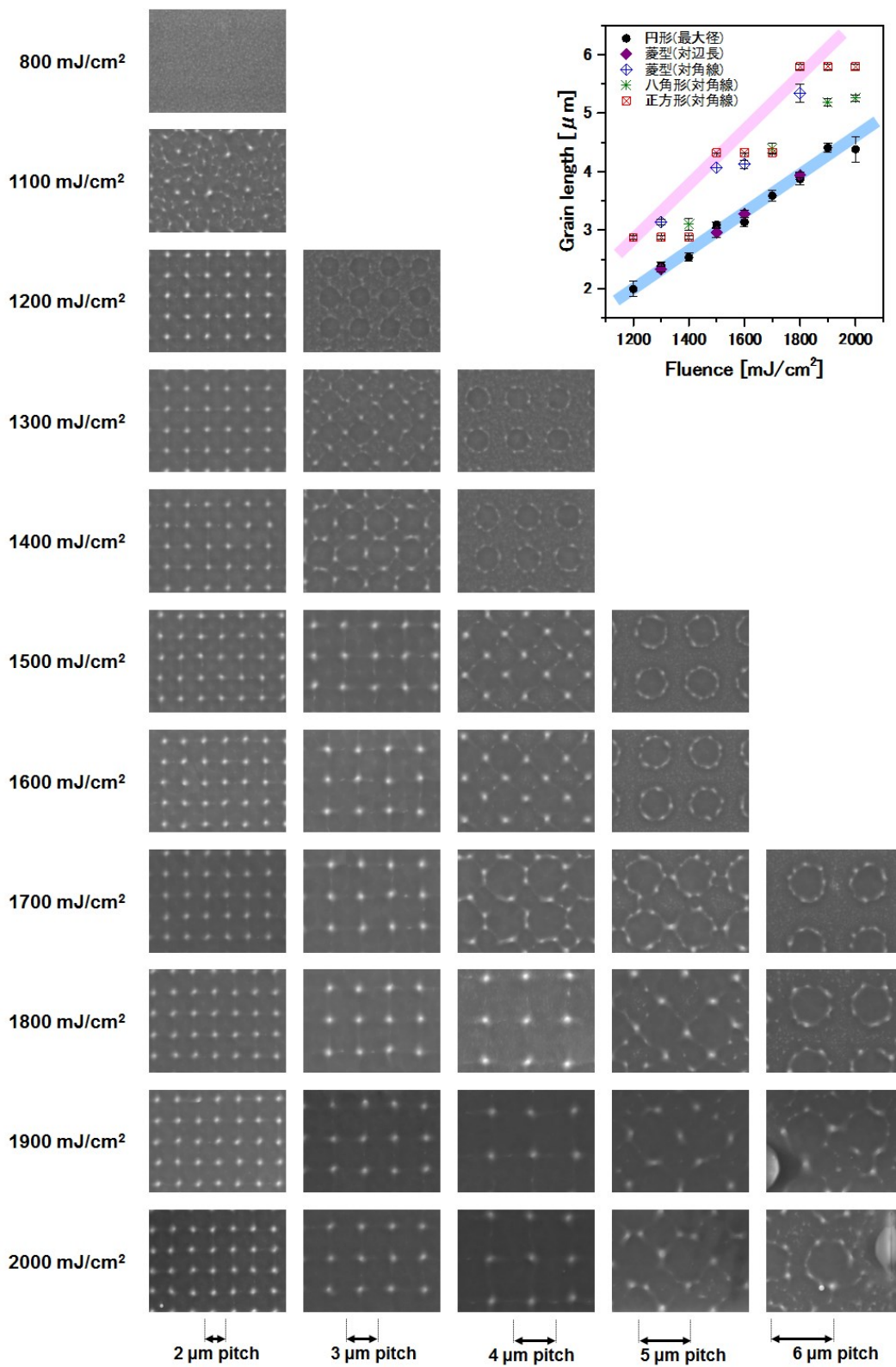


図 3.14 LVD5 回堆積試料およびその μ -Cz 法による結晶化後の SEM による結晶粒径観察結果

図 3.13 に示す μ -Cz 法により形成された結晶粒の形状とフルエンスの相関について考察を行った. 図 3.15 にグレインフィルタの断面図を示す. この時, グレインフィルタ同士はお互いに熱的な干渉が生じない十分な距離があるものとする. グレインフィルタの中心軸を Z_1 , グレインフィルタから十分に離れた点もしくはグレインフィルタ同士の間中点の深さ方向軸を Z_2 としたとき, その温度分布の時間的な推移は図 3.16 に示す関係となる. t_0 の初期状態にレーザー照射を行うことで, Z_1, Z_2 ともに a-Si の最表面が瞬間的に加熱され, t_1 に示す温度勾配の激しい分布を形成し, その後時間経過により熱拡散が生じる. この時, Si は SiO_2 の 100 倍の熱伝導率を持っているため (300 K の条件下において Si: $149 \text{ Wm}^{-1}\text{K}^{-1}$, SiO_2 : $1.38 \text{ Wm}^{-1}\text{K}^{-1}$), Z_1 軸ではグレインフィルタ内部へと熱が拡散する. しかし一方で図 3.15

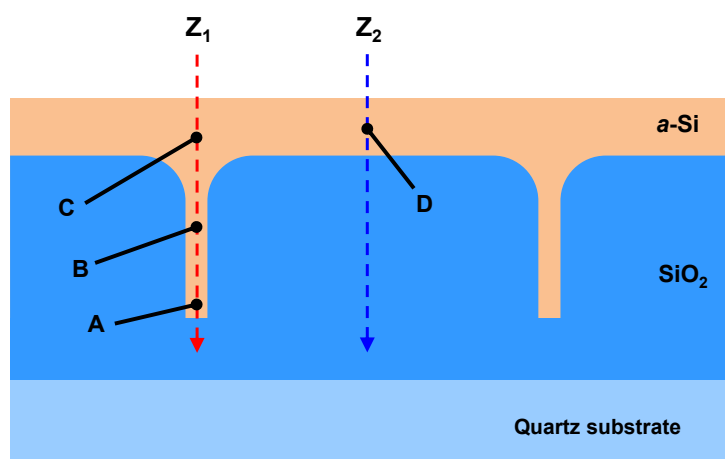


図 3.15 グレインフィルタ内の

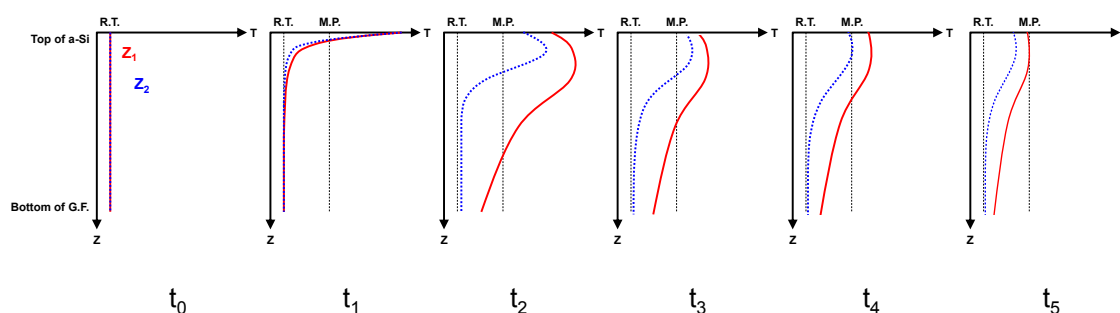


図 3.16 グレインフィルタ内部の Z_1 軸およびグレインフィルタ間の中点 Z_2 軸における温度分布の時間依存性

ここまで, LVD3 回堆積, LVD5 回堆積によるそれぞれ 110 nm, 220 nm の a-Si の μ -Cz 法による結晶化応用の結果を示してきた. これらの試料および LPCVD を用いた場合において, 各フルエンス時に形成された結晶粒の対角線による最

も長い結晶の長さを図3.15に示す. 結晶粒の最大径はLVD5回堆積の膜厚 220 nm のものが最も大きく, 最大径 5.6 μm を示した. しかしこれは膜厚が増加したことで膜が損傷するフルエンスの値も上昇したためである. 一方, LPCVD で形成した 175 nm の a-Si を用いた結晶粒は最大径 3.9 μm であり, 1700 mJ/cm^2 以上のフルエンスを用いることで膜の損傷が生じた. a-Si の堆積手法や膜厚の違いにより結晶化に必要なフルエンスは異なるが, LVD によって体積された a-Si 膜を用いた場合と同程度の結晶粒を得られたことが確認できた. 従って, 液体シリコンを原料として用いた LVD によって体積した a-Si 薄膜は, μ -Cz 法に用いた単結晶成長が可能であり, 真空プロセスで成膜した a-Si 薄膜と同等の結晶化を行う事ができることが示唆された.

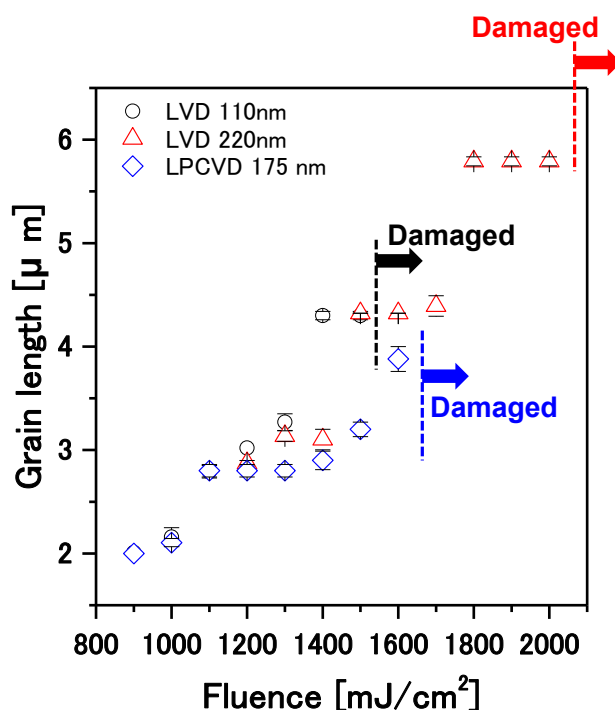


図 3.15 形成された結晶シリコンの最大径の比較

3.5.3 断面評価

本節では 3.5.2 節で評価した LVD5 回堆積による 220 nm の a-Si を μ -Cz 法による結晶成長させた時の断面構造について述べるとともに、新たな問題を提起する。LVD5 回堆積の試料を用いて、レーザー照射のフルエンス 1900 mJ/cm^2 で結晶成長させた試料に対し、TEM による断面構造の確認を行った。断面試料は FIB を用いて切り出し、可能な限りグレインフィルタ上を切り取るように試料を準備した。図 3.16 に TEM による断面観察結果を示す。図 3.16(a)はグレインフィルタの間隔が $9 \mu\text{m}$ 、(b)はグレインフィルタの間隔が $2 \mu\text{m}$ の試料である。結晶粒の大きさは(a)では $4.3 \mu\text{m}$ 、(b)では $2.0 \mu\text{m}$ であり、これは図 3.14 のグラフの結果と一致する。しかし、ここで大きな問題が発見された。(b)の黄色い点線で囲んだ部分を拡大したものを(c)に示す。作製した試料は本来であればタンゲステン/炭素/SG-Si の構造を持っている。しかし、炭素膜と SG-Si の間に一層はっきりと形成されていることがわかる。この部分を更に拡大したものを(d)に示す。炭素と SG-Si の間に形成されていた層は厚さ 50 nm 程度、粒径 30 nm 前後の微結晶に近い poly-Si であった。Poly-Si のよりも基板側の層ではグレインフィルタより単結晶成長が生じているのがわかるため、今回生じた結晶化は図 3.17 に示すモデルであると推測した。

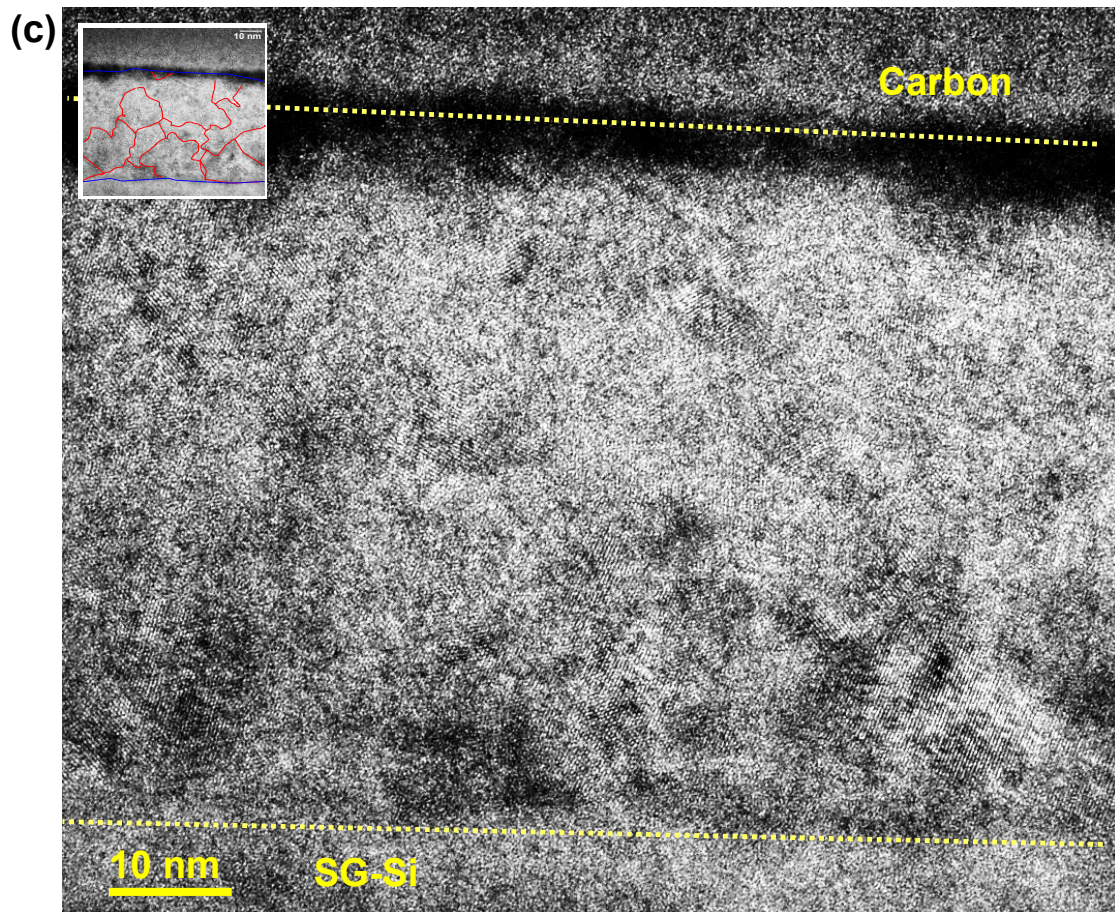
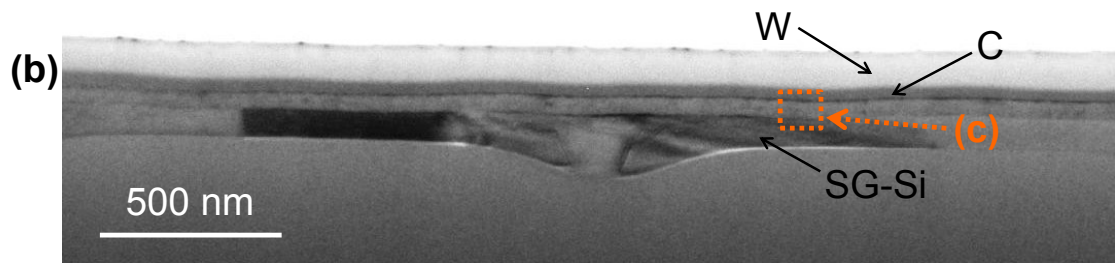
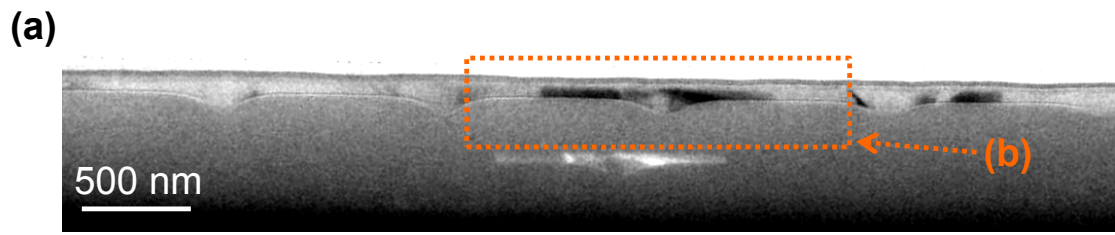


図 3.16 断面 TEM による結晶粒の評価

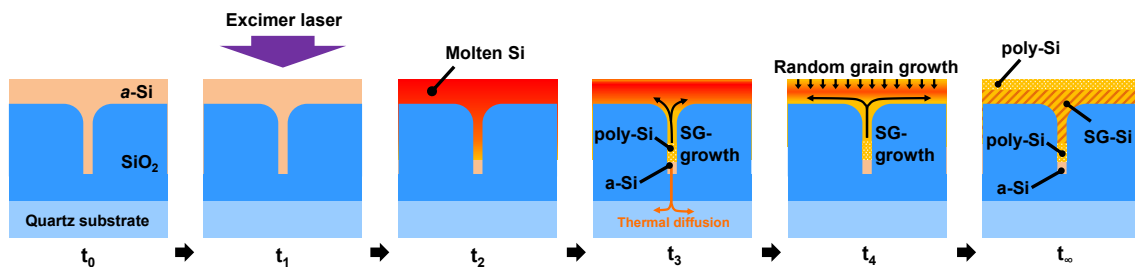


図 3.17 ガラス基板を用いた際に起こりうる poly-Si/SG-Si 二層構造の形成過程

エキシマレーザー照射によってシリコンが熔融したあと、グレインフィルタからの結晶成長が始まる。しかし、基板がガラスであったため、基板側に熱が逃げる影響が少なく、結晶成長が生じるのが遅くなってしまふことから、基板表面側からのランダムな核形成による結晶成長が生じ、poly-Si/SG-Si の二層構造が出来てしまったと考えられる。トップゲート型のトランジスタに応用する場合、表面が poly-Si であるのは望ましくない。そこで、単層結晶膜の形成手法を考案した。

3.6 単層結晶膜の形成

3.5 節では大粒径の結晶粒の形成が確認されたが、同時に表面に poly-Si が形成される場合があることがわかった。そこで、本節では改善案の提起と共に、再度単層の結晶膜の作製に取り組んだ。

3.6.1 Si 基板を用いた結晶化手法の改善

ガラス基板を使用した場合の結晶膜の二層化の問題に対し、図 3.18 に示すシリコン基板を利用した結晶化を用いて改善を行う。シリコン基板はガラス基板に比べて熱伝導性が非常に良い。そのため、グレインフィルタからの結晶成長をより加速させ、試料表面の温度が最も高い状況を作ることによって単層の結晶膜の作製に取り組んだ。

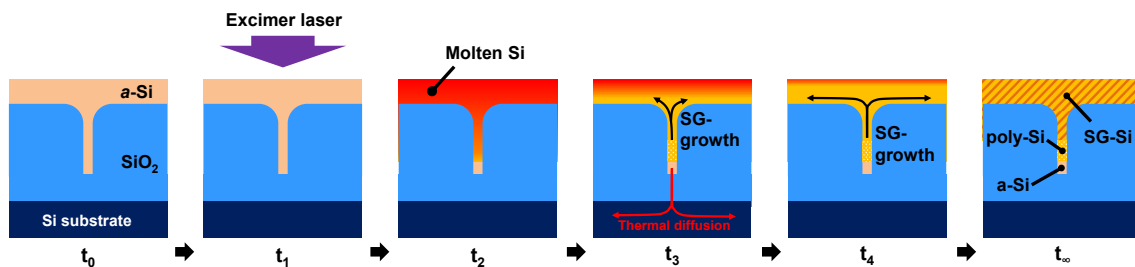


図 3.18 シリコン基板を用いた単層結晶シリコン膜の形成手法

基板を変更した以外，作製手法はこれまでと同様である．a-Si 薄膜は LVD の 3 回堆積で形成した．断面試料から測定した結果，膜厚は 90 nm であった．堆積後，窒素雰囲気中で 500°C，3 時間の焼成を行うことで脱水素化を行った．結晶化は XeF エキシマレーザーを用い，照射フルエンス 1100 mJ/cm² の時に図 3.19 の正形状の結晶シリコン膜を得た．

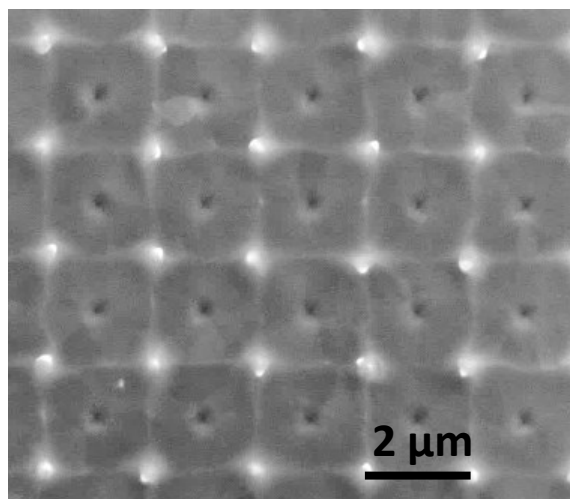


図 3.19 シリコン基板上に形成した SG-Si 薄膜

3.6.2 EBSD による結晶評価

前節で作製した結晶シリコン膜が表面まで単結晶化しているかどうか調べるため，EBSD による結晶方位の評価，結晶粒界の解析を行った．評価を行う前に，対応格子理論について述べる．

結晶粒界は，結晶方位の異なった 2 つの結晶粒の境界によって形成される 2 次元の欠陥であり，結晶粒界における原子配列は，両側の結晶の周期性を反映して，何らかの規則構造（周期構造）をもつ[ref]．対応格子理論（coincidence site

lattice theory) は、粒界をはさむ両結晶の相対方位関係と粒界面の方位から、この周期構造を予測するものである[ref]. 図 3.20 に 2 つの結晶粒 A, B によって形成される結晶粒界面を示す. 結晶構造と格子定数が等しい 2 つの結晶を任意の格子点が重なるように仮想的に重ね合わせると、特定の方角関係にあるときに、周期的な格子点の重なりが生じる. この一致した格子点を対応格子点 (coincidence site) とよび、方位関係に応じて三次元周期構造を形成する. この時、形成された対応格子の単位胞の体積を元の結晶格子の単位法の体積で割った数値を Σ 値と呼び、2 つの結晶粒の格子点の対称性を表す指数として用いられる. Σ 値は必ず奇数の値をとり、仮に Σ 値が偶数になった場合はその数値を $2n$ で割って奇数としたものと等価となる. 結晶粒界が対応格子点を含むような方位に存在する場合、この結晶粒界を対応粒界と呼び、 Σ 値を用いて結晶粒界の対称性を評価することができる. Σ 値がより小さい程結晶粒界の対称性は高く、粒界エネルギーは小さくなる. $\Sigma 1$ は結晶方位が全く同じ結晶粒によって形成された結晶粒界であることから単結晶と同義であり、実質的に最も小さい Σ 値は $\Sigma 3$ となる.

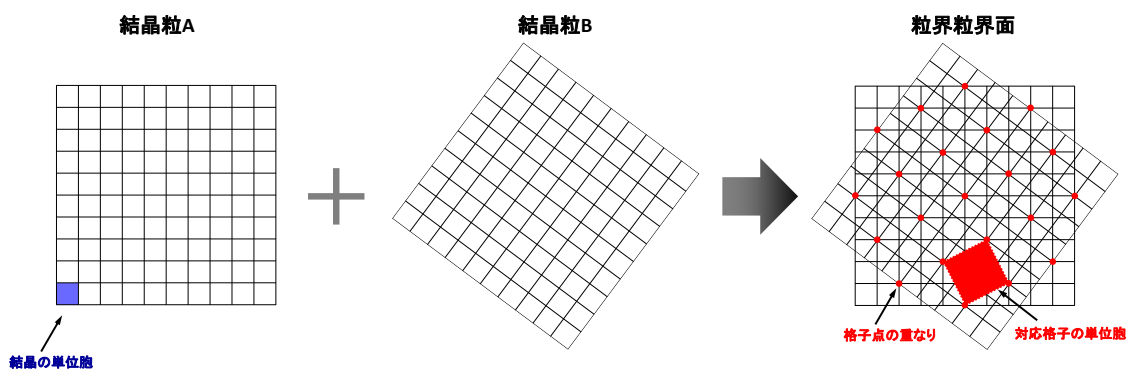


図 3.20 2 つの結晶粒によって構成される粒界面と対応する対応格子の概念図

多結晶 Si では $\Sigma 27$ より大きな粒界になるとその対称性が小さく、また格子点の周期も大きくなるため、電気的特性などの物性に大きな違いが見られなくなる. そのため、このような粒界は周期的な対応格子を殆ど持たないランダム粒界として一義的に分類される. 先行研究により、多結晶 Si における Σ 値別の電気的特性が調べられており、次のことが報告されている[ref10]. Σ 値が大きい粒界ほど電気的に活性であり、ランダム粒界は特に活性となる. これは結晶粒界においてキャリアが移動する際にトラップ等による散乱を引き起こすことを意味する. また、 $\Sigma 3$ 粒界は極めて不活性な粒界であり、電気的特性にはほぼ影響を及ぼさない. 対応格子は元の結晶格子と相似形になるため、対応粒界同士が交わってできる粒界や対応粒界が分かれてできた 2 本の粒界は対応粒界となる.

[ref]そして、そのような粒界の Σ 値は図 3.21 のような関係にある。 Σa_b の粒界と Σa_c の粒界が交わり Σx の粒界が形成されたとすると、 $x = a_b \times a_c$ または、 $x = a_b / a_c$ の関係が成り立つ。

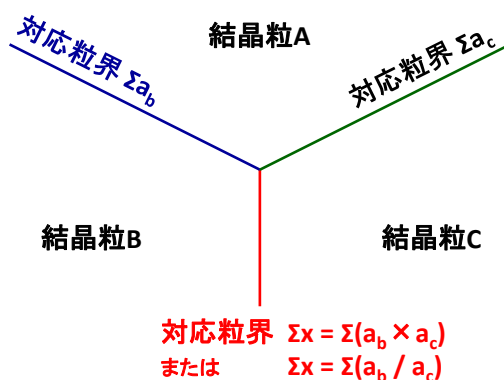


図 3.21 対応粒界同士によって形成される結晶粒界

※図が 2 つ挿入されたのですべて直す事。

図 3.20 にレーザー照射のフルエンス $800 \sim 1200 \text{ mJ/cm}^2$ で作製したそれぞれの試料における結晶面方位と結晶粒界分布を示す。結晶の面方位分析の結果、結晶の面方位が測定できたことから、グレインフィルタからの結晶成長による単層の結晶シリコン膜が形成できていることがわかった。しかし同時に、今回作製した結晶粒は全ての試料において単結晶ではないことが示された。グレインフィルタが存在する部分から放射状に様々な方位に様々な結晶面で結晶成長が生じている。これらの結晶粒に対し、図 3.20 下段の結晶粒界分布を調べた。図中に示されていない結晶粒界は全てランダム粒界であり、ここで結晶粒界として定義しているのは $\Sigma 3$, $\Sigma 9$ の対応粒界および、その他全ての対応粒界をまとめたものである。更にこれに加えて、結晶の回転角が 60 度の(111)面双晶境界、回転角が 38.9 度の(110)面双晶境界についても定義し、解析を行った。結晶粒界の分布を調べたところ、結晶内部に存在する結晶粒界の殆どが(111)面双晶粒界、(110)面双晶粒界、 $\Sigma 3$ 対応粒界、 $\Sigma 9$ 対応粒界であった。一見、ランダムな面方位の結晶が並んでいるように見えるが、(111)面や(110)面を共有して反転した双晶が並んでいることになる。これらの結晶粒界および $\mu\text{-Cz}$ 法の結晶成長のメカニズムについて考察した。

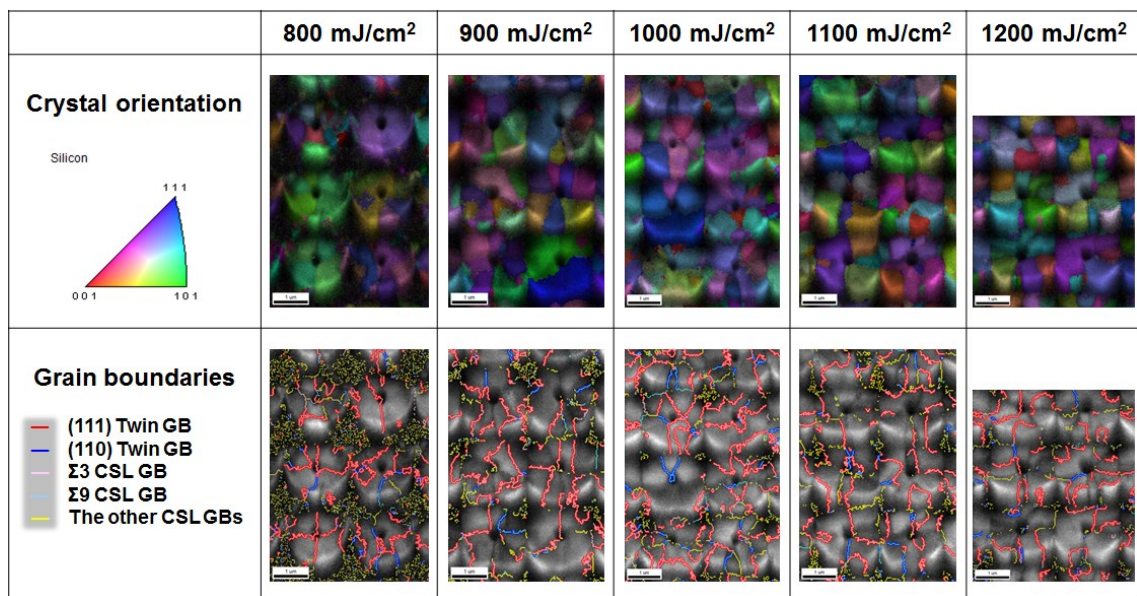


図 3.20 EBSD による結晶の面方位と結晶粒界分布

3.6.3 結晶成長と双晶粒界の形成過程

本節では、 μ -Cz 法によって形成された双晶で構成された結晶粒について、形成されるメカニズムを考察する。図 3.21 にシリコン基板および LPCVD 法により堆積した a-Si を用いて μ -Cz 法による結晶成長（結晶化条件：XeF エキシマレーザー， $1500\text{mJ}/\text{cm}^2$ ，1shot）を行った試料の断面 TEM の結果を示す。図 3.21(a) のグレインフィルタ内部において、a-Si の充填がされていない空洞領域、a-Si の領域、そして poly-Si が形成されている領域があることが分かった。結晶格子の回折像 A、B より a-Si および poly-Si であることが示されている。レーザー照射により溶融、再結晶化した poly-Si はグレインフィルタ上部の方へと結晶成長を進める。図 3.21(b) に形成されている結晶粒界を示す。これは、グレインフィルタ内のポリシリコンのうち、結晶核としてそれぞれ違う方位を持った結晶が別々にグレインフィルタ内部から外部に成長し、ぶつかり合って形成された結晶粒界である。そのため回折像 C と F ではそれぞれ異なる 2 つの層が被って見える。(b) の右側に位置している結晶はそのまま単結晶成長を進め、(c) の領域まで結晶成長を進める。この時、図中に示す $\Sigma 3$ 対応粒界が形成されているが、これが(111)面双晶粒界である。回折パターン D と E は結晶粒界を挟んで反対側に位置しているが、回折パターンは同一のものが観察できた。そして最後に隣り合うグレインフィルタからの結晶成長とぶつかり、ランダム粒界を形成する。(111)面双晶が形成される理由は明らかにはなっていないが、グレインフィルタの形状が原因であると推測する。グレインフィルタ内部において、結晶成長は縦方向から横方向へとただらかに方向を変えながら進む。この時、グレインフィルタの曲線部分に対して接線を引くように結晶成長は進むが、この接線を双晶の境界として外側に反転した結晶相が成長してしまうのではないかと考える。

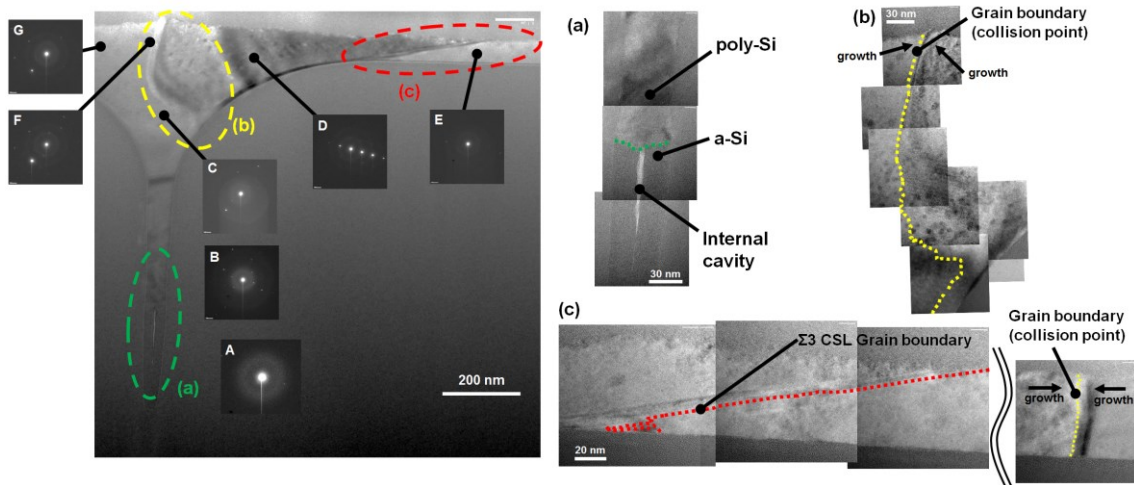


図 3.21 断面 TEM による結晶成長の分析

また、(110)面双晶粒界の形成についても考える。図 3.22 に μ -Cz 法により形成された双晶(a)とその結晶粒界のマッピング(b)を示す。(a)の左側の結晶粒について考える。グレインフィルタ内部から結晶成長した結晶は **Original crystal** として左上方向に結晶成長し、隣の結晶粒と衝突して結晶成長を終えている。この時、グレインフィルタの位置から四方にそれぞれ双晶が形成されており、それぞれ (111) Twin, (111) Twin', (111) Twin'', (111) Twin''' とする。Original crystal がもつシリコンの(111)面を共有して反転するため、形成される結晶粒は合計 8 通り考えられる。(111) Twin' と(111) Twin'' は別の位置に存在しているが、それぞれ Original crystal から同じ(111)面で双晶が形成されたために、同じ方位を持っている可能性が高い。また、8 通りの(111)面で反転した結晶の成長同士が衝突するとき、a 軸、b 軸、c 軸のいずれかを打ち消けすことになる。よって、(111)面の双晶粒界どうしが交わったところは青色で示す(100)面の双晶粒界かつ $\Sigma 9$ 対応粒界が形成されることになる。

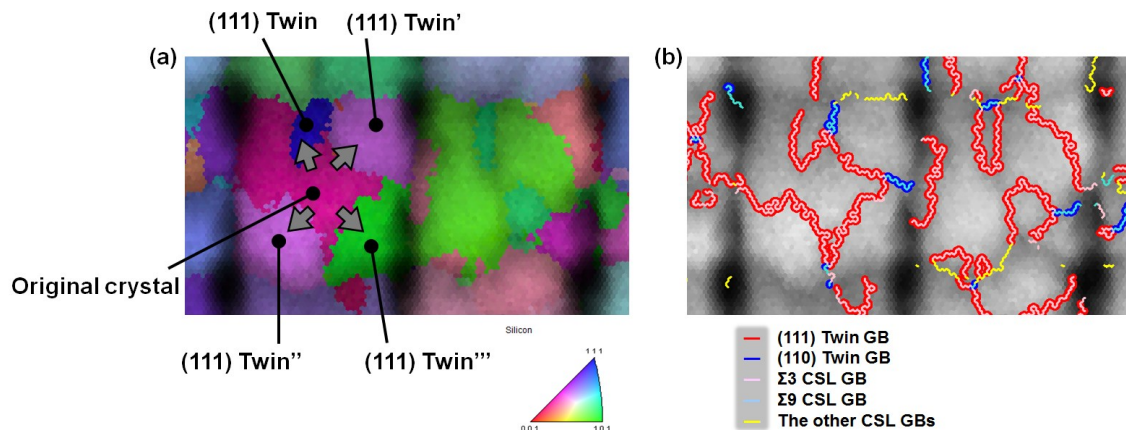


図 3.22 (111)面双晶結晶の発生と結晶粒界評価

以上の考察から、グレインフィルタを用いた結晶成長では図 3.23(a)~(d)に示す様に大きく分けて 4 つの結晶粒界形成過程があると考えられる。(a)の結晶粒界を生じない完全な単結晶が成長する場合、(b)のグレインフィルタ内部から別々の結晶粒が単結晶成長してランダム粒界もしくは何かしらの対応粒界を持った結晶粒が生じる場合、(c)のグレインフィルタの開きによって(111)面双晶粒界が形成される場合、そして 8 通り考えられる(111)面双晶がそれぞれ成長した後にぶつかって(110)面双晶粒界が形成される場合。(b)においてランダム粒界が出来る場合を除いて、 μ -Cz 法により形成した結晶粒は双晶の集合体である。つまり、これらの結晶粒界は主に $\Sigma 3$, $\Sigma 9$ の双晶境界であるために、3.6.2 節に示す通り、結晶粒界を挟んだ 2 つの Si の結晶は境界面において周期的に共有した Si 原子が多く、高品質な四角い形状の疑似結晶粒を形成できているとみなすことができる。よって TFT のチャンネルへと応用する際、格子状に配置されたランダムな結晶粒界および内部に poly-Si や a-Si を有するグレインフィルタの位置を避けた位置にチャンネル領域を配置することで、チャンネルを流れるキャリアはランダムな結晶粒界によって散乱されず、一般的な poly-Si を上回る電気特性が得られると推測する。

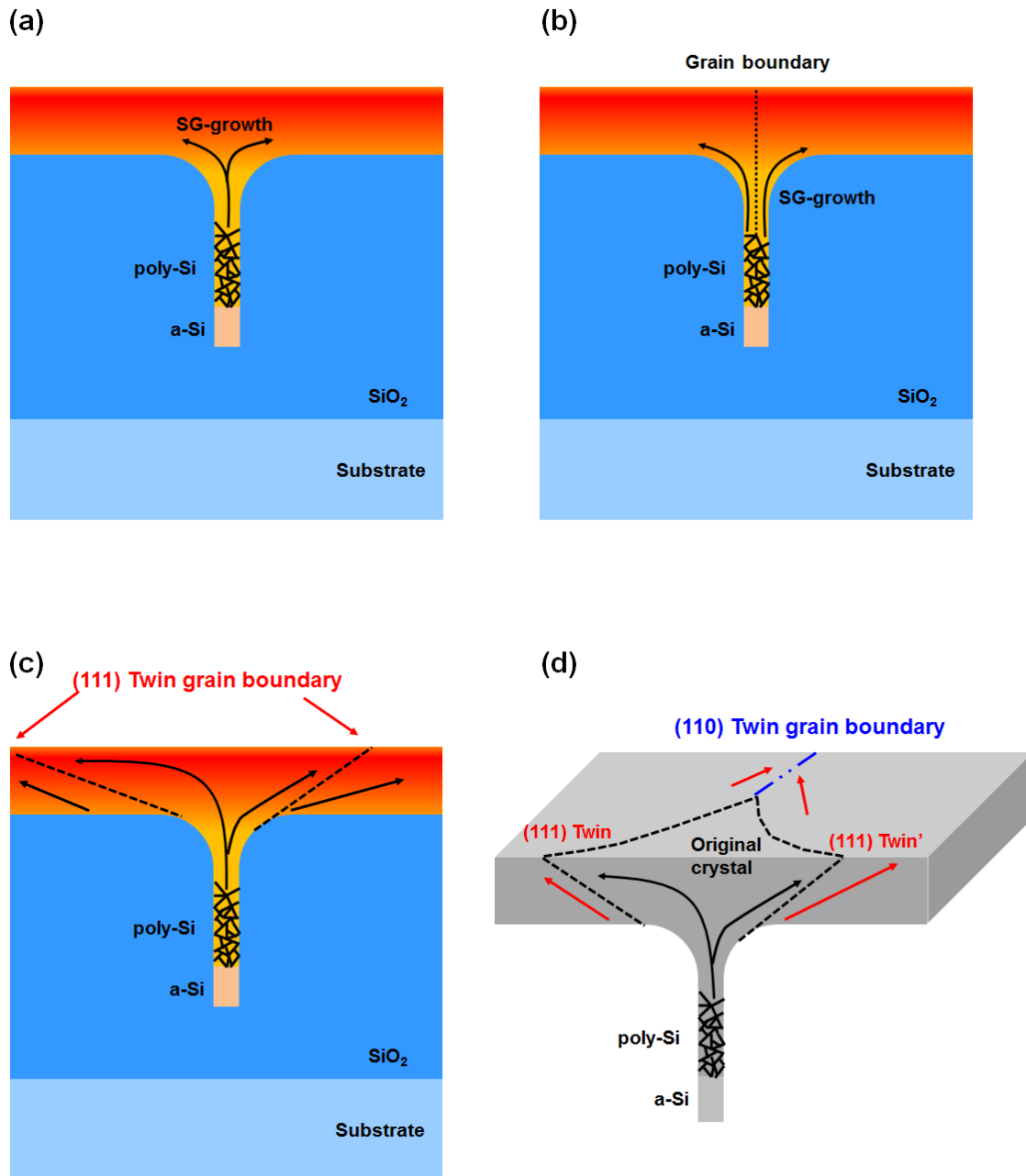


図 3.23 結晶粒界形成のメカニズム

3.6.4 ラマン分光法による結晶性評価

本節では最後にシリコン基板を用いて LVD 3 回堆積によって形成された a-Si に μ -Cz 法で単結晶化した結晶シリコン膜の結晶性の評価を行う。試料は図 3.19 と同じものであり、結晶化に使用したフルエンスは 1100 mJ/cm^2 である。ラマン測定を行うにあたって、ラマン測定のビームスポットが $1\sim 2 \mu\text{m}$ であったことから、完全な単結晶部分のみの評価を行うのは難しい。そこで、図 3.24 に示す①グレインフィルタ上、②グレインフィルタと大結晶粒界(4 方向から結晶成長が衝突する点)、③グレインフィルタ間の結晶粒界上、④大結晶粒界について測定を行った。図 3.25 に測定したラマンスペクトルを示す。測定点①、②、③は同一の波数でピークをもっているが、④のみ高波数側にシフトする結果となった。それぞれの測定結果についてピーク波数、半値全幅(FWHM)、結晶化率を求め、表 3.2 に示す。

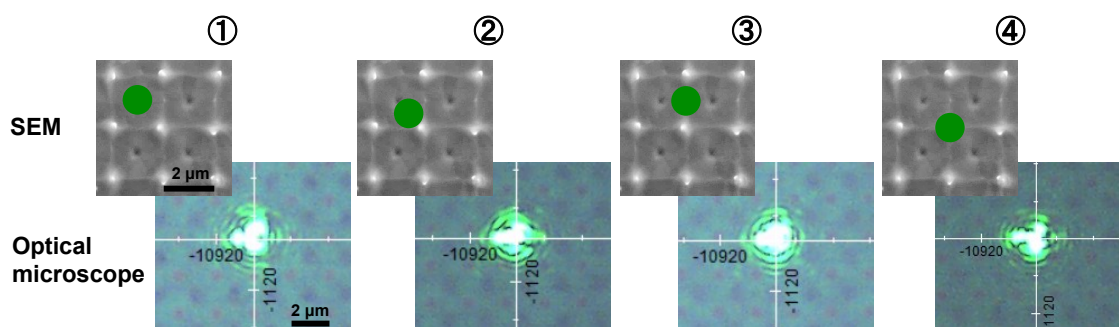


図 3.24 ラマン分光法により測定した箇所

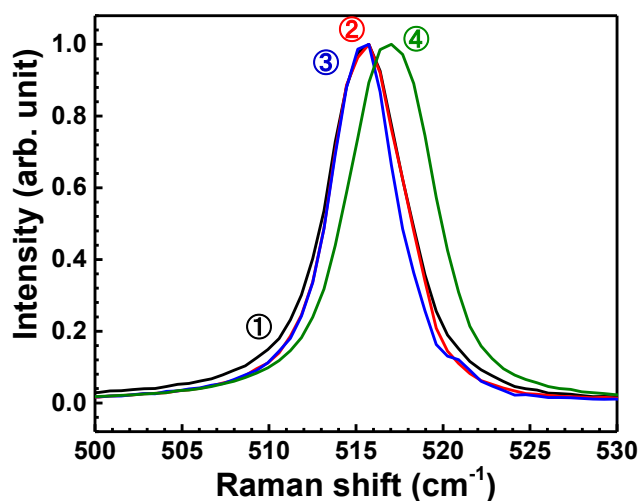


図 3.25 ラマン分光法による結晶シリコンピークの評価

表 3.2 各測定点における結晶性評価

Measured area	①	②	③	④
Peak position [cm ⁻¹]	515.6	515.6	515.4	517.0
FWHM [cm ⁻¹]	5.2	5.0	4.4	5.7
Crystalline fraction	0.91	0.93	0.97	0.94

①～④のうち、FWHM、結晶化率が最も高かったのは結晶粒界上を測定した③であった。グレインフィルタ内部に a-Si や poly-Si 成分が多く含まれているため、これらと大結晶粒界を避けた位置である③が良好な結果を示したといえる。特に①はグレインフィルタ上を測定しているため、FWHM も結晶化率も②に劣った結果となる。一方、基板等に用いられる結晶シリコンの FWHM が 4.0 cm⁻¹ 程度、通常の poly-Si が 5.0 cm⁻¹ であることから、③は結晶粒界を含んでいるにも関わらず半値幅 4.4 cm⁻¹ と非常に結晶性が良い事がわかる。つまり、測定点に関わらず、本手法で形成した SG-Si の結晶性は極めて高いと評価する。④のピーク位置の違いは結晶の引っ張り応力が緩和したためであると推測する。レーザー結晶化により形成された結晶シリコン薄膜は急激に結晶が冷えることで体積が小さくなり、膜全体に引っ張り応力が発生することでラマンピークが低波数側にシフトする。しかし、④の測定点の場合、四方からの結晶成長が衝突しあい、基板に対して垂直方向に結晶成長が伸びて結晶化が終了している。そのため、垂直方向に対する堆積変化の応力が緩和できるため、高波数側に少しシフトしていると推測できる。

3.8 結言

本章では液体シリコンである CPS を出発材料としてスピコート法, LVD 法それぞれの手法で a-Si 膜を形成し, μ -Cz 法を用いることでその単結晶化を目指した. スピコート法では膜中不純物によってレーザー照射で膜の損傷が生じ, 単結晶化は実現できなかったが, LVD 法を用いた場合では最大 $5.6\mu\text{m}$ の長さを持つ結晶粒を, 位置制御を伴って形成することができた. しかし, ガラス基板の使用により表面に poly-Si が形成されてしまうことが確認されたため, 基板に熱を逃がしやすいシリコン基板を使用し, 単層の結晶シリコン膜の形成に成功した. 作製した結晶粒は結晶粒内に双晶を幾つも有しており, 見かけ上は単結晶粒に見えないが, (111)面や(110)面の双晶の集合体であるため, 疑似単結晶が形成できているといえる. 結晶性についてラマン分光法を用いたところ, 結晶シリコンに近い高い結晶性を有した結晶シリコン膜が形成出来ていることがわかった.

4 章 Liquid Vapor Deposition 法および μ -Czochralski 法を用いた結晶 Si TFT の作製

4.1 諸言

3 章では液体シリコン原料である CPS を用いて結晶 Si 膜の形成に取り組んだ。しかし、IoT に向けたウェアラブルデバイスを始めとするフレキシブルな半導体素子を作製するためには、作製温度を 400°C 以下に下げなければならない。結晶シリコンを用いた TFT の作製には a-Si 薄膜の成膜、脱水素処理、ドーパント活性化アニール、欠陥不活性化アニール等まだまだ解決しなければならない問題が残っている。本章では LVD 法および μ -Cz 法により形成される結晶 Si 薄膜を用いて、更に 350°C 以下の低温プロセスのみを用いた結晶 Si TFT の作製を目指す。

4.2 作製方法

前章では 400°C の LVD 法により形成した a-Si 膜を 500°C の窒素雰囲気中で 3 時間焼成することで脱水素処理を行ったのちに μ -Cz 法により結晶 Si 膜の形成を行った。しかし、本章では 350°C より高い熱処理は使用しない。そこで、最高プロセス温度を 350°C に抑えた結晶 Si TFT 作製手法を表 4.1 に示す。基板には (100)Si 基板を利用した。 μ -Cz 法により結晶シリコン薄膜を形成するまでの工程も低温プロセス化する必要がある。そこで、LVD 法による a-Si 薄膜の形成は、a-Si を形成できる最低温度 350°C で行った。a-Si 薄膜の脱水素処理は連続波のグリーンレーザー(YVO4:Nd, 波長 532 nm)を用いた。ドーピング後の活性化アニールは通常 600°C で 6 時間焼成しなければならないが、KrF エキシマレーザー照射によって室温下で行った。欠陥不活性化処理は通常 450°C の窒素/水素雰囲気中で焼成を行うが、 350°C で処理を行った。

表 4.1 最高温度を 350°C に抑えた結晶 Si TFT の作製手法

工程	プロセス	温度
グレインフィルタ形成	TEOS-CVD	350°C
a-Si:H堆積	Liquid vapor deposition	350°C
脱水素処理	CW-green laser	<350°C
レーザー結晶化(μ -Cz)	XeF excimer laser	<350°C
Siアイランド形成	Photolitho. & dry etching	150°C
ゲート絶縁膜堆積	TEOS-CVD	350°C
ゲート電極堆積	Al/Si(99%/1%) Sputtering	50°C
ゲート電極形成	Photolitho. & dry etching	150°C
S/D領域 イオン注入	Ion implantation	R.T.
ドーパント活性化	KrF excimer laser	<350°C
S/D電極堆積	Al/Si(99%/1%) Sputtering	50°C
S/D電極形成	Photolitho. & dry etching	150°C
保護膜形成	TEOS-CVD	350°C
欠陥不活性化処理	Furnace anneal (N ₂ /H ₂ gas)	350°C

4.2.1 連続波グリーンレーザーを用いた脱水素処理

Si 基板上にグレインフィルタを形成し、その後 350°C の LVD で 4 回堆積を行った a-Si 薄膜(膜厚 150 nm)の試料に対し、波長 532 nm の連続波グリーンレーザーを用いた焼成(CW-GLA)を用いて脱水素処理を行った。図 4.1 に概念図を示す。a-Si はグリーンレーザーの 532 nm の波長を吸収することができる。吸収することで温度が上昇し、その熱によって脱水素処理が行えるか検討を行った。

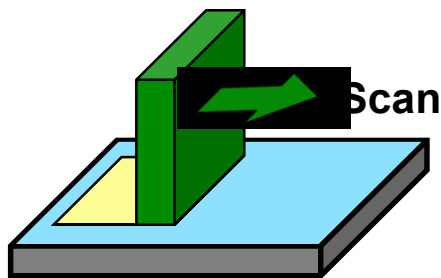


図 4.1 GLA による脱水素処理

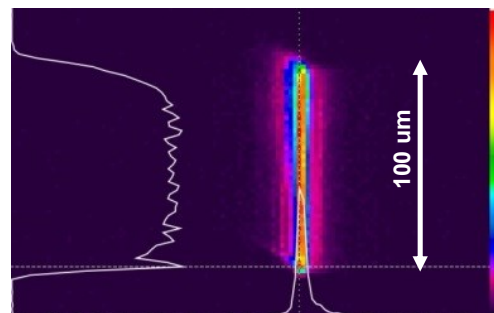


図 4.2 使用したグリーンレーザーの
ビームプロファイル

図 4.2 に今回使用したグリーンレーザーのビームプロファイルを示す。トップフラットの形状をしており、スキャン照射した際に焼成ムラが生じないようにビーム幅の 1/2 が再度照射されるようにステップ幅を 50 μm とした。スキャン速度は 1.5 mm / sec, ビームの出力は 6~12 W とした。また、比較の為、窒素雰囲気中で 500°C, 3 時間焼成を行った試料も作製した。

脱水素処理を行った試料に対して SIMS を用い、水素量の変化を観察した。図 4.3 に結果を示す。a-Si の領域内において、堆積直後の As depo の薄膜内の水素量に対して、8 W 以上の出力で脱水素処理を行うことで、500°C で焼成した場合と同等か、それ以上の水素低減の結果が得られた。SIMS のカウントで 1/100 以下になっているため、膜中に含まれる水素量は確実に 1% 未満である。

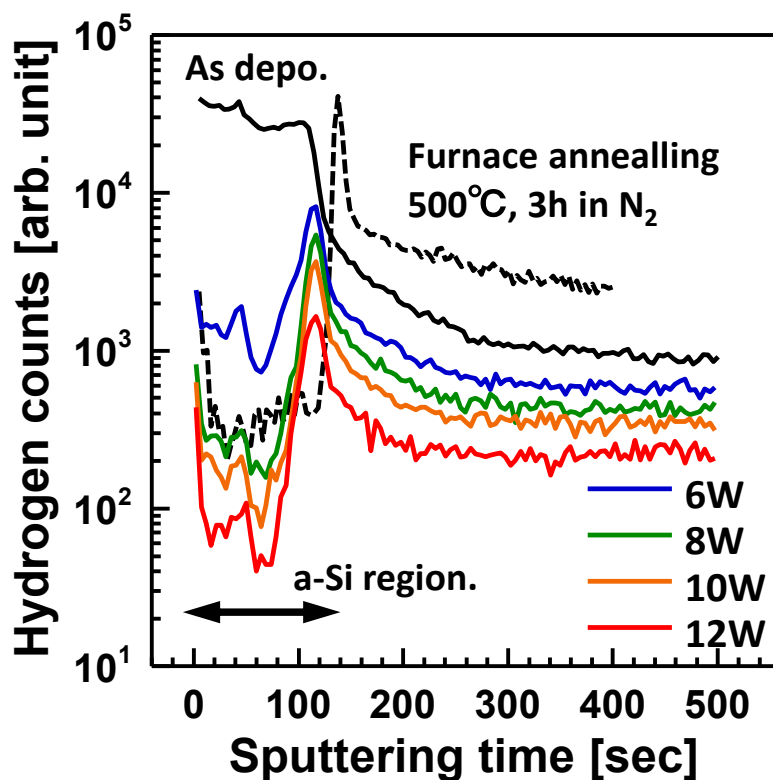


図 4.3 CW-GLA による脱水素処理膜の SIMS 評価

4.2.2 μ -Cz 法による単結晶化

脱水素処理を行った a-Si 薄膜に対して XeF エキシマレーザーを用いた結晶化を行った。基本的な照射条件は 3 章と同じであり、フルエンスは 1200 mJ/cm^2 、照射回数は 1 回で SG-Si の形成を行った。図 4.4、表 4.2 に結晶化前後でラマン測定を行った結果を示す。CW-GLA による脱水素処理によって少し結晶化が生じており、 μ -Cz 法による結晶化によって第三章と同じ $\text{FWHM} = 4.4 \text{ cm}^{-1}$ の完全な結晶 Si 薄膜形成することができた。

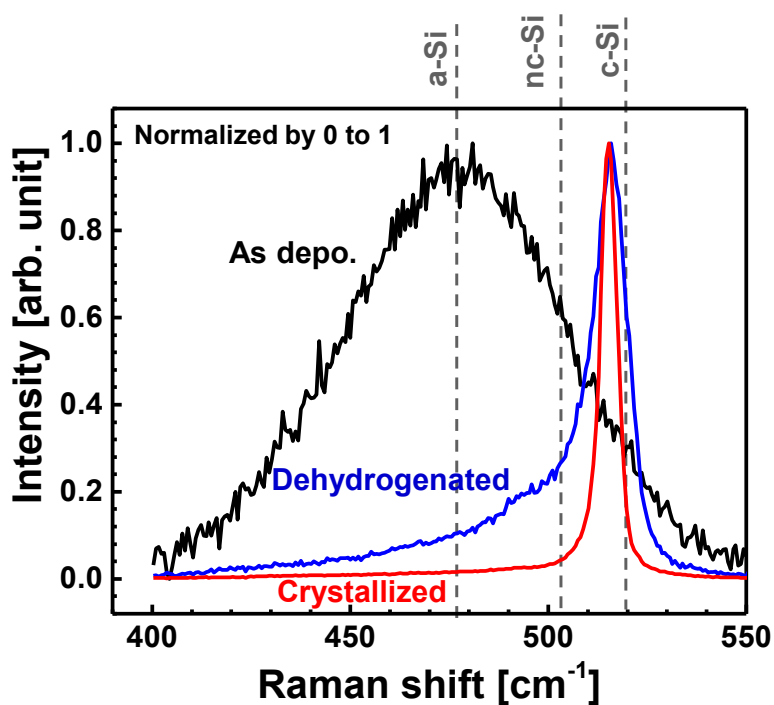


図 4.4 レーザー照射前後のシリコン膜のラマンスペクトル

表 4.2 ラマン測定結果

	Peak [cm^{-1}]	FWHM [cm^{-1}]
Asdepo.	476	65
Dehydrogenated	515.9	11.0
Crystallized	515.4	4.4
c-Si (ref.)	520	4.0

4.2.3 トランジスタ素子の作製

作製した結晶 Si 膜に TEOS-CVD を用いて 350°C でゲート絶縁膜の SiO_2 を 50 nm 堆積した。更にゲート電極を Si が 1% 含まれた Al で形成し、その後ソースドレイン領域にリンを注入(加速エネルギー 90 keV, ドーズ量 $1.2 \times 10^{15} \text{ cm}^{-2}$) することで n 型領域を形成した。その後, KrF エキシマレーザーを用い, フルエンス 400 mJ/cm^2 で 1 shot の ELA を行うことで室温条件におけるドーパント活性化アニールを行った。その後, ソースドレイン領域に電極を形成し, 保護膜として TEOS-CVD により 350°C で SiO_2 を 800 nm 堆積, 最後に欠陥不活性化処理として N_2/H_2 雰囲気下で 350°C, 3 時間の焼成を行い, 素子を作製した。作製した素子の構造を図 4.5 に示す。今回作製した素子の中で最も小さい素子は図中に示す $W/L = 1 \mu\text{m} / 1 \mu\text{m}$ のものである。

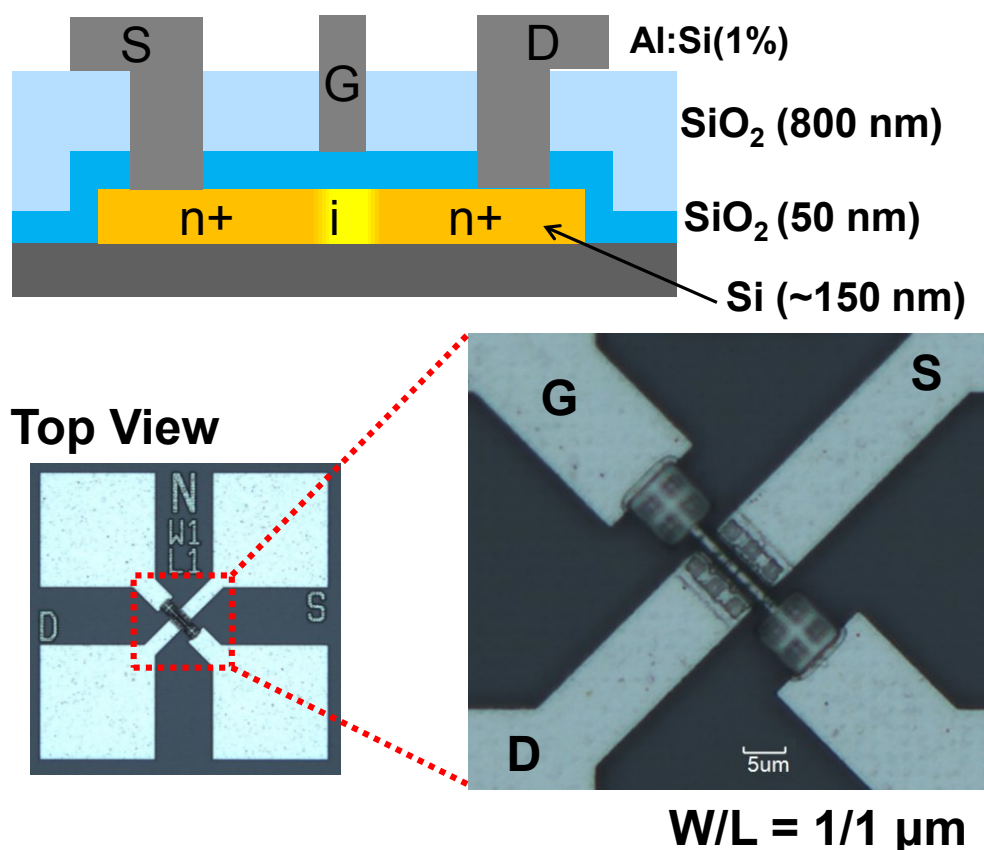
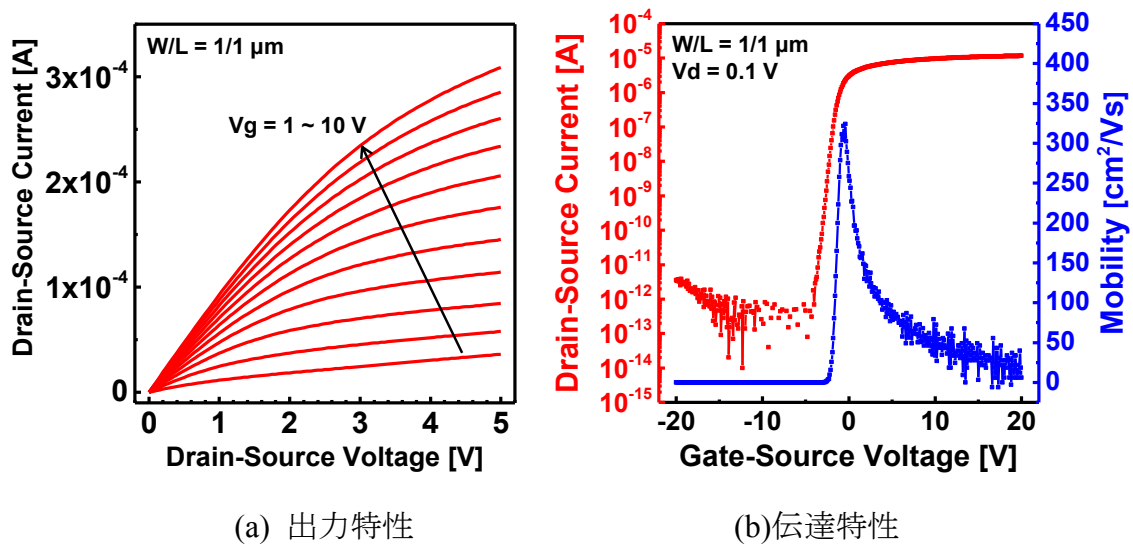


図 4.5 LVD 法および $\mu\text{-Cz}$ 法を用いて低温作製した結晶 Si TFT の素子構造

4.3 電気特性評価

4.3.1 トップデータの評価

4.2 節で作製した結晶 Si TFT について、そのトランジスタ特性の評価を行った。図 4.6(a)に出力特性、図 4.7(b)に伝達特性を示す。今回 CPS を原料とした LVD 法によって成膜、 μ -Cz 法により結晶化された Si 薄膜は 350°C 以下のプロセスのみを使用して TFT を作製することに成功した。出力特性は良好に立ち上がっていることから、 350°C 以下のドーパントの活性化アニールおよび欠陥不活性化処理により十分なオーミックコンタクトが取れていることがわかる。また伝達特性ではゲート電圧 0 V 付近で急峻なスイッチング動作を示し、 10^8 程度の ON/OFF 比があることがわかる。この時のサブスレッシュホールドスイングは 0.4 V/dec. 、閾値電圧は -1.5 V であり、作製したトランジスタの電界効果移動度は最高で $325\text{ cm}^2/\text{Vs}$ を示した。通常、最高温度 600°C で作製する poly-Si TFT で移動度 $100\text{ cm}^2/\text{Vs}$ 程度であるため、今回作製した結晶 Si TFT は μ -Cz 法によって形成される良質な双晶の結晶による高い電気特性を示した。



(a) 出力特性 (b)伝達特性
図 4.6 350°C 以下のプロセスのみで LVD 法と μ -Cz 法を用いて
作製した結晶 Si TFT の電気特性

4.4 結晶粒界が及ぼす影響

μ -Cz 法による結晶シリコンの形成は、その結晶粒内に素子を作製することで高い電気特性を得る事ができる。しかし、同時に形成される格子状のランダムな結晶粒界が素子特性にどのような影響を与えるのかについては全く議論が行われていない。そこで、故意にチャンネル領域に結晶粒界を含む素子を作製し、位置制御された結晶粒界についてどれだけ電気特性が低下するのかを調べた。

図 4.7 に μ -Cz 法により形成された結晶粒に対するトランジスタのチャンネル領域の配置方法を示す。素子を結晶粒界に対して斜め 45° に配置することにより、電流の向きに対する結晶粒界の角度を一定とした。作製したトランジスタは $W/L = 4 \mu\text{m}/4 \mu\text{m}$, $W/L = 8 \mu\text{m}/4 \mu\text{m}$, $W/L = 8 \mu\text{m}/8 \mu\text{m}$, $W/L = 16 \mu\text{m}/8 \mu\text{m}$ の四種類ある。

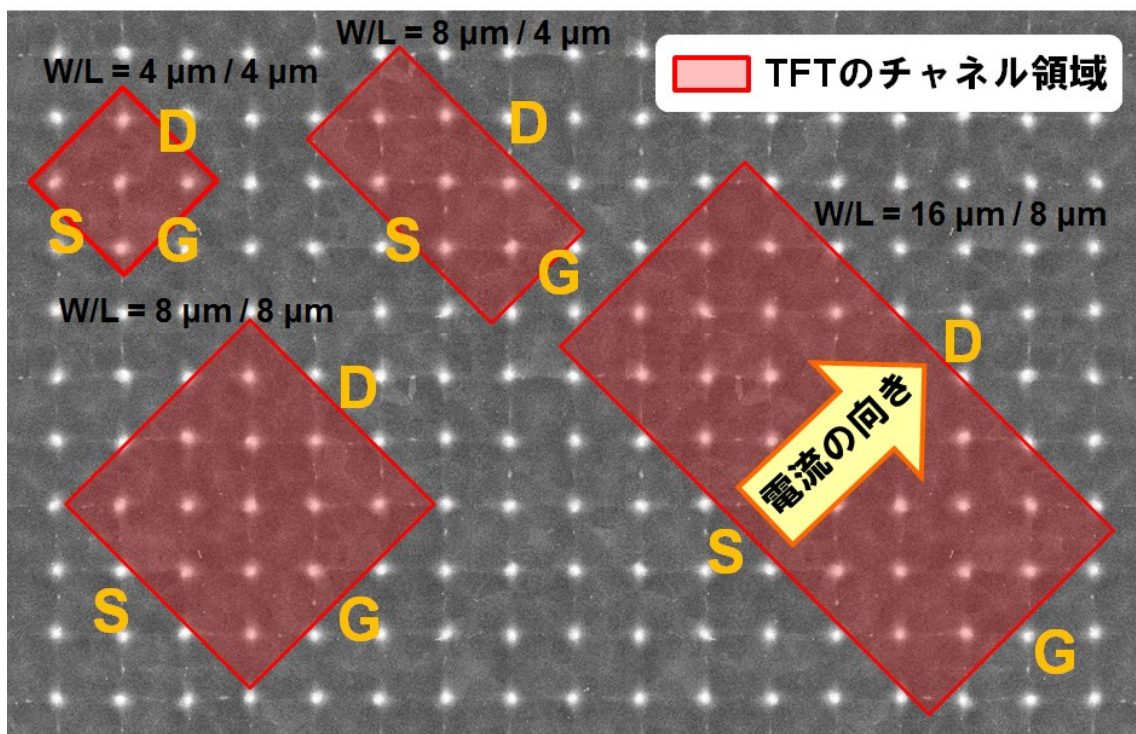


図 4.7 μ -Cz 法により形成された結晶粒に対する TFT のチャンネル配置

この時、チャンネル内でのキャリアの流れについて考える。n型のトランジスタであるため、キャリアである電子はソース側からドレイン側へと流れる。この時のキャリアの流れ方を図 4.8 に示す。一般的に、50nm 以下の結晶粒の小さな poly-Si TFT では、結晶粒界同士が交わったポテンシャル障壁の高い点を避けて結晶粒界に対して垂直にキャリアが流れるため[ref]、ソースからドレインへと流れる実行チャンネル長は設計上のチャンネル長よりも長くなる。つまり、通常の poly-Si TFT や今回作製した格子状の結晶粒界についても同様にポテンシャル障壁の高い結晶粒界同士が交わった点を避け、結晶粒界に対して垂直にキャリアが流れることになる。よって図 4.8 中の白点で示される大きな結晶粒界は無視して考える事ができる。また、作製したチャンネル領域に対して格子状のランダムな結晶粒界をキャリアが通過する回数は、図 4.8 のチャンネル長に対して多くて 4 回であり、小粒径の poly-Si と比べて極めて少ないことがわかる。また、結晶粒界に対して垂直にキャリアが通過すると考えることで、ランダム粒界は図 4.9 右に示す様に 45 度傾斜ではなく、キャリアの流れる方向に対して垂直にランダム粒界が存在していると近似することができる。このとき、チャンネル領域内の実効的なランダム粒界の量を算出すると

$$\text{ランダム粒界の実効的な量} = \text{ランダム粒界の合計の長さ} \times \sin 45^\circ$$

で表すことができ、キャリアが流れる方向に対して存在するランダム粒界の平均の数はこれをチャンネル幅で割った値となる。

また、作製したトランジスタの伝達特性を図 4.10 に示す。W/L の比が 1/1 の素子で比較したところ、チャンネル領域が広がることで電界効果移動度が顕著に低下した。そこで、作製した各 TFT におけるランダム粒界の数および、その電気特性を表 4.3 に示す。

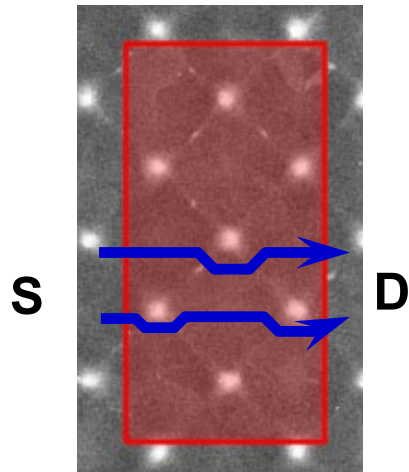


図 4.8 チャンネル内部におけるキャリアの流れ方

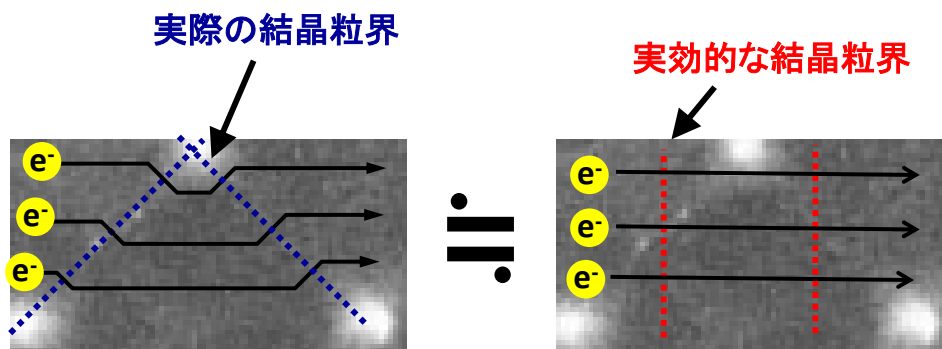


図 4.9 45 度傾斜した結晶粒界における実効的な結晶粒界の概念図

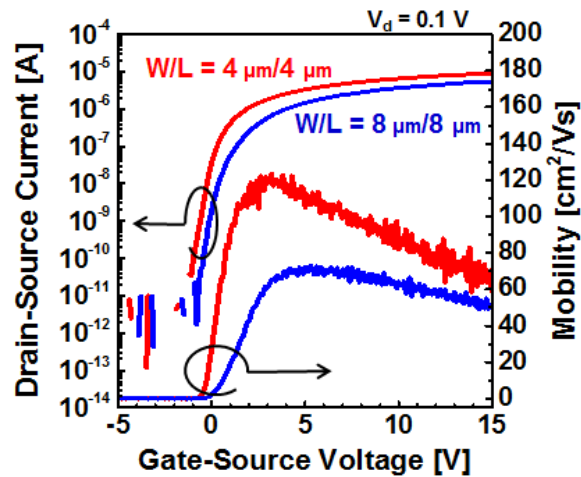


図 4.10 チャンネル領域の変化による
素子特性の変化

表 4.3 作製した素子毎の電流方向に対する
ランダム粒界の数と電界移動度の関係

W/L [μm/μm]	電流方向に対する ランダム粒界の数	移動度 [cm ² /Vs]
4/4	3	129 ± 16
8/4	2.6	115 ± 7
8/8	5.6	77 ± 10
16/8	5.7	81 ± 37

ここで、粒界によって散乱されない状態の移動度を μ_0 、ランダム粒界を越える度に減少する電界効果移動度の減少率を A 、ランダム粒界の数を X としたとき、

$$\mu_{FE} = \mu_0 \times (1 - A)^X$$

と表すことが出来る。この式に表 4.3 のランダム粒界の数と電界効果移動度を代入して連立方程式を立て、解くことで、 μ_0 の値は 180~220 cm²/Vs、 A の値は 0.13~0.19 の値をとることがわかる。

つまり、350℃以下のプロセスのみを用いた本手法で形成されたランダム粒界一つにつき、電界効果移動度は約 16%減少すると見積もることができる。

しかし、この計算手法は格子散乱や不純物散乱、界面の散乱など、様々な散乱要素を含めずに計算を行っている。これらの散乱因子はランダム粒程の大き

な影響ではないと推測するが、正確に計算するためには、チャネルの W 依存性や L 依存性、結晶粒界を含む素子と含まない素子を直接比べる必要がある。

また、4.3.1 節で作製した結晶 Si-TFT の移動度は、実効的な結晶粒界をキャリアは 2 度越えることになる。この時の μ_0 の値を先程求めた減少率 A を用いて計算すると、

$$\mu_0 = 325 \text{ cm}^2\text{V}^{-1}\text{s}^{-1} / (1-0.16)^2 = 461 \text{ cm}^2/\text{Vs}$$

と表すことができる。しかし、チャネル領域の W/L が $1 \mu\text{m} / 1 \mu\text{m}$ の μ_0 の値は W/L が $4 \mu\text{m} / 4 \mu\text{m}$ 以上の場合に比べて 2 倍以上の値を示している。先行研究において、 $\mu\text{-Cz}$ 法によって作製された結晶シリコン TFT の電界効果移動度はチャネルの W/L が $1 \mu\text{m} / 1 \mu\text{m}$ の時、およそ $450 \text{ cm}^2/\text{Vs}$ を示すと報告されている [ref]。よって上記 $\mu_0 = 461 \text{ cm}^2/\text{Vs}$ の値は近い値を有していることから、信頼性が高いと推測する。チャネル領域の大小によってとりうる μ_0 の値が変化する原因は、小チャネル効果による移動度の向上[ref]、グレインフィルタや結晶粒界を有することで生じる不均一な電圧分布等が推測として考えられる。これらの影響は大粒径の結晶粒を形成するとともに、結晶粒界の総量ではなく、結晶粒界を意図的に配置できるようにトランジスタを設計し、結晶粒界の有無を比較して電気特性を評価する必要がある。

4.5 結言

CPS を原料とした LVD による a-Si 薄膜と $\mu\text{-Cz}$ 法による単結晶化によって結晶 Si 膜を形成し、 350°C 以下の TFT 作製プロセスのみを使用して、トランジスタの作製を行った。作製した素子の電気特性は良好なスイッチング動作を示し、電界効果移動度は $325 \text{ cm}^2/\text{Vs}$ と通常で作製方法の poly-Si TFT の特性を上回る結果を示した。これは SG-Si へと結晶成長させた際に生じる(111)面双晶が電氣的に不活性であるためだと考える。また、結晶粒内だけでなく、格子状に配置されるランダムな結晶粒界を用い、ランダム粒界によってどれだけキャリア産卵が生じるか、簡易的な計算を行った。その結果、 350°C 以下のプロセスのみで作製された結晶粒界は、キャリアの流れに対して、ランダム粒界を一度越える度に電界効果移動度を 16%減少すると試算することができた。

第5章 総括と展望

本研究では今後訪れる高性能フレキシブルデバイスへの応用を目的として、液体原料を用いた高移動度結晶シリコン TFT の低温作製を行った。塗布法によりゲート絶縁膜へ応用できる SiO₂ 膜を形成するため、PHPS の CO₂LA による新規焼成方法を提案し、poly-Si TFT への応用を行い、真空プロセスである PECVD 法で形成された SiO₂ 膜との比較を行った。また、絶縁膜ではなく半導体材料として液体シリコンに着目し、塗布法、蒸着法のそれぞれで薄膜を形成し、 μ -Cz 法による単結晶成長を目指した。また、 μ -Cz 法により形成される結晶に対して、結晶性評価を行い、形成される結晶粒界について議論を行った。最後に、作製した結晶シリコン薄膜を用いて 350°C 以下のプロセスのみでトランジスタを作製し、その電気特性について評価を行った。

5.1 本論文の主要結果

第2章において、液体材料を用いた SiO₂ ゲート絶縁膜の形成を目指し、多結晶 Si (poly-Si) TFT への応用を行った。絶縁膜の形成には無機高分子材料であるペルヒドロポリシラザン (P・HPS) を用い、PHPS の吸収域である赤外領域の 940 cm⁻¹ に発振波長をもつ CO₂ レーザーアニール (CO₂LA) を用いることで選択的に PHPS を加熱し、SiO₂ 薄膜の形成に成功した。本手法により形成した SiO₂ 薄膜は膜中の OH 基が TEOS を用いた化学気相法 (CVD 法) の約 1/40 であり、CO₂LA によって脱水縮合による SiO₂ の形成が促進したことが示唆された。また、ゲート絶縁膜として poly-Si TFT への応用し、CVD-SiO₂ との比較を行った結果、電界効果移動度 37.9 cm²/Vs, S 値 0.76 V/decade の値を示し、CVD-SiO₂ を用いた TFT の特性と同等の性能を示した。

第三章では液体 Si を用いた Si 薄膜の形成とその単結晶化を行った。液体原料蒸着法 (LVD 法) を用いと XeF エキシマレーザー照射を利用した μ -チョクラルスキー法 (μ -Cz 法) を用い、位置制御を有した直径 2 μ m 以上の単結晶 Si 薄膜の形成を試み、形成した結晶粒径は膜厚 110 nm, 220 nm でそれぞれ最大 4.2 μ m, 5.6 μ m であることから、175 nm の低圧 CVD 法による Si 薄膜を用いた場合の結晶粒径 3.8 μ m を十分上回る結晶成長の結果が得られた。

第四章では第三章で作製した結晶シリコン膜の形成手法からさらなる低温化を行った。LVD 法および μ -Cz 法に加えて、CW-GLA による脱水素処理を提案し、これらによって形成した結晶 Si 薄膜を用い、350°C 以下のプロセスのみで結晶

Si-TFT の低温作製に成功した。作製した結晶 Si-TFT は図 4 に示す急峻な立ち上がりを示し、電界効果移動度 $325 \text{ cm}^2/\text{Vs}$ と真空プロセスを用いた最高温度 600°C で形成される一般的な poly-Si TFT の特性である約 $100 \text{ cm}^2/\text{Vs}$ を大きく上回る結果を示した。また、格子状に配置形成された結晶粒界が TFT のチャンネル領域に存在する場合の電界効果移動度の低下について考察し、結晶粒界 1 つにつき電界効果移動度は 16%低下すると推測した。

5.2 今後の展望

本研究では PHPS のレーザーアニールによる高品質ゲート絶縁膜の作製、液体シリコンおよび $\mu\text{-Cz}$ 法を用いた結晶シリコン薄膜の形成とそのトランジスタ応用に取り組んだ。液体シリコンを用いた結晶シリコン膜の TFT 応用は 350°C 以下のプロセスのみで成功しているが、PHPS のレーザーアニールに関しては最高プロセス温度が 600°C での poly-TFT の実証となっている。塗布材料からの絶縁膜形成の低温化を実現するためにはいくつかの検討項目が挙げられる。

CO_2 レーザー照射は PHPS を加熱することができるが、赤外域の波長をもつため、同時に基板を加熱してしまい、薄膜の選択的な加熱というよりはレーザーが照射された領域において局所的なホットプレートが形成された状態になってしまう。その為、低温化として技術応用するのは難しい。そのため、レーザー照射を用いる場合には侵入長の短い紫外もしくは可視光のレーザーを選択するとともに、そのレーザーを用いることによって焼成することができる液体材料を探さなければならない。もしくは、 SiO_2 の形成はレーザーではなくプラズマや O_3 を用いて行い、成膜後にレーザー照射による高品質化を検討しても良い。

CPS を用いた LVD は完全密閉できる容器を使用できなかったため、所望の膜厚を得るために何度も堆積を繰り返していた。その結果、堆積毎のインターバル時に膜中に不純物が取り込まれてしまい、膜質が低下してしまっていた。それでも良好な結晶膜を得る事は出来たが、実験における効率が非常に悪いため、小型チャンバー内を用いて堆積するべきである。また、グレインフィルタを用いた結晶化ではグレインフィルタの形状から結晶方向が異なってしまう可能性が示唆された。垂直に角が立った竪穴を用意し、結晶成長させることができれば、結晶成長は(111)面の双晶の形成を介さず、単結晶の結晶粒を形成できると考える。これはドライエッチング等の手法によって作製しても良いが、液体材料を用いた研究であるため、ナノインプリント等の印刷手法によって形成できるのが望ましい。

ガラス基板を用いて $\mu\text{-Cz}$ 法による結晶成長を行った時、膜表面側に poly-Si が形成されることがあった。今回は Si 基板を用いて実験を行ったが、基板側を

低温に冷やしながらエキシマレーザー照射による結晶化を行えば、ガラス基板を用いて安定して単層の結晶粒を作製できると期待する。

研究業績

I 投稿論文

1. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Hiroshi Ikenoue, Yukiharu Uraoka, “Solution-derived SiO₂ Gate Insulator Formed by CO₂ Laser Annealing for Polycrystalline Silicon Thin-film Transistors”, Jpn. J. Appl. Phys. (2017). 採択済み

II 国際学会発表

1. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Yukiharu Uraoka, Yosuke Watanabe, Hiroshi Ikenoue, ” Forming of SiO₂ Film by Spin-On Glass and CO₂ Laser Annealing for Gate Insulator of Polycrystalline Silicon Thin Film Transistors”, The 2013 International Meeting for Future of Electron Devices, Kansai (IMFEDK 2013), June 5-6, 2013.[Oral]
2. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Hiroshi Ikenoue, Yosuke Watanabe, Yukiharu Uraoka, ” Forming of High Quality SiO₂ Thin Film by Spin-On Glass and CO₂ Laser Annealing on Polycrystalline Silicon Thin Film”, THE 20TH INTERNATIONAL WORKSHOP ON ACTIVE-MATRIX FLATPANEL DISPLAYS AND DEVICES (AMFPD'13), July 2-5, 2013.[Poster]
3. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Hiroshi Ikenoue, Yosuke Watanabe, Yukiharu Uraoka, “Formation of SiO₂ Thin Films on Polycrystalline Silicon Thin Films from Polysilazane Solution by CO₂ Laser Annealing”, The 20th International Display Workshops, Dec 4-6, 2013.[Poster]
4. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Hiroshi Ikenoue, Yosuke Watanabe, Yukiharu Uraoka, ” Formation of SiO₂ Thin Films from Polysilazane Solution by CO₂ Laser Annealing for Gate Insulator of Polycrystalline Silicon Thin Films Transistors”, The 10th International Thin-Film Transistor Conference (ITC2014), Jan 23-24, 2014.[Poster]
5. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Hiroshi Ikenoue, Yosuke Watanabe, Yukiharu Uraoka, “Formation of Solution-Derived SiO₂ Thin Films by CO₂ Laser Annealing for Polycrystalline Silicon Thin Film Transistors”, The 21th International Display Workshops, Dec 3-5, 2014.[Poster]
6. Daisuke Hishitani, Masahiro Horita, Yasuaki Ishikawa, Yosuke Watanabe, Hiroshi Ikenoue, Yukiharu Uraoka, “ Polycrystalline Silicon Thin Film Transistors with Solution Derived SiO₂ Gate Insulator Formed Using CO₂ Laser Annealing”, The 11th International Thin-Film Transistor Conference (ITC2014), Feb 26-27, 2015.[Poster]

国内学会

- 1 菱谷大輔, 堀田昌宏, 石河泰明, 渡辺陽介, 池上浩, 浦岡行治, 第 74 回応用物理学会秋季学術講演会, 2013 年 9 月.[Oral]
- 2 菱谷大輔, 堀田昌宏, 石河泰明, 渡辺陽介, 池上浩, 浦岡行治, 第 75 回応用物理学会秋季学術講演会, 2014 年 9 月.[Oral]
- 3 菱谷大輔, 石河泰明, Miki Trifunvic, Paolo saberna, 石原良一, 下田達也, 池上浩, 浦岡行治, 第 75 回応用物理学会秋季学術講演会, 2016 年 9 月.[Oral],

謝辞

本研究は多くの方々のご協力の下で行われました。末文ではありますが、皆様に感謝の辞を述べさせていただきます。

本研究は著者が、奈良先端科学技術大学院大学 物質創成科学研究科 情報機能素子科学研究室において、浦岡行治教授のご指導を賜ることでここに博士論文としてまとめることができたものです。浦岡行治教授には本研究を進めていく過程において、配慮に満ちたご支援と多大なる激励をいただきました。ここに深く感謝いたします。

石河泰明准教授には、研究の全般においてご指導、ご助言をいただきました。また、研究に対する取り組み方や博士課程の学生としての在り方、そして社会人として生活していく心構えなど、絶え間ないご指導と激励をいただきました。ここに深く感謝いたします。

実験装置の取り扱いや研究を遂行するための適切な環境整備まで、研究環境全般においてご指導と御協力をいただき、また研究内容に対して有益なご指摘をいただいた堀田昌宏助教に深く感謝いたします。

研究室での進捗報告会などでは上沼睦典助教、藤井茉美助教、Bermundo Juan Paolo Soria 助教より有益なご助言、ご指摘をいただき、感謝申し上げます。

光情報分子化学研究室の河合壯教授には、化学の分野からの視点で数々の有益なご教示をいただきました。ここに深く感謝いたします。

凝縮系物性学研究室の服部賢准教授には、材料に関する物性物理について有意義かつ適切なご指導をいただきました。ここに深く感謝いたします。

九州大学大学院 システム情報科学研究院 ギガフォトン Next GLP 共同研究部門 池上浩教授には、本研究において CO₂ レーザー装置、KrF エキシマレーザー装置、XeF エキシマレーザー装置の使用および結晶化技術に関して非常に有益なご助言を数多くいただきました。ここに深く感謝いたします。

デルフト工科大学 電子数理情報工学部 石原良一准教授および博士研究員の Paolo Maria Sberna 氏、Miki Trifunovic 氏には二度の留学受け入れおよび留学中の液体シリコンの実験、TFT の作製に関して多大な協力をして頂きました。ここに深く感謝いたします。

北陸先端科学技術大学院大学 マテリアルサイエンス研究科の下田達也教授、増田貴志助教、山崎健氏、岩坂明氏、長谷川泰史氏には液体シリコンの提供および実験に関して非常に協力して頂きました。ここに深く感謝いたします。

凝縮系物性学研究室の武田さくら助教、小久井一樹氏には、SOI 基板を提供して頂きました。ここに深く感謝いたします。

情報機能素子科学研究室 博士後期課程 3 年間の研究生活を共に過ごし、多大な協力をいただいた、荒木慎司氏、浦川哲氏、長田至弘氏、門圭祐氏、何超氏、鍋坂恭平氏、吉永征

矢氏に深く感謝いたします。

本研究を円滑に進めるにあたり，様々な面でサポートしていただきました秘書の森田由紀子氏をはじめとする研究室の皆様に深く感謝いたします。

皆様の惜しみない技術協力により，本研究を遂行することが出来ました．この場を借りて厚く感謝申し上げます。

最後に学生生活において絶え間なく経済的，精神的に支えてくれた家族に，心より感謝の気持ちを表します。