

システムオンプラスチック応用に向けた
非晶質 InGaZnO 抵抗変化メモリ
に関する研究

門 圭佑

奈良先端科学技術大学院大学

物質創成科学研究科

情報機能素子科学研究室

指導教員 浦岡 行治 教授

2017年3月

目次

第1章 序論.....	1
1.1 序論.....	1
1.2 非晶質酸化物半導体について.....	3
1.3 不揮発性メモリ (NVM).....	5
1.3.1 抵抗変化メモリ (ReRAM)のメモリセルと動作原理.....	6
1.3.2 非晶質 InGaZnO (<i>a</i> -IGZO) ReRAM について.....	13
1.4 研究目的.....	15
1.5 概要.....	16
参考文献.....	17
第2章 <i>a</i> -IGZO ReRAM の動作メカニズム.....	22
2.1 諸言.....	22
2.2 実験方法.....	24
2.2.1 素子作製方法.....	24
2.2.2 ReRAM 電気特性評価手法.....	26
2.3 Pt / <i>a</i> -IGZO / Pt における電気特性.....	30
2.3.1 基本特性評価.....	30
2.3.2 電極面積依存性評価.....	32
2.4 Pt / <i>a</i> -IGZO / Pt における発熱解析.....	35
2.4.1 発熱解析装置.....	35
2.4.2 電気特性と発熱現象の関係.....	37
2.4.3 異なる電極面積と発熱現象の関係.....	39
2.5 結言.....	42
参考文献.....	44
第3章 実用化に向けた小型 ReRAM セルの評価.....	46
3.1 諸言.....	46
3.2 デバイス構造および作製方法.....	47
3.3 小型 Ti / <i>a</i> -IGZO / Pt ReRAM セルにおける電気特性.....	50

3.3.1	基本特性評価	50
3.3.2	デバイス面積依存性評価	52
3.3.3	書き込み電圧特性評価	54
3.3.4	温度依存性評価	56
3.4	小型 Ti / <i>a</i> -IGZO / Pt ReRAM セルにおける発熱解析	59
3.5	伝導機構解析	62
3.6	繰り返し特性評価	64
3.7	結言	65
	参考文献	66
第4章	総括と展望	67
4.1	本研究の総括	67
4.2	今後の展望	69
	研究業績	71
	謝辞	73

第 1 章 序論

1.1 序論

2000 年代前半から「いつでも、どこでも、何でも、誰でも」ネットワークにつながる「ユビキタスネットワーク社会」は構築されてきたが、パソコンやスマートフォン、タブレットといった従来型の情報通信技術 (ICT: Information Communication Technology) 端末の進展を背景として、近年急速に現実化が進んでいる[1]。ユビキタスネットワークを構築するためには、前述の ICT 端末だけでなく様々な「モノ」がセンサーと無線通信を介してインターネットを構成する「モノのインターネット」(IoT: Internet of Things) が重要な役割を果たす。IoT は機械や家具、生物などあらゆるモノをインターネットに繋げ、その膨大な情報を収集してデータ化することで、情報の可視化をすることをコンセプトにしている。

昨今注目されている新しい ICT トレンドの 1 つにウェアラブル端末が挙げられる。ウェアラブル端末は、頭に装着するメガネ型や腕時計型、リストバンド型などの様々な形態で開発・発売されている。半導体技術等の発展により小型化・高信頼性化・低消費電力化が可能になったことで、IoT へ応用され始めたことからより大きなトレンドになってきている。ウェアラブル端末の世界市場は 2013 年に 671 万台、2017 年度には 2 億 2390 万台にまで急成長することが予測されている[2]。

ユビキタスネットワーク社会において次世代ウェアラブル端末は、小型化・軽量化・低消費電力型などの機能をもつことが求められている。すでに様々なウェアラブル端末は開発されているものの、革新的な技術として注目されているものは少ない。今後の発展と普及が期待される一方で課題も多くある。よく取り上げられる技術的な課題としてバッテリー問題が指摘される。電源が確保できれば 24 時間装着が可能と言われているが、小型化や高機能化することに伴う消費電力の増加により大容量のバッテリーが必要となる。また現代のウェアラブル端末は作製プロセスの温度の問題から、プラスチック基板などの軽い素材上にデバイスを集積化が困難であるため、軽量化についても課題が残る。

近年、プラスチック基板上にあらゆる周辺機器を集積化させる半導体技術としてシステムオンプラスチック (SoP: System on Plastic) が注目を浴びている。あらゆるプラスチック基板に対応するために、作製プロセスの温度をプラスチックの熱変形温

度よりも低くなるように作製プロセスを設計し、素子を集積化させる技術である[3,4]。SoPを導入すれば次世代ウェアラブル端末の実現が期待される。すべての周辺機器を低温プロセスで作製するにはまだ多くの課題が残っているが、特に論理回路を構成するトランジスタや情報の記録と処理に必要なメモリの低温プロセス開発が急務である。

高温・高真空プロセスや複雑なリソグラフィ工程を必要としない有機半導体デバイスは、従来の Si 技術を置き換えるために盛んに研究されている。有機半導体材料は低温プロセスによる堆積・塗布が可能であることから、プラスチック基板上にデバイスを形成することができる。すでに様々なデバイスに応用されており、有機薄膜トランジスタ (OTFT: Organic Thin Film Transistor) [5-7]、有機 EL ディ스플레이 (OLED: Organic Light Emitting Diode) [8,9]、太陽電池[10,11]、センサー[12,13]など多岐にわたる。有機デバイスの利点は、大面積化、柔軟性、低コスト、軽量などが挙げられる。一方で、有機半導体材料は電子移動度などの素子性能が低く、寿命も短いことが懸念されている。有機半導体デバイスと競い合うように無機半導体デバイスにおいても低温プロセスに関する研究は多く行われている。有機半導体材料と比較すると、作製工程が複雑であるため製造コストが一般的に高くなるが、高い電子移動度や長い素子寿命をもつことから、有機半導体材料・無機半導体材料それぞれに一長一短がある。無機半導体材料においては高い素子性能や信頼性を満たしていることから、無機半導体デバイスの低温プロセス化がより重要になっていくことが予想される。

1.2 非晶質酸化物半導体について

SoP は、フレキシブルな基板を用いた様々なアプリケーションに応用できると期待されるが、作製プロセスの温度をプラスチックの熱変形温度よりも低くすることが求められる。1986年に世界初となる有機電界効果トランジスタ (OFET: Organic Field Effect Transistor) [14]が報告されて以来、急速に有機半導体材料やポリマーの研究が進んだが、電界効果移動度 (μ_{FE}) は約 $0.1 \text{ cm}^2 / (\text{V}\cdot\text{s})$ [15]と非晶質 Si (*a*-Si) の $0.5 \text{ cm}^2 / (\text{V}\cdot\text{s})$ よりも低い。高純度単結晶材料を用いても μ_{FE} は $1\text{--}15 \text{ cm}^2 / (\text{V}\cdot\text{s})$ [16-18]と多結晶 Si (*p*-Si) の $100 \text{ cm}^2 / (\text{V}\cdot\text{s})$ には遠く及ばず、信頼性についても無機半導体材料より低い。

一方で、無機の薄膜トランジスタ (TFT: Thin Film Transistor) は高い μ_{FE} と信頼性を示す。その理由として、無機半導体材料をプラスチックの熱変形温度よりも高い温度・真空度で結晶成長させるためである。しかし複雑な成膜装置を使用することから、大面積に結晶成長させることには不向きである。このような特徴から無機半導体材料はフレキシブルエレクトロニクスへの応用が困難であると考えられてきた。

近年の半導体技術の進歩からこれらの制約にはとらわれない新しい成膜手法が開発された。高周波マグネトロンスパッタ (Radiofrequency magnetron sputtering) [19-21]は、昨今の無機半導体材料を成膜する一般的な手法として知られており、酸化亜鉛 (ZnO) などの酸化物半導体を成膜する際に用いられている。固体ターゲットをスパッタし、通常は室温で基板表面に堆積させることができる。また ZnO のような酸化物半導体はスピコートによるウェットプロセスからも成膜が可能である [22-24]。ウェットプロセスから成膜できる酸化物半導体はプリント技術にも応用ができ、複雑な作製プロセスを経なくてもデバイスを作製できる。しかしウェットプロセスから成膜される無機半導体材料は、上記のスパッタ法を用いたドライプロセスと比較すると、デバイスの信頼性が低くなるという問題がある。室温成膜が可能で、高い信頼性を維持できるドライプロセスは、無機半導体材料をフレキシブルエレクトロニクスへ応用するための手法として大きく期待されている。

ZnO は酸化インジウム (In_2O_3)、酸化ガリウム (Ga_2O_3)、酸化錫 (SnO_2) などと共に結晶化され、2元系や3元系の酸化物になることが知られている。これらの酸化物は透明かつ高い μ_{FE} をもつ [25-27]。特に非晶質 InGaZnO (*a*-IGZO) は良好な特性を示し、室温でプラスチック基板上に成膜できることが報告されている [28,29]。この *a*-IGZO を用いた TFT の μ_{FE} は非晶質にもかかわらず、有機トランジスタより1桁高い $\sim 10 \text{ cm}^2 / (\text{V}\cdot\text{s})$ を示した [30]。この報告以降、ディスプレイメーカーや各研究機関で急速に研究開発が進み、フレキシブルディスプレイ [31]、太陽電池 [32]、センサー [33-35]、メモリ [36-38] などの応用例が報告されている。室温成膜が可能で、良好なト

ランジスタ特性を示す a -IGZO は SoP 用途に適している。

1.3 不揮発性メモリ (NVM)

情報科学技術の進展に伴いメモリの需要は年々増大している。半導体微細化技術の向上による大容量、高速、低消費電力という性能向上は、新材料・新動作原理を利用する新機能メモリ技術の開発に貢献している[39]。中でも新規不揮発性メモリ (NVM: NonVolatile data Memory) の研究開発は目覚しく、次々と大容量、低コスト、高速書き込み・読み出し、低消費電力などの特徴をもつメモリが提案されている[40]。大容量で低製造コストで知られるフラッシュメモリは現代を代表する NVM である。しかし、フラッシュメモリは書き換え回数が比較的少なく、書き込み速度が遅いことや、書き換え動作に高い電圧が必要になるなど弱点も存在する。今日まで大容量化するために微細加工が競争的に行われてきたが、近い将来に微細化限界を向かえると懸念されている。このことから新規 NVM はフラッシュメモリの置き換えを目的とし、実用化が進めばコンピュータシステムにおけるメモリ階層を大きく変動させることが予想されている。現在、提案されている新規 NVM には強誘電体メモリ (FeRAM: Ferroelectric RAM)、磁気抵抗変化メモリ (MRAM: Magnetic RAM)、相変化メモリ (PCM: Phase Change Memory)、抵抗変化メモリ (ReRAM: Resistive switching RAM) がある[40]。Figure 1-1 にそれぞれの特性比較をまとめる。

	NAND flash	FeRAM	MRAM	PRAM	ReRAM
Endurance	10 ⁵	10 ^{16~12}	10 ¹⁶	10 ¹²	N/A
Writing time	1 ms	30 ~ 100 ns	10 ~ 50 ns	50 ns	25 ns
Writing voltage	15 V	0.9 ~ 3.3 V	1.8 V	3.0 V	N/A
Read out time	70 ns	80 ns	< 25 ns	60 ns	< 15 ns
Retention	10 years	10 years	10 years	10 years	10 years

Figure 1-1 Characteristics comparison of NVMs [41-48].

FeRAM

強誘電体に電圧を印加し、分極を発生させて書き込みを行う NVM である。低消費電力性、高速書き込み・読み出しが特徴で、今後の 1 トランジスタ / 1 キャパシタ (1T1C) 構造のメモリセルによる高密度化により、フラッシュメモリの置き換え候補として注目されている[49]。

MRAM

記憶素子の磁化状態が異なると電気抵抗が変化する巨大磁気抵抗効果を利用した NVM である。高速性に加え、無限に書き換えが行える利点をもつ。素子縮小により書き込み電流が低下する問題があるため、大容量化に課題がある。

PCM

熱可逆性をもつカルコゲナイド材料の結晶・非結晶の相転移により電気抵抗が変化する特徴を利用した NVM である。単純構造・低コストという利点をもつ。相転移の時間短縮に技術的な課題をもつ。

ReRAM

金属電極で挟まれた抵抗変化材料を電界誘起により電気抵抗を変化させることで動作する NVM である。高速化・高密度化・低消費電力性・多値化という大きな可能性をもつ。動作原理について不明な点が多いという課題をもつ。

1.3.1 抵抗変化メモリ (ReRAM) のメモリセルと動作原理

ReRAM のメモリセルはキャパシタのような金属 (M: Metal) / 絶縁膜 (I: Insulator) / 金属 (M: Metal) の MIM 構造をもつ。I に位置する抵抗変化材料は多岐にわたり、抵抗変化 (RS: Resistive Switching) 層を RS と表現されることもある。両電極間に電圧を印加し、電界誘起により RS 層の電気抵抗が変化する。電圧印加を止めても電気抵抗は変化しないため、ReRAM は NVM の 1 つである。Figure 1-2 に ReRAM の素子構造を示す。

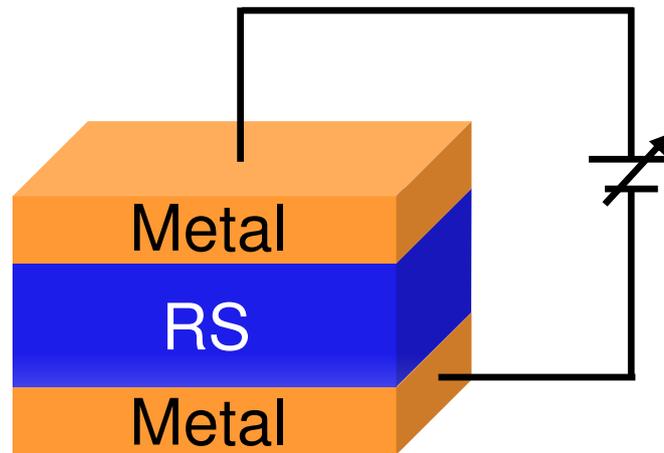


Figure 1-2 A schematic image of device structure. RS layer changes its resistance by applied voltage. The resistance remains without applied voltage, so-called, NVM.

ReRAM の電気抵抗値が高い状態を一般的に高抵抗状態 (OFF 状態) と呼ばれ、他にも HRS (High Resistance State) と表現される場合もある。一方、電気抵抗値が低い状態を低抵抗状態 (ON 状態) と呼ばれる場合と LRS (Low Resistance State) と表現される場合がある。OFF 状態から ON 状態へ抵抗変化するときを書き込み動作 (Write operation) または SET、ON 状態から OFF 状態へ抵抗変化するときを消去動作 (Erase operation) または RESET と呼ばれる。多くの ReRAM は初期状態から書き込み・消去動作を行うために、フォーミングプロセスと呼ばれる工程を経る。この初期書き込み動作をフォーミングと呼ぶ。このフォーミングプロセスを必要としない ReRAM も報告されている[50]。

書き込み動作と消去動作の電圧極性の関係によって ReRAM の動作モードを 2 種類に分類できる。Figure 1-3 にそれぞれの動作モードを示す。

(a) ユニポーラ型 (Unipolar)

印加電圧の極性に依存しない抵抗変化。書き込み動作と消去動作が正電圧または負電圧のみの同一極性で抵抗変化が起こる。書き込み動作の際は、制限電流 (CC: Current Compliance) を設定し、過大電流による素子破壊 (ハードブレイクダウン) を防ぐ。OFF 状態へ消去するには、制限電流より大きな電流を流す必要がある。消去電圧 V_{er} は書き込み電圧 V_{wr} よりも低い。

(b) バイポーラ型 (Bipolar)

ON 状態へ書き込む際は、抵抗変化は正または負電圧のどちらか一方で起こる。ハードブレイクダウンを防ぐために、制限電流を設定する。OFF 状態への消去は、書

き込み電圧とは逆の電圧極性で起こる。消去動作において制限電流は設定しない。

ユニポーラ型の挙動は、2元系金属酸化物でよく観察され、バイポーラ型の挙動は、ペロブスカイト構造を有する材料に多く見られる。しかし、2元系金属酸化物においてもバイポーラ型は報告されており[51]、同一材料からバイポーラ型とユニポーラ型の両方が観察された報告もされている[52-54]。そのため一概に動作モードが材料に依存して決まるということはない。

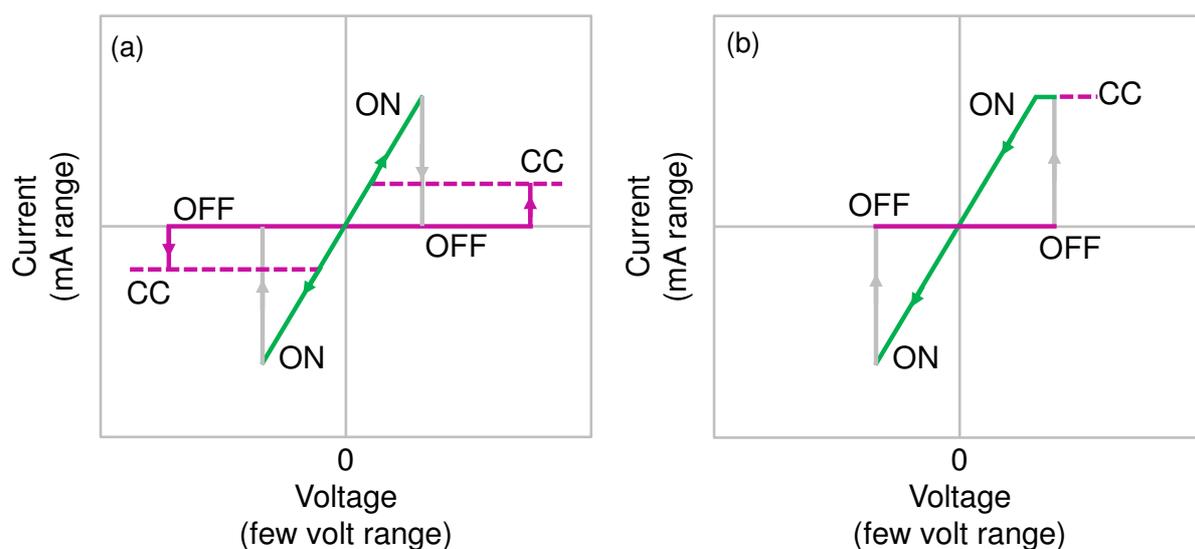


Figure 1-3 (a) Unipolar switching; The write voltage (V_{wr}) is always higher than the erase voltage (V_{er}) and the erase current (I_{er}) is always higher than the current compliance (CC) during write operation. (b) Bipolar switching; Write operation to an ON state occurs at one voltage polarity and erase operation to an OFF state occurs at the reversed voltage polarity [43].

現在、ReRAMは研究開発段階にあり、様々な材料が試されている。それぞれの材料に多様な動作原理が提案されている[55]。それらは、(1) 酸素欠陥拡散モデル、(2) 空間電荷制限電流モデル、(3) ショットキー界面の電荷蓄積モデル、(4) 酸素イオン拡散モデル、(5) ドメイントンネリングモデル、などである。これらの動作原理は大きく分けて2つの動作モデルに分類される。接合界面型モデルとフィラメント型モデルである。以下に詳細を述べる。

接合界面型モデル

(1) 酸素欠陥拡散モデル (Interfacial Oxygen Vacancy)

ペロブスカイト型遷移金属酸化物のような酸素欠陥が生じやすい材料でよく提案される。導電性が酸素欠陥量で決まるモデル。電極と抵抗変化層の界面近傍に酸素欠陥が印加電圧により集まったり離れたりすることで、界面近傍の抵抗が変化する。(Figure 1-4)

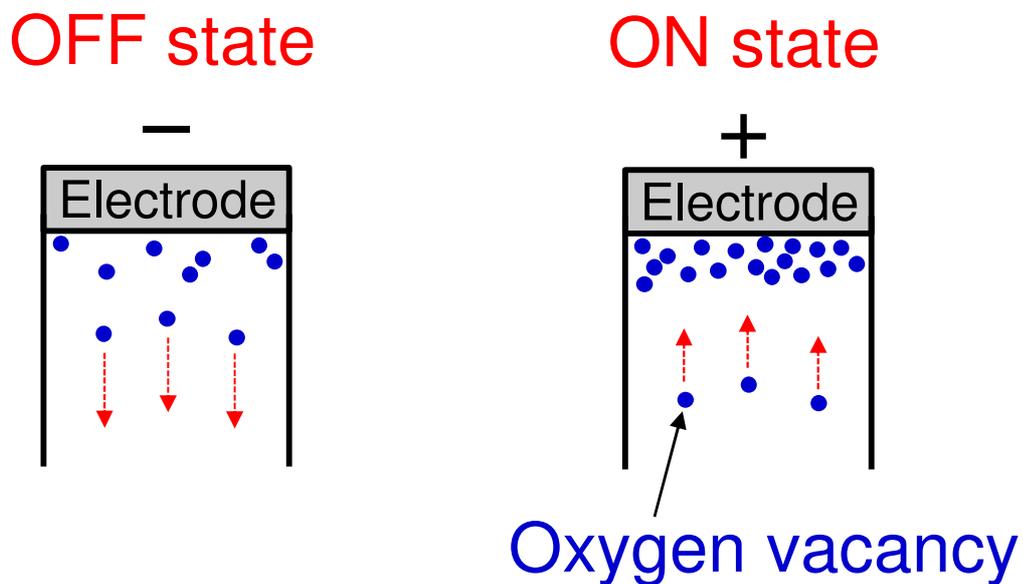


Figure 1-4 Schematic image of interfacial oxygen vacancy model. In an ON state, positively charged oxygen vacancies pulled towards the electrode by external voltage shows high resistance at the interface. In an OFF state, the oxygen vacancies next to the interface spread apart from the electrode showing low resistance at the interface.

(2) 空間電荷制限電流モデル (SCLC: Space-charge-limited current)

多結晶薄膜を用いた ReRAM には捕獲準位と呼ばれる準位がバンドギャップ内に存在し、空間電荷制限電流モデルが適用されるという報告がある[56,57]。電圧を印加する際、低電圧領域では注入された電荷が捕獲順位に捕らわれる。あるしきい値電圧を超えると、すべての捕獲準位が電荷に満たされ、伝導が始まり ON 状態に抵抗変化する。(Figure 1-5)

OFF state

ON state

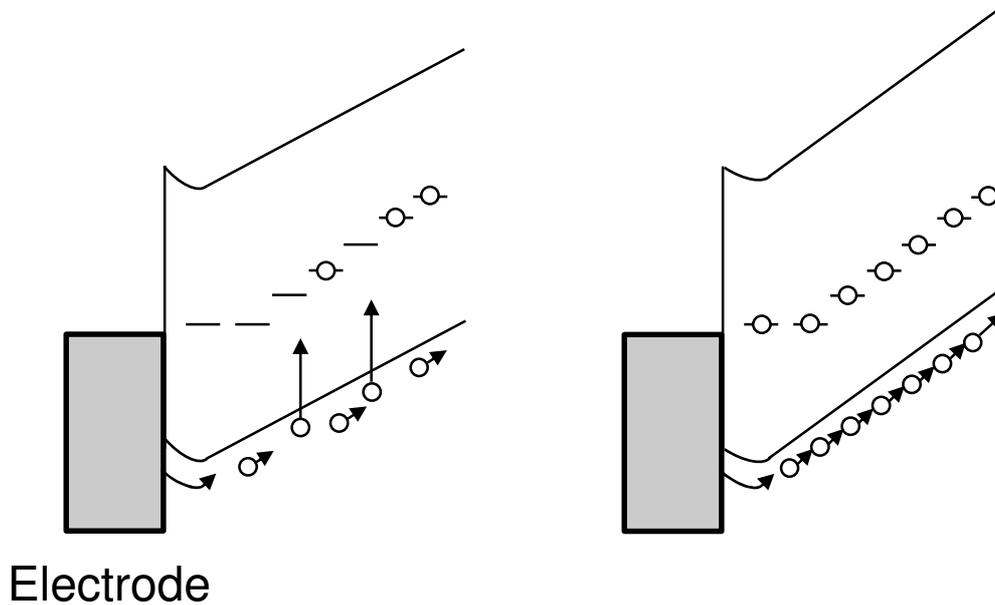


Figure 1-5 Schematic image of space-charge-limited current (SCLC) model. In a low voltage regime as in the OFF state, injected charge remains at the trap level so that resistance is high. At some point, the trap level is fully occupied by injected charges leading to occurrence of conduction.

(3) ショットキー界面の電荷蓄積モデル (Schottky Interfacial)

電極と遷移金属酸化物半導体の界面に電荷をトラップするような界面準位やショットキー障壁のような空乏層が存在することにより、界面での電荷蓄積が起こる。それに伴い界面近傍の電子状態が変化することで空乏層の幅 W_D または障壁の高さ ϕ_B が変わり抵抗変化を誘起する[58]。(Figure 1-6)

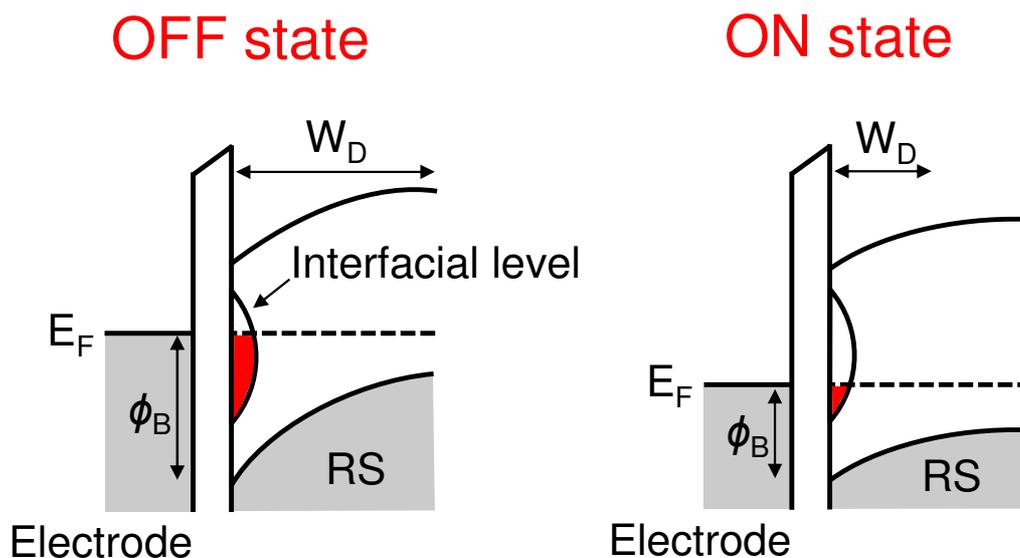


Figure 1-6 Schematic image of Schottky interfacial model. There is a Schottky-like depletion layer and interfacial level where it traps charges between an electrode and the RS. Accumulated charges change the width of the depletion layer or barrier height causing the resistive switching.

フィラメント型モデル

2元系酸化物を用いた ReRAM でよく報告される。ReRAM のフォーミング過程において、素子面積より小さな導電性のフィラメントが形成される。また、電気抵抗値が素子面積に依存しないことも報告されている[59]。このフィラメントが印加電圧により形成・消滅して、抵抗変化すると考えられている。

(4) 酸素イオン拡散モデル (Oxygen ion diffusion)

化学反応によるフィラメントの形成・消滅機構として提案されたモデル。電気化学反応[60]と酸化還元反応[61]の2つのモデルが提案されている。電気化学反応は、バイポーラ型で動作する ReRAM で起こる。界面接合型モデルにあった酸素欠陥拡散モデルと同様に酸素イオンが印加電圧により拡散・凝集することでフィラメントの局所部分を形成・崩壊させると考えられている (Figure 1-7)。酸化還元反応は、ユニポーラ型で動作する ReRAM で発生する。低電圧領域で消去動作が起こる際に陽極酸化、高電圧領域ではジュール熱による還元反応が起こるとされる。

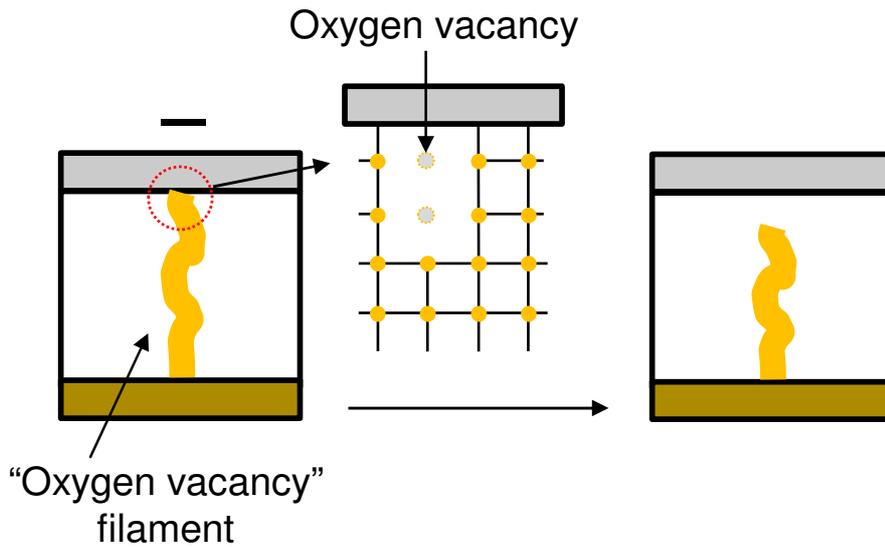


Figure 1-7 Schematic image of filamentary oxygen vacancy model. Oxygen ions gathered by applied voltage break the oxygen vacancy filament by filling oxygen vacancies. This model is often used for the bipolar switching ReRAM.

(5) ドメイントンネリングモデル (Domain tunneling model)

絶縁性の高い 2 元系酸化物において、電圧を印加することにより酸素が脱離して金属のフィラメント状導電路を形成するといわれるモデル。絶縁体中に金属的なドメインが無数存在し、キャリアはその小さなドメイン間をトンネルまたはホッピングにより伝導していくと仮説が立てられている。(Figure 1-8)

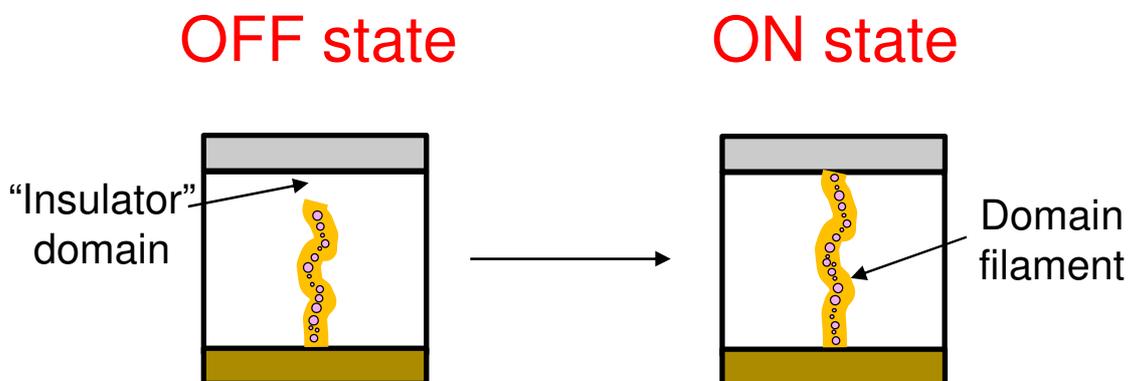


Figure 1-8 Schematic image of domain tunneling model. Metallic domain forms by applied voltage in insulator domain. This model is often hypothesized with binary metal oxide.

1.3.2 非晶質 InGaZnO (*a*-IGZO) ReRAM について

ウェアラブル端末の世界市場は年々増加する傾向にある。ユビキタスネットワーク社会では、小型・軽量・低消費電力なウェアラブル端末が求められており、プラスチック基板上にデバイスを集積化させる SoP の確立は極めて重要である。室温で成膜可能な *a*-IGZO は SoP に最適な材料であり、*a*-IGZO を用いた TFT は広く研究されており、非晶質にも関わらず良好な電子移動度と低オフリークの性質をもつことからすでに量産化が始まっている。またデバイス構造が単純な ReRAM は、SoP の作製プロセスに容易に組み込めることや、低消費電力で動作することから SoP への応用に大きく期待される NMV である。SoP において TFT のチャンネル材料として期待されている *a*-IGZO を ReRAM の抵抗変化材料として用いれば、室温作製かつ TFT の作製プロセスを変更すること無く TFT とメモリを混載することができる。今までに *a*-IGZO ReRAM の研究報告は挙がっているが、動作メカニズムは明確に解明されていないという課題がある[36-38]。ReRAM の動作メカニズムが解明できれば、素子の高信頼性が期待できるだけでなく、*a*-IGZO ReRAM の SoP への応用が可能となり作製プロセスの簡略化から低コスト化が可能となる。

a-IGZO ReRAM は 2010 年頃から研究報告されるようになった。透明導電膜で知られる酸化インジウム錫 (ITO) を電極とし、70–80%の透過率を有する透明な ReRAM が試作され、バイポーラ型の抵抗変化を示すことが報告された[36]。同年、チタン (Ti) 電極と白金 (Pt) 電極を用いた *a*-IGZO ReRAM も報告されており、バイポーラ型だけでなくユニポーラ型の抵抗変化も確認されている[37]。*a*-IGZO には酸素と強い結合エネルギーをもつ Ga が含まれている。そのため化学量論比を変えることで、キャリア濃度を制御できる特徴をもつ。*a*-IGZO ReRAM において In:Ga:Zn = 1:2:1 で安定化することが分かっている[38]。2013 年には制限電流やパルス電圧を制御することで、4 つの抵抗値変化を誘起した多値記憶に成功している[62]。このことから *a*-IGZO ReRAM においても高密度記録が期待できる。スパッタ法などの真空プロセスだけでなく、溶液プロセスに関する報告も挙げた[63]。信頼性は真空プロセスで作製されたものよりも劣るが、化学量論比を制御しやすく複雑な装置を使用することなくスピコートのみで作製できる利点をもつ。さらに性能が向上すれば、将来的には作製プロセスをプリント技術のみで行える可能性がある。

現時点では *a*-IGZO が ReRAM として動作することは確認されているが、素子性能は低いままである。その原因として動作メカニズムの解釈にいくつも説があり、高性能化するための有効な技術が成熟していないためである。メカニズムに関して報告されている中では、空間電荷制限電流モデル[36,38,63,64]、電気化学反応によるフィラメントモデル[65]と意見が割れている。また一般的に前者は界面接合型モデルであるが、動作メカニズムはフィラメント型モデルであると報告されており未だ不明確である。*a*-IGZO ReRAM を実用化レベルまで発展させるには、メカニズムの解明が必要

不可欠である。過去の報告にて行われたほとんどの動作メカニズム解析手法はミクロスケールのものである。しかし本研究ではマクロスケールの新たな動作メカニズム解析手法を提案し、ミクロスケールの解析手法としてよく用いられる電気特性と合わせ、ミクロ・マクロの両スケールからの解析を試みた。

1.4 研究目的

次世代ウェアラブル端末の実現に向けて、プラスチック基板上にデバイスを集積化させる SoP が注目を浴びている。集積化される素子はプラスチックの熱変形温度より低い温度で作製される必要がある。低温プロセスが可能で、有機材料より電子移動度や信頼性の優れた無機材料である *a*-IGZO は、論理回路を構成する TFT だけでなく、ReRAM としても期待されている。現在、*a*-IGZO は ReRAM として動作することは確認されているが、素子性能は低いままである。その原因として動作メカニズムの解釈にいくつも説があり、高性能化するための有効な技術が成熟していないためである。*a*-IGZO ReRAM を実用化するためには、動作メカニズムの解明は重要な課題である。

以上から、本研究では以下の 3 点を目的とする。

- (1) 低温プロセスにて作製された *a*-IGZO ReRAM セルの動作実証
- (2) *a*-IGZO ReRAM の動作メカニズム解明
- (3) SoP を想定した小型化されたデバイスにおける ReRAM の動作評価

a-IGZO ReRAM の動作メカニズムの解明は、材料・構造の最適化や信頼性の評価方法を確立するための知見となる。最適化が進めば、より実用的な *a*-IGZO ReRAM への応用が可能となり、次世代ウェアラブル端末の実現に大きく近づくことが期待できる。

1.5 概要

以下に、本論文の各章の概要を述べる。

第 1 章は本論文の序論である。非晶質酸化物半導体の次世代ウェアラブル端末実現への可能性および各種不揮発性メモリの概要について述べる。また、非晶質酸化物半導体の ReRAM における研究経緯についてまとめる。

第 2 章では低温プロセスにて作製した簡易構造 Pt / α -IGZO / Pt メモリセルの動作実証と動作メカニズムについて解析を行った。電圧駆動中の ReRAM から生じた発熱現象を観察し、導電性フィラメントを介して駆動することを解明した。

第 3 章では α -IGZO ReRAM の動作メカニズムが明らかになったことから、SoP を想定した小型化されたデバイス (以降、小型デバイスと呼ぶ) を作製し、セル動作評価を行った。フォーミング電圧と書き込み電圧の解析から、本小型デバイスは従来の ReRAM セルのフォーミング電圧および書き込み電圧より高い再現性でそれぞれの電圧を低減することができた。また α -IGZO ReRAM の電気特性から、ON 状態では導体としての特性を示し、OFF 状態では絶縁体の特性を示した。100 回の書き込み・消去を繰り返してもメモリウィンドウの減少はなく、良好な結果が得られた。これらの結果から、低温プロセスにおいて良好な特性を示すメモリの実現性を見いだした。

第 4 章は本論文の総括について述べる。

参考文献

- 1 総務省 「通信情報白書」特集テーマ「ICTの過去・現在・未来」, 第2部, 第4節 (平成27年).
- 2 総務省 「通信情報白書」特集テーマ「ICTの過去・現在・未来」, 第2部, 第1節 (平成27年).
- 3 G. H. Gelinck, T. C. T. Geuns, and D. M. de Leeuw, *Appl. Phys. Lett.*, **77**, 10, 1487 (2000).
- 4 P. J. G. van Lieshout, H. E. A. Huitema, E. van Veenendaal, L. R. R. Schrijnemakers, G. H. Gelinck, F. J. Touwslager, and E. Cantatore, *SID 04 DIGEST*, 1290 (2004).
- 5 G. Horowitz, *Adv. Mater.*, **10**, 5, 365 (1998).
- 6 C. D. Dimitrakopoulos and P. R. L. Malenfant, *Adv. Mater.*, **14**, 2, 99 (2002).
- 7 H. Klauk, M. Halik, U. Zschieschang, G. Schmid, and W. Radlik, *J. Appl. Phys.*, **92**, 9, 5259 (2002).
- 8 J. H. Burroughes, D. D. C. Bradley, A. R. Brown, R. N. Marks, K. Mackay, R. H. Friend, P. L. Burns, and A. B. Holmes, *Nature*, **347**, 539 (1990).
- 9 J. Kovac, L. Peternai, and O. Lengyel, *Thin Solid Films*, **433**, 22 (2003).
- 10 C. J. Brabec, N. S. Sariciftci, and J. C. Hummelen, *Adv. Funct. Mater.*, **11**, 1, 15 (2001).
- 11 K. M. Coakley and M. D. McGehee, *Chem. Mater.*, **16**, 23, 4533 (2004).
- 12 B. Crone, A. Dodabalapur, A. Gelperin, L. Torsi, H. E. Katz, A. J. Lovinger, and Z. Bao, *Appl. Phys. Lett.*, **78**, 15, 2229 (2001).
- 13 T. Someya, H. E. Katz, A. Gelperin, A. J. Lovinger, and A. Dodabalapur, *Appl. Phys. Lett.*, **81**, 16, 3079 (2002).
- 14 A. Tsumura, H. Koezuka, and T. Ando, *Appl. Phys. Lett.*, **49**, 18, 1210 (1986).
- 15 D. Voss, *Nature*, **407**, 442 (2000).

- 16 V. C. Sundar, J. Zaumseil, V. Podzorov, E. Menard, R. L. Willett, T. Someya, M. E. Gershenson, and J. A. Rogers, *Science*, **303**, 1644 (2004).
- 17 R. Zeis, T. Siegrist, and C. Kloc, *Appl. Phys. Lett.*, **86**, 2, 022103 (2005).
- 18 R. Zeis, C. Besnard, T. Siegrist, C. Schlockermann, X. Chi, and C. Kloc, *Chem. Mater.*, **18**, 2, 244 (2006).
- 19 P. F. Carcia, R. S. McLean, M. H. Reilly, and G. Nune Jr, *Appl. Phys. Lett.*, **82**, 7, 1117 (2003).
- 20 E. M. C. Fortunato, P. M. C. Barquinha, A. C. M. B. G. Pimentel, A. M. F. Gonçalves, A. J. S. Marques, R. F. P. Martins, and L. M. N. Pereira, *Appl. Phys. Lett.*, **85**, 13, 2541 (2004).
- 21 A. Pimentel, E. Fortunato, A. Gonçalves, A. Marques, H. Águas, L. Pereira, I. Ferreira, and R. Martins, *Thin Solid Films*, **487**, 212 (2005).
- 22 W. J. E. Beek, M. M. Wienk, and R. A. J. Janssen, *Adv. Mater.*, **16**, 12, 1009 (2004).
- 23 Z. W. Pan, Z. R. Dai, and Z. L. Wang, *Science*, **291**, 1947 (2001).
- 24 H. J. Fan, P. Werner, and M. Zacharias, *Small*, **2**, 6, 700 (2006).
- 25 A. Aoki and H. Sasakura, *Jpn. J. Appl. Phys.*, **9**, 5, 582 (1970).
- 26 H. A. Klasens and H. Koelmans, *Solid-State Electron.*, **7**, 9, 701 (1964).
- 27 G. F. Boesen and J. E. Jacobs, *Proc. IEEE*, **56**, 11, 2094 (1968).
- 28 K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano, and H. Hosono, *Jpn. J. Appl. Phys.*, **45**, 5B, 4303 (2006).
- 29 R. E. Presley, D. Hong, H. Q. Chiang, C. M. Hung, R. L. Hoffman, and J. F. Wager, *Solid-State Electronics*, **50**, 500 (2006).
- 30 K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature*, **432**, 488 (2004).
- 31 W. Lim, J. H. Jang, S. H. Kim, D. P. Norton, and V. Craciun, *Appl. Phys. Lett.*, **93**, 8,

- 082102 (2008).
- 32 G. Kim, Y. Noh, M. Choi, K. Kim, and O. Song, *J. Korean Ceram. Soc.*, **53**, 1, 110 (2016).
- 33 H. W. Zan, C. H. Li, C. C. Yeh, M. Z. Dai, H. F. Meng, and C. C. Tsai, *Appl. Phys. Lett.*, **98**, 25, 253503 (2011).
- 34 C. Zhao and J. Kanicki, *Med. Phys.*, **41**, 9, 091902 (2014).
- 35 Y. C. Shen, C. H. Yang, S. W. Chen, S. H. Wu, T. L. Yang, and J. J. Huang, *Biosensors and Bioelectronics*, **54**, 306 (2014).
- 36 M. C. Chen, T. C. Chang, C. T. Tsai, S. Y. Huang, S. C. Chen, C. W. Hu, S. M. Sze, and M. J. Tsai, *Appl. Phys. Lett.*, **96**, 26, 262110 (2010).
- 37 M. C. Chen, T. C. Chang, S. Y. Huang, S. C. Chen, C. W. Hu, C. T. Tsai, and S. M. Sze, *Electrochemical and Solid-State Letters*, **13**, 6, H191 (2010).
- 38 M. S. Kim, Y. H. Hwang, S. Kim, Z. Guo, D. I. Moon, J. M. Choi, M. L. Seol, B. S. Bae, and Y. K. Choi, *Appl. Phys. Lett.*, **101**, 24, 243503 (2012).
- 39 C. L. Tsai, F. Xiong, E. Pop, and M. Shim, *ACS Nano*, **7**, 6, 5360 (2013).
- 40 R. Waser, R. Dittmann, G. Staikov, and K. Szot, *Adv. Mater.*, **21**, 25, 2632 (2009).
- 41 H. C. Sung, T. F. Lei, T. H. Hsu, Y. C. Kao, Y. T. Lin, and C. S. Wang, *IEEE Electron Device Lett.*, **26**, 3, 194 (2005).
- 42 N. Akil, M. V. Duuren, M. Slotboom, W. Baks, P. Goarin, R. V. Scaijk, P. G. Tello, and R. Cuppens, *IEEE Trans. Electron Devices*, **52**, 4, 492 (2005).
- 43 E. Lusky, Y. S. Diamand, G. Mitenberg, A. Shappir, I. Bloom, and B. Eitan, *IEEE Trans. Electron Devices*, **51**, 3, 444 (2004).
- 44 T. Endoh, K. Kinoshita, T. Tanigami, Y. Wada, K. Sato, K. Yamada, T. Yokoyama, N. Takeuchi, K. Tanaka, N. Awaya, K. Sakiyama, and F. Masuoka, *IEEE Trans. Electron Devices*, **50**, 4, 945 (2003).

- 45 D. Kwak, J. Park, K. Kim, Y. Yim, S. Ahn, Y. Park, J. Kim, W. Jeong, J. Kim, M. Park, B. Yoo, S. Song, H. Kim, J. Sim, S. Kwon, B. Hwang, H. Park, S. Kim, Y. Lee, H. Shin, N. Shin, N. Yim, K. Lee, M. Kim, Y. Lee, J. Park, S. Park, J. Jung, and K. Kim, 2007 Symposium on VLSI Technology, 2-1 (2007).
- 46 Y. Hsien, C. H. Chen, C. T. Lin, C. Y. Chang, and T. F. Lei, *IEEE Trans. Electron Devices*, **53**, 4, 782 (2006).
- 47 N. Inoue, N. Furutake, A. Toda, M. Tada, and Y. Hayashi, *IEEE Trans. Electron Devices*, **52**, 10, 2227 (2005).
- 48 A. Pirovano, A. L. Lacaita, F. Pellizzer, S. A. Kostylev, A. Benvenuti, and R. Bez, *IEEE Trans. Electron Devices*, **51**, 5, 714 (2004).
- 49 T. L. Moll, and Y. Tarui, *IEEE Trans. Electron Devices*, **10**, 338 (1963).
- 50 Y. Pei, B. Mai, X. Zhang, R. Hu, Y. Li, Z. Chen, B. Fan, and Jun Liang, *Journal of Elec. Materi.*, **44**, 2, 645 (2015).
- 51 R. Waser, and M. Aono, *Nat. Mater.*, **6**, 833 (2007).
- 52 Q. Zhou, and J. Zhai, *Physica B*, **410**, 5, 85 (2013).
- 53 Ch. Walczyk, Ch. Wenger, R. Sohal, M. Lukosius, A. Fox, J. Dąbrowski, D. Wolansky, B. Tillack, H. J. Müssig, and T. Schroeder, *J. Appl. Phys.*, **105**, 11, 114103 (2009).
- 54 C. Walczyk, D. Walczyk, T. Schroeder, T. Bertaud, M. Sowinska, M. Lukosius, M. Fraschke, D. Wolansky, B. Tillack, E. Miranda, and C. Wenger, *IEEE Trans. Electron Devices*, **58**, 9, 3124 (2011).
- 55 澤彰仁, 応用物理, 第 **75** 卷, 第 9 号, 1109 (2006).
- 56 A. Odagawa, H. Sato, I. H. Inoue, H. Akoh, M. Kawasaki, Y. Tokura, T. Kanno, and H. Adachi, *Phys. Rev. B*, **70**, 22, 224403 (2004).
- 57 A. Chen, S. Haddad, Y. C. Wu, Z. Lan, T. N. Fang, and S. Kaza, *Appl. Phys. Lett.*, **91**, 12, 123517 (2007).

- 58 S. Tsui, A. Baikalov, J. Cmaidalka, Y. Y. Sun, Y. Q. Wang, Y. Y. Xue, C. W. Chu, L. Chen, and A. J. Jacobson, *Appl. Phys. Lett.*, **85**, 2, 317 (2004).
- 59 D. C. Kim, S. Seo, S. E. Ahn, D. S. Suh, M. J. Lee, B. H. Park, I. K. Y. G. Baek, H. J. Kim, E. K. Yim, J. E. Lee, S. O. Park, H. S. Kim, U. I. Chung, J. T. Moon, and B. I. Ryu, *Appl. Phys. Lett.*, **88**, 20, 202102 (2006).
- 60 M. N. Kozicki, and M. Mitkova, *Nanotechnology*, **3**, 16, 1, Edited by R. Waser, V. C. H. Wiley, Weinheim, (2008).
- 61 W. Kim, B. Rösgen, T. Breuer, S. Menzel, D. Wouters, R. Waser, and V. Rana, *MICROELECTRON. ENG.*, **154**, 38 (2016).
- 62 C. H. Hsu, Y. S. Fan, and P. T. Liu, *Appl. Phys. Lett.*, **102**, 6, 062905 (2013).
- 63 Y. H. Hwang, I. Hwang, and W. J. Cho, *J. Nanosci. Nanotechnol.*, **14**, 11, 8196 (2014).
- 64 Y. S. Fan, P. T. Liu, and C. H. Hsu, *Thin Solid Films*, **549**, 54 (2013).
- 65 Y. H. Kang, T. I. Lee, K. J. Moon, J. Moon, K. Hong, J. H. Cho, W. Lee, and J. M. Myoung, *Materials Chemistry and Physics*, **138**, 2, 623 (2013).

第2章 a -IGZO ReRAM の動作メカニズム

2.1 諸言

酸化物半導体である a -IGZO は TFT に応用され、非晶質にも関わらず $\sim 10 \text{ cm}^2/(\text{V}\cdot\text{s})$ と高い飽和移動度をもつことが 2003 年に東京工業大の野村らによって報告された[1]。それ以来、 a -IGZO は次世代ディスプレイの実現に向けて、ディスプレイの駆動部分となる TFT のチャンネル材料として注目を浴びるようになった。一方、この a -IGZO は抵抗変化材料にも成り得ると、2010 年に M. C. Chen らによって報告された[2]。これらの研究報告を受けて、プラスチック基板上に周辺機器を集積化させる技術であるシステムオンプラスチックの実現が期待されている。大きな課題となっているのは、周辺機器を集積化させる際の温度である。プラスチック上に集積化させることから、作製工程のすべてはプラスチック基板の熱変形温度よりも低い温度で行われる必要がある。また論理回路を構成するトランジスタ、情報の記録と処理においてメモリが必要となる。低温プロセスが可能で有機材料よりも電子移動度や信頼性に優れた無機材料である a -IGZO は、それらの課題を満たす最適な材料である。 a -IGZO を用いた抵抗変化メモリ (ReRAM) に関する報告は 2010 年頃から報告され始めているが、動作メカニズムについて明確に説明はされていない。それは a -IGZO ReRAM だけでなく、その他の材料を用いた例においても同様である。

これまで ReRAM の抵抗変化メカニズムを解明するために、様々な ReRAM 材料が解析されてきた。CuS [3-4], AgS [5] などのカルコゲナイド材料、ZrOx [6], MoOx [7], HfOx [8], NiOx [9], TaOx [10] などの酸化物材料と多く報告されている。特に酸化物半導体を用いた ReRAM は、導電性フィラメントの形成・消滅により抵抗変化現象が起こるとされている。例えば上部電極に負電圧を印加すると、酸化物中の酸素がイオン化し、対向電極に向かって移動する。これにより酸素が移動した後には酸素欠陥が残る。これらの酸素欠陥が両電極間を接続することで、導電性フィラメントが形成され、低抵抗状態になる。上部電極に正電圧を印加した場合、逆の工程を辿り、移動した酸素イオンが酸素欠陥を終端することで導電性フィラメントが消滅し、高抵抗状態になる。

上記のメカニズムはフィラメントモデルと提唱されており、多くの研究グループが導電性フィラメントの観察を試みている。Y. H. Kang らは、透過電子顕微鏡 (TEM) を用いて薄片化した a -IGZO ReRAM の試料からフィラメントを発見したという報告があった[11]。彼らは上部電極に窒化チタン (TiN)、下部電極に酸化インジウムスズ (ITO) を用いており、フィラメントを形成している (低抵抗状態) 時と消滅し

ている（高抵抗状態）時の試料をそれぞれ薄片化し TEM 観察を行っている。結果として、上部電極に正電圧を印加した時に Ti が電界によりマイグレーションを起こし、結晶成長しフィラメントを形成したと結論づけている。この報告から *a*-IGZO ReRAM でもフィラメントモデルで動作する可能性が示唆された。しかし、彼らの提唱したメカニズムでは酸素イオンが関与せず、一般的なフィラメントモデルとは異なる。TEM 観察の他にも、様々なフィラメント観察方法が報告されている。北海道大の近藤らは、NiOx ReRAM の上部電極を除去し、導電性原子間力顕微鏡 (C-AFM) と走査電子顕微鏡 (SEM) を用いてフィラメントを発見した[12]。また TaOx ReRAM において、電子エネルギー損失分光 (EELS) から酸素の分布を可視化させ、フィラメントの形成が発見されている[13]。上記の方法では、いずれも低抵抗状態と高抵抗状態の試料を別々に用意し、観察する方法である。特に高抵抗状態のフィラメント消滅は、抵抗変化時に消滅したのか、もしくは最初から存在しなかったのかは明らかにできない。またフィラメントの形成・消滅に必要な原動力が何であるかの原因解明も困難である。そのためフィラメントの形成・消滅過程のすべてを観察する手法が必要になる。M. Kudo らは、あらかじめ TEM 用に加工した試料を TEM 内で抵抗変化させた「その場観察」の手法を提案し[14]、フィラメントの観察に成功した。しかし、その場観察の例は少なく、*a*-IGZO ReRAM において確実にフィラメントモデルが適応されるかは明確ではない。

本研究では、低温プロセス下で作製された簡易構造をもつ試料が抵抗変化を示すか動作確認を行った。また本 ReRAM が一般的なフィラメントモデルに当てはまるか検証するために動作メカニズムの解析を行った。メカニズム解析のために、今までに報告のない新しいフィラメント観察方法「発熱解析」を提案した。発熱解析装置 (Infra Scope II, Quantum Focus Instruments Inc.) を用いて、試料から発生するジュール熱を感知することでフィラメントの観察を可能とする。そして、発生したジュール熱は試料の上部電極表面に発熱スポットとして画像が得られる。また、電気特性と合わせて観察できるため、いつどこでフィラメントが形成・消滅するかもその場観察することができる。

2.2 実験方法

2.2.1 素子作製方法

本研究では ReRAM の基本動作特性を得るために、簡易試料作製プロセスを基に作製及び評価を行った。簡易試料は 1 回のフォトリソグラフィのみでパターンニングしたため、作製プロセスは大きく簡略化されている。

基板としてガラス基板 (SiO_2) を使用した。ガラス基板は熱伝導率が低いため発熱解析を容易にするために用いた。その上に Ti を 3 nm、Pt を 40 nm 堆積した。この時、真空度 10^{-4} Pa に設定し電子ビーム (EB) 蒸着装置を用いた。さらに抵抗変化層である *a*-IGZO を 30 nm 堆積した。この際、*a*-IGZO ターゲット (組成比 2:2:1:7) を使用した高周波 (RF: Radio Frequency) マグネトロンスパッタを用い、室温、印加電圧 100 W、成膜圧力 0.6 Pa、成膜ガス流量 Ar 19.1 sccm/ O₂ 0.9 sccm (酸素濃度 4.5%) の条件で行った。この *a*-IGZO の成膜条件は電子移動度 $10 \text{ cm}^2 / (\text{V}\cdot\text{s})$ を示す *a*-IGZO TFT の *a*-IGZO と同様の成膜条件を用いた。フォトリソグラフィで下部電極コンタクトホールパターンを *a*-IGZO に描画後、0.02 M HCl によりウェットエッチングを行った。フォトリソグラフィの条件を以下に示す。

フォトリソグラフィの詳細

1. レジスト AZ4210 をスピコートにて塗布
(スピコートの条件: 300 rpm 3 秒、3000 rpm 15 秒、6000 rpm 2 秒。)
2. ホットプレートを用いて 100°C で 90 秒間ベーク
3. フォトマスクを使用し露光装置で 10 秒間露光
4. AZ300MIF DeVELOPER (2.38%) を用いて 90 秒間現像
5. ホットプレートを用いて 120°C で 60 秒間ベーク

その後、円形シャドウマスクを用いて直径 (ϕ) 300、600、800、1000、2000 μm の上部電極 Pt を EB 蒸着した。このように電極面積が異なるデバイスを作製し、その違いによる特性の変化を検証した。Figure 2-1 に以上の手順で作製した素子の (a) 素子全体図、(b) 素子断面図を示す。

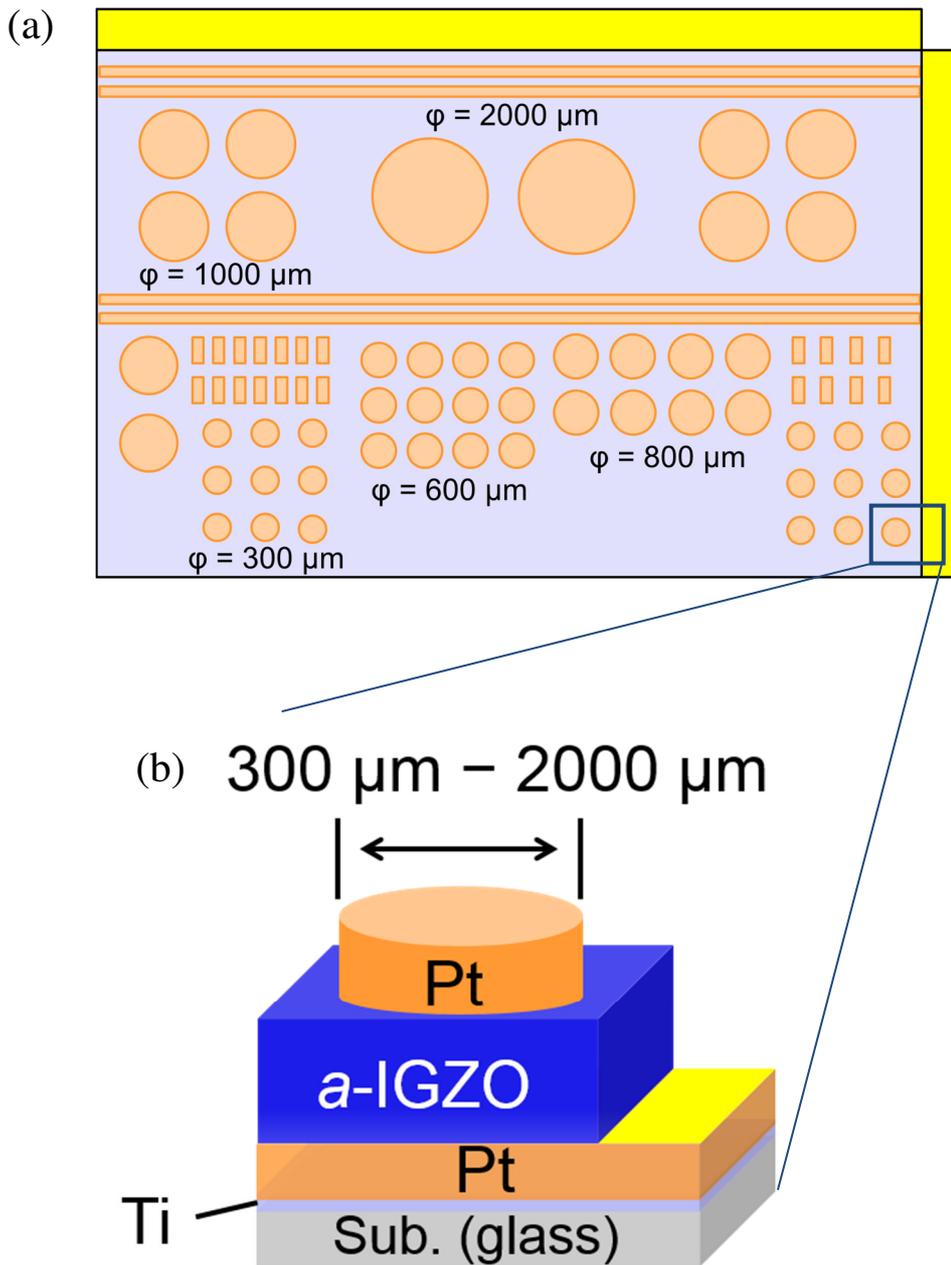


Figure 2-1 (a) A schematic top view of the fabricated device. The yellow regions are the surface of the bottom electrode Pt for the contact. The size of top electrode was varied from 300 μm to 1000 μm . (b) Schematic cross-section of the device. The contact area was formed by the photolithography and wet etching. Thickness of *a*-IGZO layer was 30 nm.

2.2.2 ReRAM 電気特性評価手法

本研究では半導体パラメータアナライザー (Agilent 4156C) を用いて電気特性の測定を行った。本節では電気特性評価の方法について述べる。

Figure 2-2 に電気特性測定方法の模式図を示す。上部電極 (TE: Top electrode) および下部電極 (BE: Bottom electrode) にプローブ針を接触させ、半導体パラメータアナライザーの Source measure unit (SMU) によって電気特性を行った。上部電極に電圧を印加し、下部電極はグラウンド (GND) をとった。

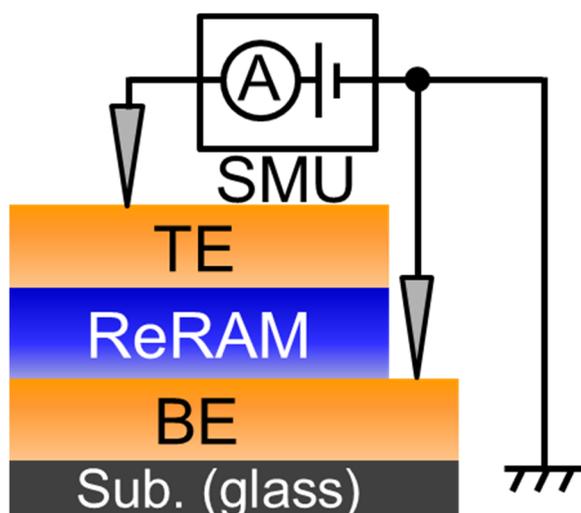


Figure 2-2 A schematic image of the measurement methods. The semiconductor analyzer was connected to the top electrode (TE) and the bottom electrode (BE), respectively. Voltage was applied to TE, and BE was grounded by a source measure unit (SMU).

一般的に ReRAM の電気特性を評価する上では、初期状態のメモリを動作させる工程であるフォーミングプロセスを評価する初期特性、データの書き込みおよび消去動作の評価、データの読み出し評価、高抵抗状態 (OFF 状態) の抵抗値 (R_{OFF}) と低抵抗状態 (ON 状態) の抵抗値 (R_{ON}) の比である ON/OFF 比、データ書き換え可能な回数を評価するエンデュランス試験などで議論される[15]。その他にも、記憶されたデータが失われるまでに要する時間を評価するリテンション試験がある。以下に本研究における電気特性評価項目の詳細を述べる。

初期特性

ReRAM の初期状態は OFF 状態を示すが、書き込み・消去動作させるためには、フォーミングプロセスと呼ばれる工程が必要になる。この工程では OFF 状態の素子に電圧を印加し、電流の流れやすい ON 状態に抵抗変化させる。この抵抗変化が起こった際の印加電圧であるフォーミング電圧 (V_f)、初期抵抗値 (R_{OFF})、抵抗変化後の ON 状態の抵抗値 (R_{ON}) の値をそれぞれ評価した。またフォーミングプロセスを行う際は、数桁にも及ぶ抵抗変化が起こるため、過剰な電流からの素子破壊を防ぐために制限電流 (Compliance current: CC) を用いた。

書き込み・消去特性

書き込み動作とは、素子の抵抗値を OFF 状態から ON 状態に変化させることを指し、一般的には情報を書き込むと呼ばれている。また消去動作は反対に素子の抵抗値を ON 状態から OFF 状態に変化させ、記憶させた情報を消去する操作を意味する。フォーミングプロセスを経た素子は、ON 状態になっている。すでに書き込まれた状態であるため、次は消去動作が必要になる。消去特性では、素子の抵抗値が ON 状態から OFF 状態に抵抗変化した際の消去電圧 (V_{er}) および電流値をそれぞれ評価した。消去動作においては制限電流を設けず、OFF 状態に戻るまで電圧を印加した。書き込み特性では、初期特性と同様に制限電流を設定し ON 状態に変化した際の書き込み電圧 (V_{wr}) および電流値を評価した。

読み出し特性

読み出し動作とは、書き込み電圧および消去電圧よりもはるかに低い電圧を印加し、得られる抵抗値から書き込みまたは消去された状態を判別する操作を指す。読み出し電圧 (V_{rd}) を高く設定すると誤って素子を書き込み・消去する可能性があるため、通常は読み出し電圧として書き込み・消去電圧の 10 分の 1 程度の電圧を印加する。ここで読み出し時間 T は

$$Q = I_{rd}T = CV_{rd} \quad (2.1)$$

$$T = \frac{CV_{rd}}{I_{rd}} \quad (2.2)$$

と導かれる。 Q は電気量、 C は静電容量、 T は読み出し速度を示す。読み出し動作に伴って流れる電流を読み出し電流 (I_{rd}) と呼ばれるが、ON 状態における I_{rd} が小さいほど読み出し速度が遅くなる。静電容量 C が 10 pF、読み出し電圧 V_{rd} を 0.1 V と設定

したとき、読み出し電流 I_{rd} が $10\ \mu\text{A}$ より高いとき、 $< 100\ \text{ns}$ と高速に読み出し動作が行われる。 $1\ \mu\text{A}$ の電流値を検知するためには、読み出し増幅器が必要となるため、本研究では $10\ \mu\text{A}$ 以上の読み出し電流を検知できるか評価した。

ON / OFF 比

ON / OFF 比とは、メモリウィンドウとも呼ばれ、ON 状態の抵抗値と OFF 状態の抵抗値の比を表す。この ON / OFF 比が小さいほど、ON 状態と OFF 状態の判別が困難となる。ON / OFF は OFF 抵抗値 R_{OFF} と ON 抵抗値 R_{ON} の比 R_{OFF} / R_{ON} から算出され、最小値として 1.2 または 1.3 を求められるが、 > 10 つまり 1 桁でも差があれば読み出し動作を行うことができる。本研究では読み出し動作に支障がないかを ON / OFF 比からも評価した。

エンデュランス試験

エンデュランス試験とは、ON 状態と OFF 状態の書き換え可能な回数を評価する試験である。一般的には 10^8 回以上の繰り返し回数が求められる。*a*-IGZO ReRAM において報告されている中では 10^2 回が最大である[2, 16, 17]。本研究においても DC エンデュランス試験を行い評価した。

リテンション試験

新規 NVM には 10 年以上のデータ保持時間 (Retention) が求められている。リテンション試験において、測定試料は最大 85°C の加熱ストレスと、一定電圧の読み出し電圧パルスを経電的ストレスとして印加する必要がある。読み出し電圧と書き込み電圧の比である V_{wr} / V_{rd} が 10 を示すとき、最も長いデータ保持時間が得られるため、 V_{rd} は V_{wr} を 10 分の 1 程度まで低く設定する必要がある。本研究ではリテンション試験以外の評価を行った。

初期特性および書き込み特性では Figure 2-3 (a) に示す様に、制限電流 CC 、読み出し電圧 V_{rd} 、読み出し電流 I_{rd} ならびに ON / OFF 比も同時に評価した。消去特性においては Figure 2-3 (b) に示す様に、消去電圧 V_{er} および電流 I_{er} を測定した。

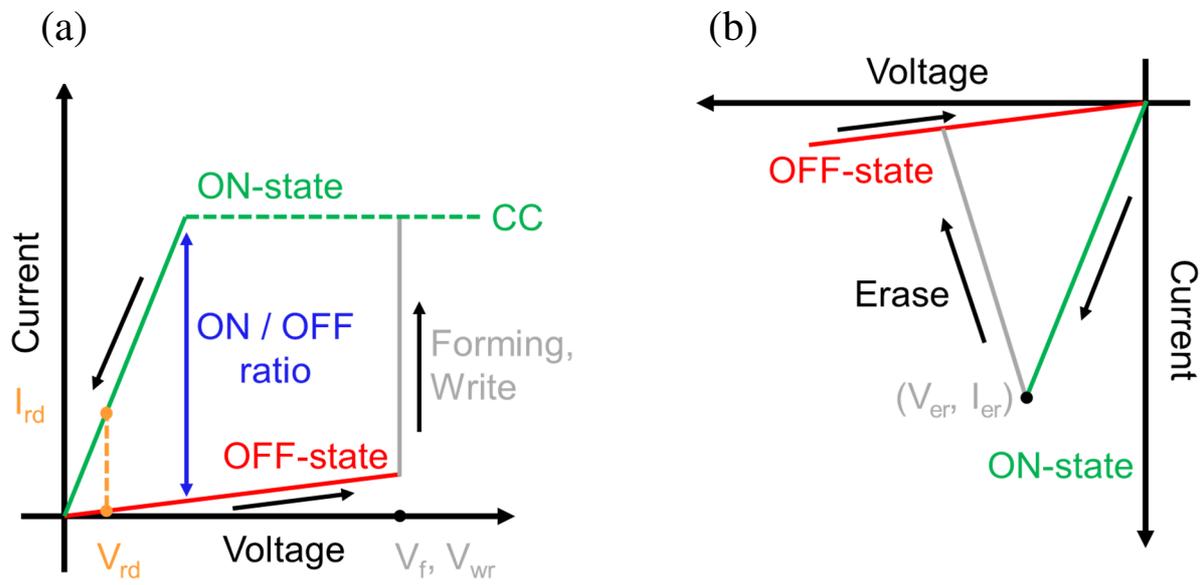


Figure 2-3 I-V characteristics in (a) an initial state and write operation, (b) erase operation.

2.3 Pt / *a*-IGZO / Pt における電気特性

2.3.1 基本特性評価

2.2.1 節の手順で作製された Pt / *a*-IGZO / Pt の構造をもつ ReRAM の電気特性を測定した。Figure 2-4 に酸素濃度 4.5%にて堆積された 30 nm *a*-IGZO 膜における初期特性を示す。電極面積は 300 μm^2 のものを使用した。ハードブレイクダウンによる素子の破壊を防止するために、制限電流 1.0 mA を設定した。しかし、0 V \rightarrow 1.0 V \rightarrow 0 V への正電圧を掃引した際、OFF 状態から変化は起こらなかった。OFF 状態から ON 状態に書き込まれるまで、徐々に制限電流を増加した結果、制限電流 17 mA に設定された際に、OFF 状態から ON 状態に書き込みが行われたことを確認した。この時フォーミング電圧 V_f は約 1.8 V を示したため、読み出し電圧 V_{rd} を 0.1 V に設定した。読み出された電流値 I_{rd} は ON 状態において 320 μA と 10 μA より高い値を示し、高速に読み出し動作を行えることが分かった。また、ON 状態と OFF 状態それぞれの I_{rd} から初期抵抗値 R_{OFF} と低抵抗値 R_{ON} を算出した。 R_{OFF} は $1.2 \times 10^4 \Omega$ 、 R_{ON} は $3.2 \times 10^2 \Omega$ を示し、ON/OFF 比が約 10^2 となることが分かった。この結果からも読み出し動作に支障はなく、フォーミングプロセスが行われたことを確認できた。

フォーミングプロセス後に引き続き、-1.5 V - 1.0 V 間を電圧掃引した。その結果を Figure 2-5 に示す。上部電極への負電圧印加により、消去電圧 (V_{er}) -1.5 V において ON 状態から OFF 状態へと抵抗変化し、消去動作を確認した。その後、電圧印加の掃引方向を逆転させ、書き込み電圧 (V_{wr}) 1.0 V において再度 OFF 状態から ON 状態へとソフトブレイクダウンによる抵抗変化が起こり、書き込み動作が行われた。この素子において抵抗変化はバイポーラ型を示した。この電気特性からもフォーミングプロセスと同様に読み出し電圧を 0.1 V に設定し、その結果 ON 状態における I_{rd} は 320 μA と同様の値を示したことが分かった。さらに R_{OFF} と R_{ON} を算出したところ、それぞれ $1.2 \times 10^4 \Omega$ 、 $3.1 \times 10^2 \Omega$ とフォーミング動作とほぼ同様の値を示した。ON/OFF 比も同様に約 10^2 となった。これらの値はすでに報告されている *a*-IGZO ReRAM (Ti / *a*-IGZO / TiN) [2] と類似した値を持つことから、低温プロセスで作製した Pt / *a*-IGZO / Pt の構造を持つ素子も ReRAM として機能することが示された。

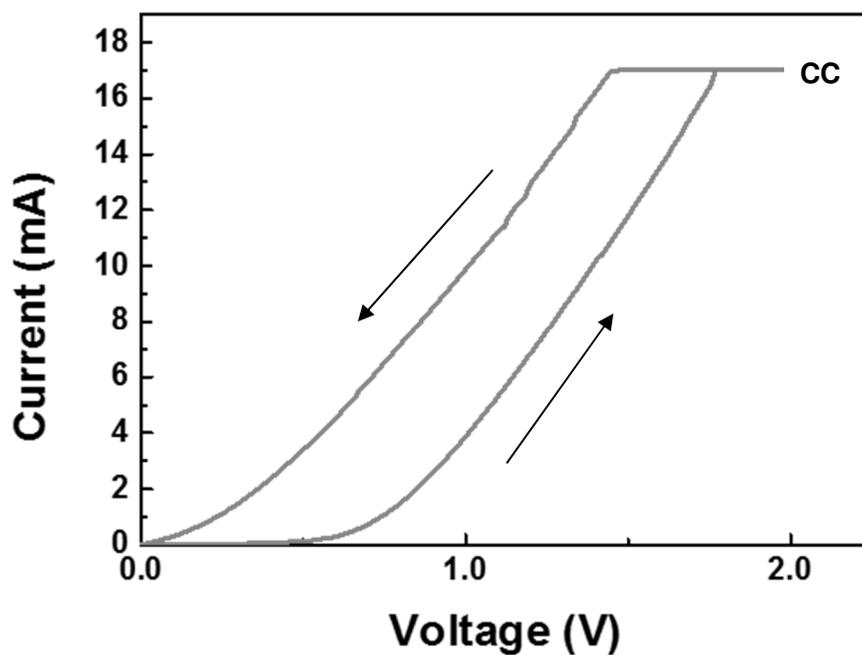


Figure. 2-4 I-V characteristics in the forming process. At about 1.8 V, the current reached at the CC value of 17 mA switching from high resistive state to low resistive state. ON / OFF ratio was about 10^2 and showed the forming process.

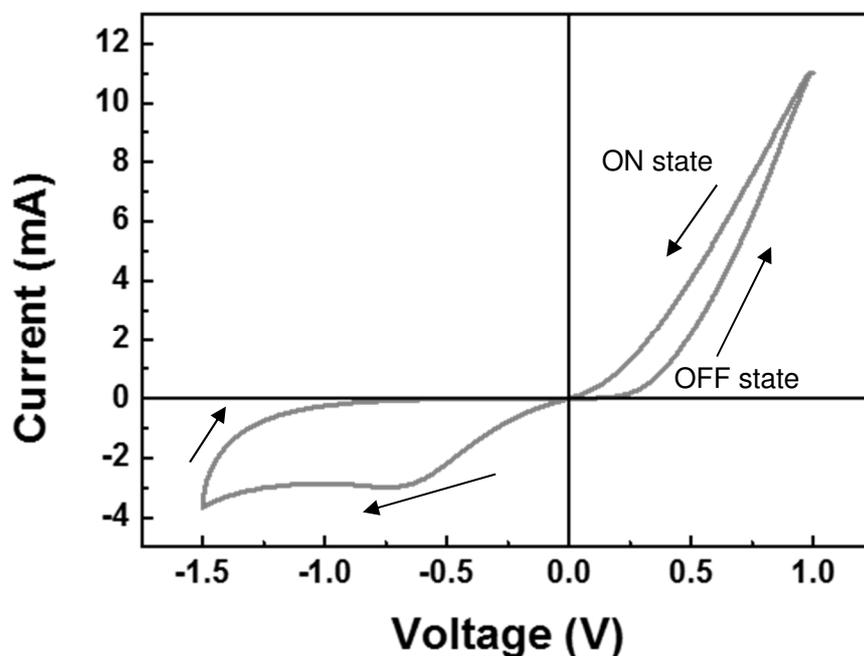


Figure 2-5 I-V characteristics of erase operation and write operation. It shows the typical bipolar switching.

2.3.2 電極面積依存性評価

Figure 2-6 に酸素濃度 4.5%にて堆積された 30 nm *a*-IGZO 膜における初期抵抗値の測定結果を示す。測定は直径 (ϕ) 300、600、800、1000、2000 μm の各電極面積の異なる素子にて行い、電極面積依存性について評価を行った。各電極面積において初期抵抗値にばらつきが確認された。2000 μm の素子においては約 50 Ω と初期抵抗値が低く、フォーミングプロセスにおける抵抗変化を確認することができなかった。

Figure 2-7 に抵抗変化を示した各電極面積の素子の初期抵抗値を示した。直径 (ϕ) 300、600、800 μm の素子において、初期抵抗値は電極面積に反比例しており、電極面積依存性を示した。これは電気抵抗の (2.3) 式に従うことを意味する。

$$R = \rho \frac{L}{A} \quad (2.3)$$

ρ は抵抗率、 L は膜厚、 A は素子面積を示す。よって素子を流れる電流は、抵抗変化膜材料の全体を流れることから、電気伝導は局所伝導であるフィラメントを介した伝導ではなく、*a*-IGZO 膜を介した伝導であることが確認できた。1000 μm の電極面積をもつ素子においては、その傾向を示していないことから別の伝導機構をもつことが示唆された。*a*-IGZO 膜を介した伝導を初期特性で示した直径 (ϕ) 300、600、800 μm の素子について、フォーミングプロセス後に抵抗変化させたときの R_{OFF} と R_{ON} について Figure 2-8 に示した。OFF 状態の抵抗値 R_{OFF} は電極面積が大きくなるにつれて小さくなることから、OFF 状態での電気伝導は、初期特性と同様に電極面積依存性が確認され *a*-IGZO 膜を介した伝導であることがわかった。一方で、ON 状態の抵抗値 R_{ON} は電極面積に関わらず $10^1 - 10^2 \Omega$ 程度のわずかな変化しかないので、電極面積依存性を示さないことがわかった。このことから(2.3) 式には従わないことから、*a*-IGZO 膜中に局所伝導であるフィラメントが形成され、それを介した電気伝導が存在する可能性が示唆された。

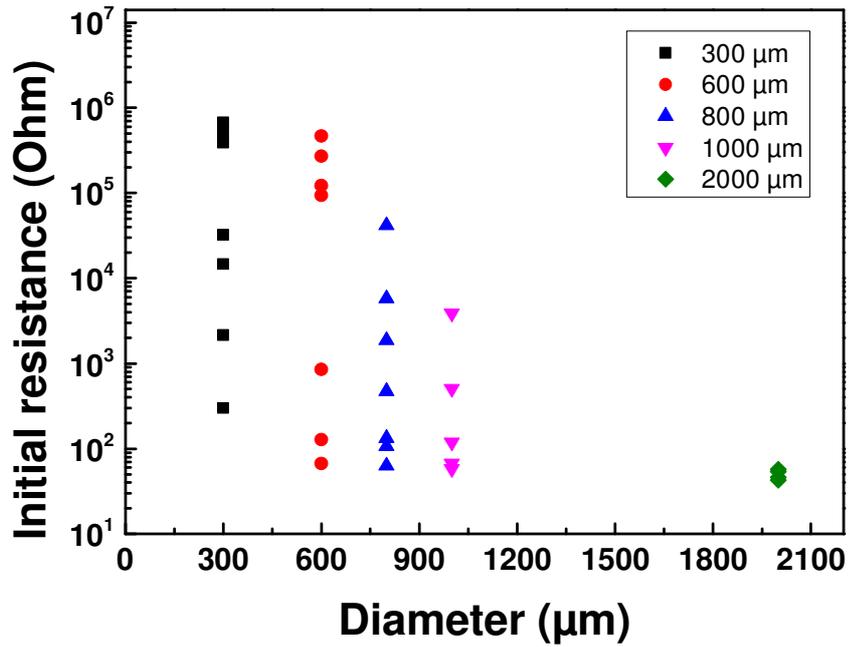


Figure 2-6 Initial resistances of the Pt / *a*-IGZO / Pt ReRAM with the device areas from 300 μm to 2000 μm.

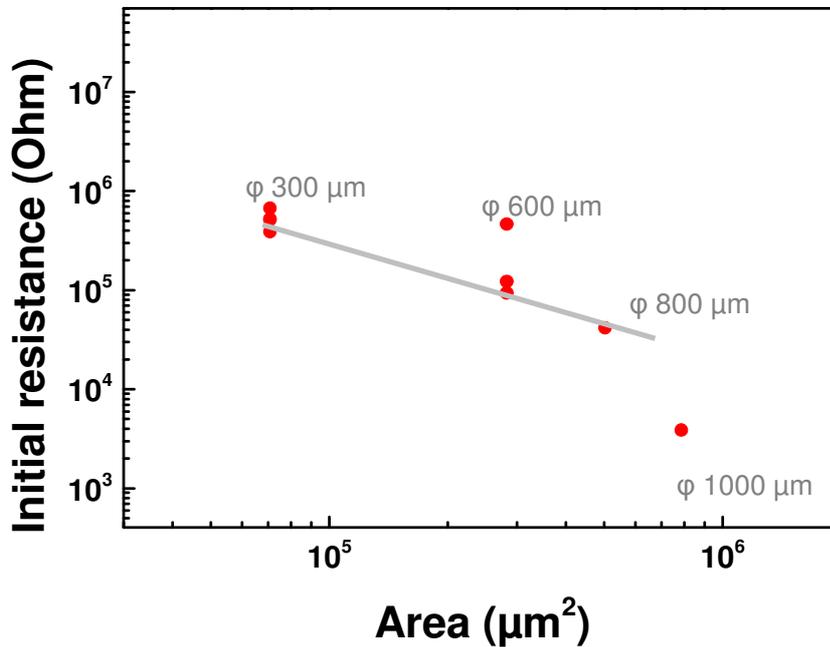


Figure 2-7 Initial resistances of each device area showing the resistive switching characteristics. Between 300 μm to 800 μm, the initial resistance is inversely proportional to the device area. It indicates the conduction depends on the *a*-IGZO bulk.

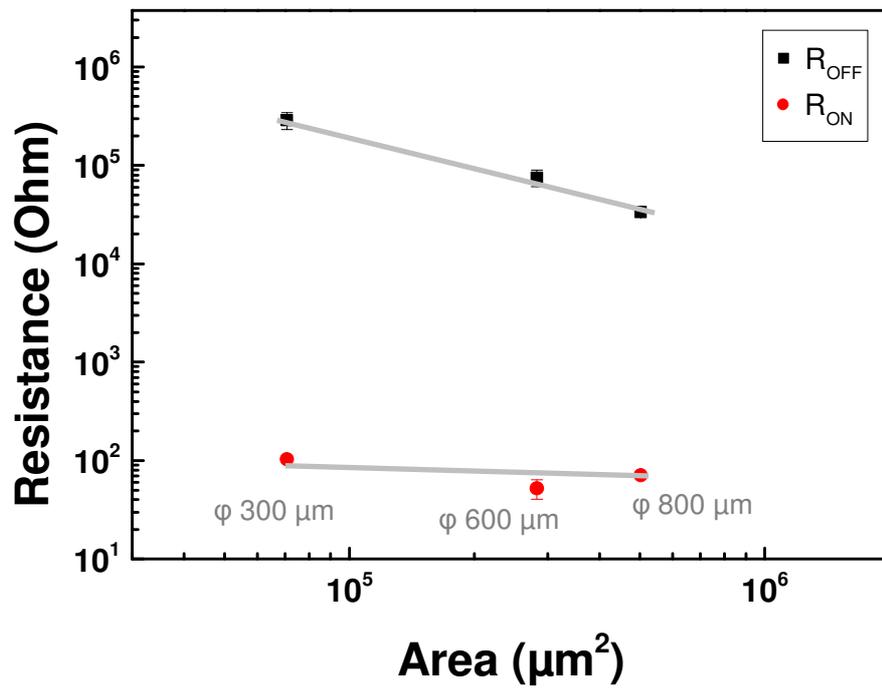


Figure 2-8 Device area dependence of OFF resistance (R_{OFF}) and ON resistance (R_{ON}). It was shown that R_{OFF} was inversely proportional to the device area and R_{ON} was constant.

2.4 Pt / *a*-IGZO / Pt における発熱解析

2.4.1 発熱解析装置

Pt / *a*-IGZO / Pt 構造を持つ ReRAM の動作確認を行い、*a*-IGZO が ReRAM の抵抗変化材料に応用できることが示された。本節では、動作メカニズムを解明するために、試料から発生したジュール熱を感知する発熱解析の手法について述べる。この解析では発熱解析装置 (Infra Scope II, Quantum Focus Instruments Inc.) を用いた。Figure 2-9 に装置の外観を示す。

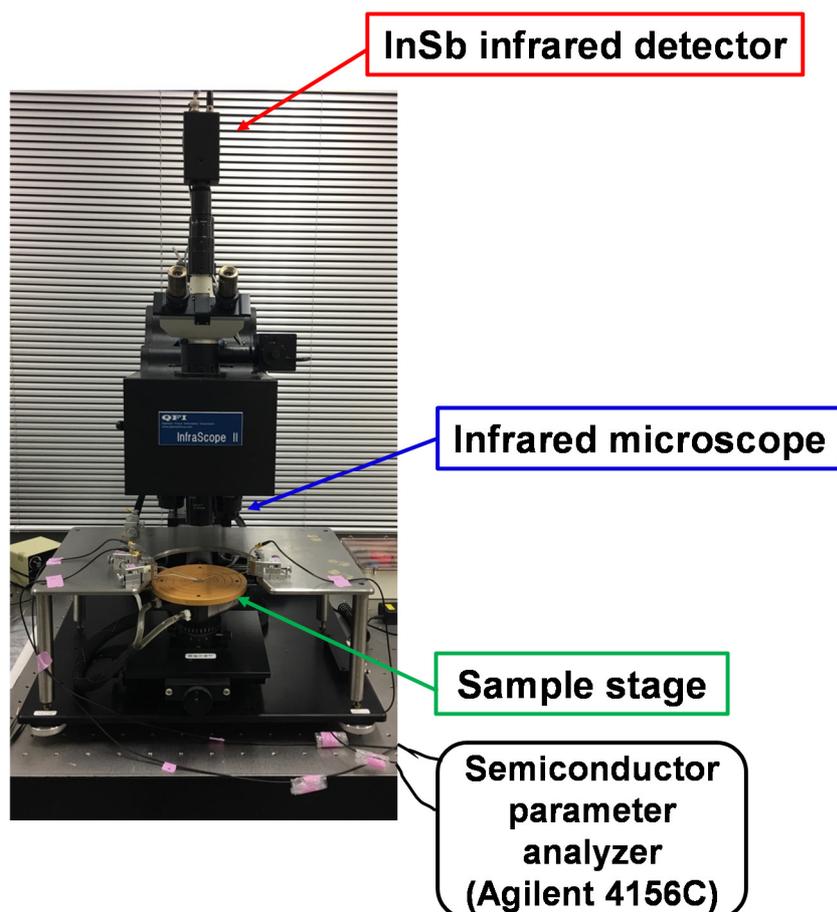


Figure 2-9 Thermal analysis instrument (Infra Scope II, Quantum Focus Instruments Inc.).

Figure 2-10 に測定方法の模式図を示す。ReRAM に電圧を印加し、外部接続された半導体パラメータアナライザの SMU によって電気特性を測定するとともに、ReRAM の上部電極表面における発熱温度や位置 (発熱スポット) をその場観察することができる。発熱温度のイメージングにはインジウムアンチモン (InSb) 赤外線放射光受光装置を使用した。受光装置には 256×256 pixel の電荷結合素子 (CCD, InfraScope™ MWIR Temperature Mapping Microscope, Quantum Focus Instruments Co.) を用いており、空間分解能は約 $3 \mu\text{m}$ 、温度分解能は 0.1 K 、測定波長帯は $0.9 - 5.6 \mu\text{m}$ 、最高測定温度は 523 K である。試料は室温に保ち、測定試料の基板にはガラス基板を用いている。これはガラス基板の熱伝導度が低いことから、発熱したジュール熱の拡散を抑え、発熱の観察を行い易くするためである。

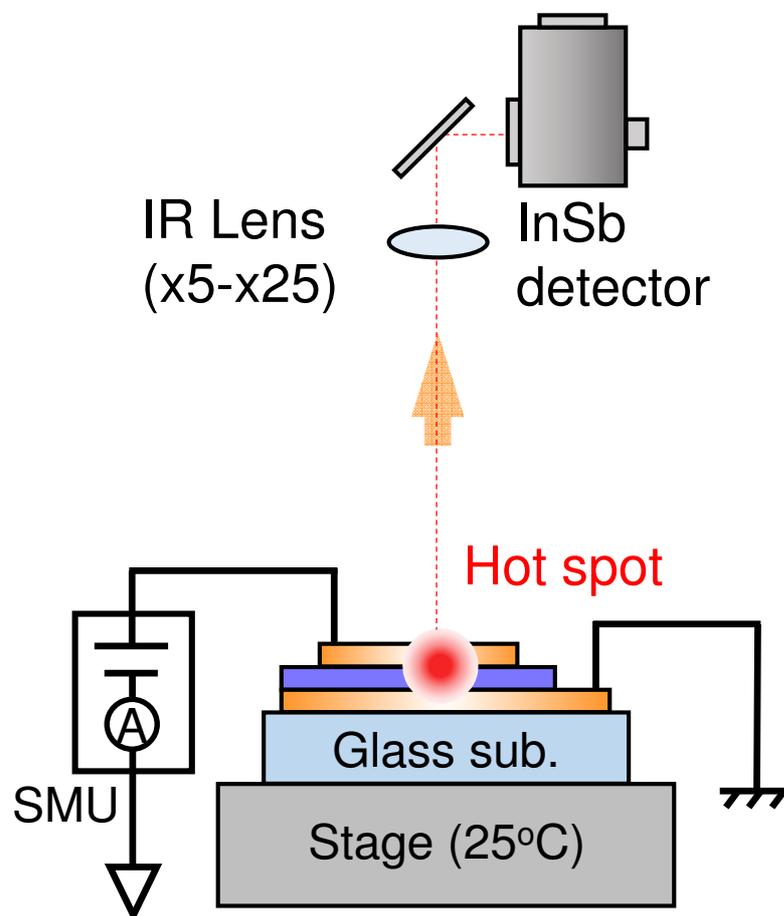


Figure 2-10 Experimental setup for thermal analysis.

2.4.2 電気特性と発熱現象の関係

Figure 2-11 にその場観察の電気特性、Figure 2-12 にその場観察の発熱解析の結果を示す。Figure 2-11 の電気特性を測定した際は、2.3.1 節の電気特性を測定した際と同一の素子を用いており、電気特性を確認したところ同様の書き込み・消去動作を保持していた。制限電流は 17 mA に設定されており、0 V → 1.0 V → 0 V へ正電圧を掃引した際、OFF 状態から ON 状態に書き込みが行われた。その後 0 V → -1.5 V → 0 V への負電圧を掃引した際、-1.5 V から徐々に ON 状態から OFF 状態に消去が行われた。

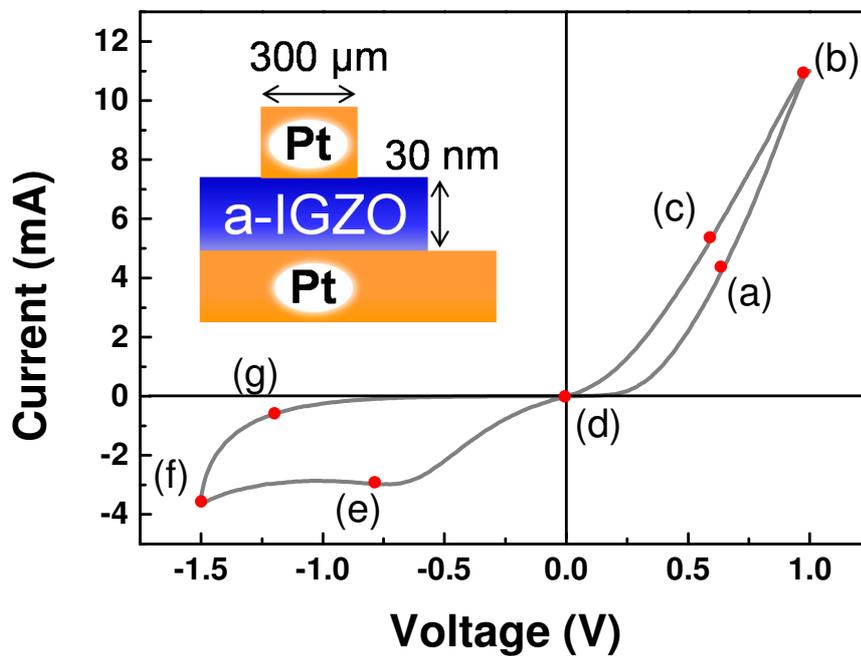


Figure 2-11 I-V characteristics of *a*-IGZO ReRAM with 300 μm electrode in *in-situ* observation.

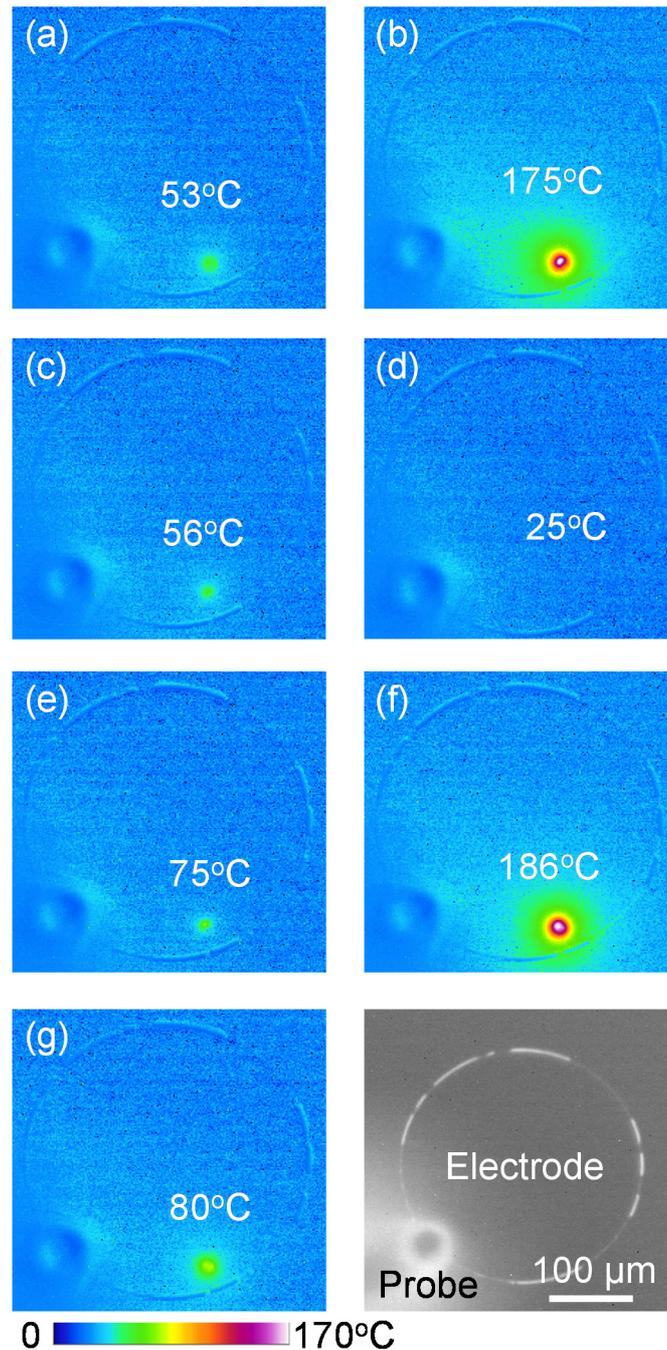


Figure 2-12 Thermal distribution of device surface. (a) – (g) correspond to areas of resistive switching in Figure 2-11.

Figure 2-12 に発熱解析から得られた発熱温度分布 (a) から (g) を示す。これらは Figure 2-11 に示した電気特性上の各アルファベット (a) から (g) の位置と関連している。Figure 2-12 (a) – (g) は電極図の測定図のように、電極左下にプローブ針を接触させ、室温に近い 25°C にサンプルステージを設定し測定を行った。(b) と (f) はそ

それぞれ書き込み動作と消去動作が行われたときの電極表面における発熱温度分布を示す。発熱スポットは印加電圧が書き込み電圧である 1.0 V 付近と消去電圧である -1.5 V 付近で顕著に観察され、電極右下に現われた。表面温度がそれぞれ 175°C と 186°C まで達した。これは電圧掃引に付随して、フィラメントが形成 (1.0 V) および崩壊 (-1.5 V) した際に発熱したためであると考えられる。通常、フィラメントはフォーミングプロセスの際に形成されると提唱されている。そしてそのフィラメントは *a*-IGZO 膜中の低抵抗な部分から選択的に形成されると考えられる。フォーミングプロセス中の発熱スポットを観察したところ、(b) と同様の位置から発熱したことから、発熱スポットの生じた位置にフィラメントが形成されたことが分かった。また消去動作において最も高い発熱温度 186°C を観察した。これは書き込み動作直後に形成されたフィラメントを電流が流れ、その際に発生したジュール熱が徐々に素子内部に蓄積され、フィラメントを崩壊させたためだと考えられる[18, 19]。ユニポーラ型で動作する ReRAM は電極における酸化還元反応により ON と OFF を繰り返すと報告されている[20]。またバイポーラ型で動作する ReRAM において、消去動作を引き起こす主要因としてフィラメントの熱酸化が報告されていることから[21]、バイポーラ型の本 ReRAM のメモリ動作はフィラメントの酸化還元反応かつその反応にジュール熱が関与すると考えられる。

2.4.3 異なる電極面積と発熱現象の関係

電極面積を変えることでどのような動作メカニズムが存在するかを調べるために、直径 600、1000 μm の素子において発熱解析を行った。Figure 2-13 に (a) 直径 600 μm 、(b) 1000 μm の素子の発熱温度分布を示す。発熱温度分布図は素子が OFF 状態から ON 状態に変化した直後で得られた。フィラメントが形成される位置は、素子ごとに異なり必ず決まって同じ場所に形成されるということではなかった。しかし、一度フィラメントが形成された場合、何度書き込み・消去を行っても発熱スポットの位置が変化することはなかった。直径 1000 μm の素子において、25°C から 138°C までの発熱が見られ、発熱スポットが 3 箇所見つかった。これより、電極面積を大きくすると複数のフィラメントが形成・崩壊する可能性が示された。同一電極内の各フィラメントは異なる表面温度を示した。直径 1000 μm の一番上のフィラメントが 138°C と最も発熱したことを確認した。これは、各フィラメント間で形状と体積が異なり、最も大きなフィラメントに電流が流れることでより多くのジュール熱が発生したと考えられる。

Figure 2-14 にてその場観察による電気特性の結果を示す。黒線は直径 300 μm の素子、赤線は直径 600 μm の素子、青線は直径 1000 μm の素子を示している。2.4.2 節において、直径 300 μm (黒線) の素子からは 1 つのフィラメントと書き込み・消去動作を確認している。直径 1000 μm (青線) の素子においては、複数のフィラメントが形

成・崩壊したときに見られるような段階的な抵抗変化を示してはならず、直径 300 μm の素子のような抵抗変化が行われたことを確認した。これは複数のフィラメントのうちの一つだけが素子の動作に最も寄与していると考えられる。よってより温度の高い発熱スポットが、デバイス動作に寄与しているフィラメントであることが分かった。2.3.2 節で電極面積依存性について評価を行ったが、直径 1000 μm の電極面積は電極面積依存性の傾向から外れていた。この理由の一つとして複数のフィラメントが存在していたことが関係すると思った。

過去の研究より α -IGZO 膜中には、フィラメントを形成する場所である欠陥部分が存在することが報告されている。近藤らは、酸素の移動により形成される欠陥部分である酸素欠陥や界面のラフネスによる集中電界が生じやすい部分である「弱い部分」(weak spot) が存在する可能性を提唱した[12]。電極面積を大きくすると、それらの弱い部分を含む確率が高くなると考えられる。本研究で用いた素子も下部電極に約 3 nm のラフネスがあり、酸素欠陥も多く存在すると考えられるため、複数のフィラメント形成部分が存在すると推測される。発熱温度分布図からも電極面積により複数のフィラメントが存在するため、複数のフィラメントの形成には電極面積依存性があると考えた。Weak spot についてはさらなる検討が必要である。

TEM や SEM などは、試料の小さな領域を観察することに優れているが、発熱解析装置は上部電極の広い範囲の表面温度を観察することもできる。そのため、フィラメントの形成されている位置や、フィラメントの数を検知できる点において優位性をもつと考えられる。電気特性と合わせてその場観察をすることにより、さらなる抵抗変化メカニズムの解析やデバイスの最適化をする際の解析手法として貢献できる。

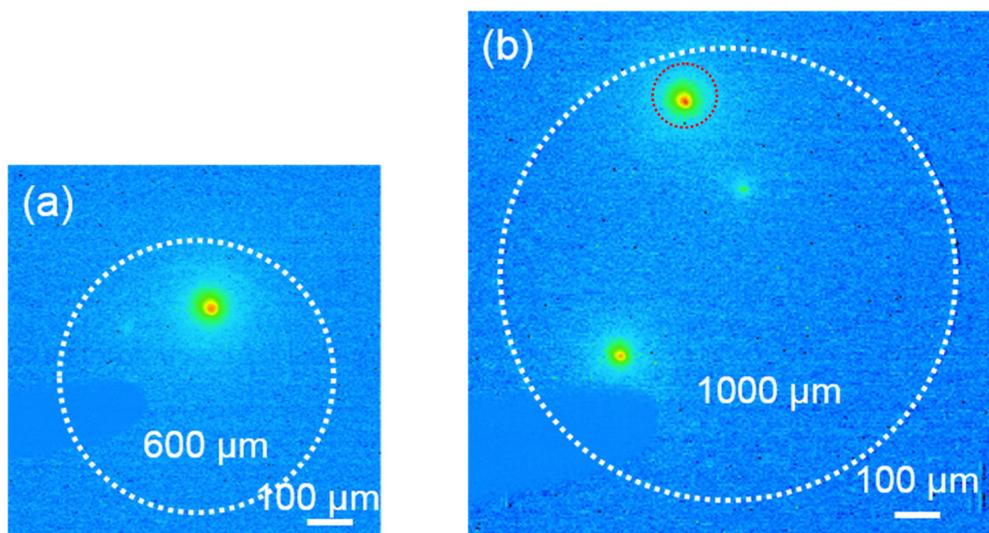


Figure 2-13 Thermal analysis in (a) 600 μm and (b) 1000 μm electrodes. The hot spot in the red broken circle showed the highest surface temperature. It indicates that each filament could be formed in different shapes, sizes, and volumes.

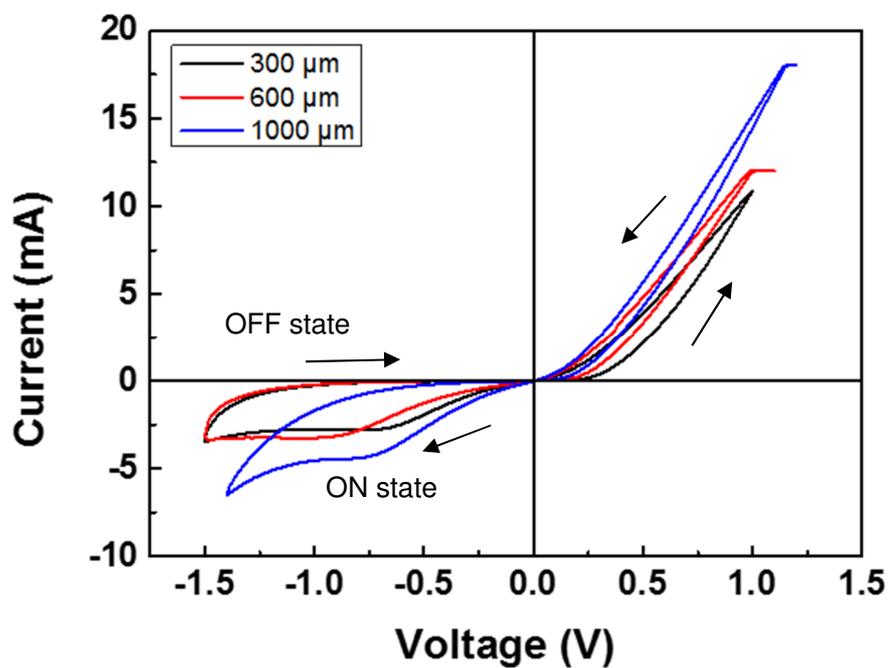


Figure 2-14 I-V characteristics in each electrode size. Figure 2-13 (a) and (b) are consistent with red and blue lines, respectively. Although multiple filaments were found in the 1000 μm electrode, the resistive switching performed without drastic changes in resistances. It revealed that the heat spot with higher temperature is the dominant conductive path.

2.5 結言

本章では低温プロセス下で作製された簡易試料 Pt / *a*-IGZO / Pt の ReRAM 素子がメモリ特性を示すかを検証し、動作メカニズムについて解析を行った。この結果から以下のことが分かった。

1) 酸素濃度 4.5%にて堆積された 30 nm *a*-IGZO 膜は、低温プロセス下で作製されても抵抗変化することが分かった。メモリを書き込み・消去させるためにはフォーミングプロセスが必要になるが、約 1.8 V で OFF 状態から ON 状態へフォーミングが行われたことを確認した。フォーミングプロセス後の書き込み・消去動作においても、ON/OFF 比は約 10^2 、読み出し電流は 10 μ A より高いことから高速に読み出し動作を行えることが分かった。このことから *a*-IGZO をプラスチック基板上に作製しても ReRAM の抵抗変化材料として応用できることが期待される。

2) 直径 300、600、800、1000、2000 μ m の円形電極の初期特性から、直径 300 から 800 μ m までの電極は電極面積依存性を示し、*a*-IGZO 膜を介した伝導が存在することが分かった。直径 1000 μ m の素子もメモリ特性は示したが、*a*-IGZO 膜を介した伝導以外の伝導機構が存在することが示唆された。直径 2000 μ m の素子はメモリ特性を示さなかった。電極面積依存性を示した素子の R_{OFF} と R_{ON} を比較した際、 R_{OFF} は電極面積に反比例することから初期特性同様に *a*-IGZO 膜を介した伝導を示した。 R_{ON} は電極面積に関わらず一定だったため、局所伝導であるフィラメントモデルが適用されることが分かった。この知見は低温プロセスで作製された *a*-IGZO ReRAM の最適化を図る上で重要な役割を果たすと考えられる。

3) ReRAM 駆動時の発熱解析の結果から、フォーミングプロセスにおけるフィラメントが形成される位置は、素子ごとで異なるが一度フィラメントが形成されると発熱スポットの位置は変わらなかった。面積依存性評価の結果からもフィラメントが発熱スポットの生じた位置に形成されたことが分かった。消去動作において特に発熱温度が高かった結果を得たが、これはフィラメントから発生したジュール熱に依存したフィラメントの熱酸化の可能性が考えられる。また、電極面積が 1000 μ m の素子に関しては 3 つのフィラメントからの発熱を観察した。I-V 特性から抵抗変化は 1 回のみ起こることが分かったため、3 つのうち 1 つのフィラメントだけが素子の動作に主に寄与していることが示された。このことから複数のフィラメントにより抵抗変化していたため、電極面積依存性の傾向から外れたと考えた。発熱解析装置はマクロスケールからフィラメントの形成されている位置や数を検知できるため、不良解析の手法としても今後期待される。フィラメントが形成される場所や、複数のフィラメントが発生する原因についてはさらなる検討が必要である。

以上より、低温プロセスで作製された *a*-IGZO も ReRAM の抵抗変化材料として

応用できることが分かった。動作メカニズムの解析から、OFF 状態の際は *a*-IGZO 膜を介した伝導、ON 状態の際はフィラメントによる伝導で抵抗変化することが分かった。複数のフィラメントが形成された場合、1つのフィラメントが主な伝導機構に寄与することが分かった。電極面積を直径 300 μm よりも小さくすれば、選択的に1つのフィラメントの形成が可能と推測されるため、ReRAM の駆動電流値の低減が見込めると考えられる。

参考文献

- 1 K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature*, **432**, 488 (2004).
- 2 M. C. Chen, T. C. Chang, C. T. Tsai, S. Y. Huang, S. C. Chen, C. W. Hu, S. M. Sze, and M. J. Tsai, *Appl. Phys. Lett.*, **96**, 26, 262110 (2010).
- 3 T. Sakamoto, H. Sunamura, H. Kawaura, T. Hasegawa, T. Nakayama, and M. Aono, *Appl. Phys. Lett.*, **82**, 18, 3032 (2003).
- 4 N. Banno, T. Sakamoto, T. Hasegawa, K. Terabe, and M. Aono, *Jpn. J. Appl. Phys.*, **45**, 4B, 3666 (2006).
- 5 K. Terabe, T. Hasegawa, T. Nakayama, and M. Aono, *Nature*, **433**, 47 (2005).
- 6 Q. Liu, C. Dou, Y. Wang, S. Long, W. Wang, M. Liu, M. Zhang, and J. Chen, *Appl. Phys. Lett.*, **95**, 2, 023501 (2009).
- 7 D. Lee, D. J. Seong, I. Jo, F. Xiang, R. Dong, S. Oh, and H. Hwang, *Appl. Phys. Lett.*, **90**, 12, 122104 (2007).
- 8 C. Walczyk, D. Walczyk, T. Schroeder, T. Bertaud, M. Sowinska, M. Lukosius, M. Fraschke, D. Wolansky, B. Tillack, E. Miranda, and C. Wenger, *IEEE Transactions on Electron Devices*, **58**, 9, 3124 (2011).
- 9 M. J. Lee, Y. Park, S. E. Ahn, B. S. Kang, C. B. Lee, K. H. Kim, W. X. Xianyu, I. K. Yoo, J. H. Lee, S. J. Chung, Y. H. Kim, C. S. Lee, K. N. Choi, and K. S. Chung, *Appl. Phys. Lett.*, **103**, 1, 013706 (2008).
- 10 M. J. Lee, C. B. Lee, D. Lee, S. R. Lee, M. Chang, J. H. Hur, Y. B. Kim, C. J. Kim, D. H. Seo, S. Seo, U. I. Chung, I. K. Yoo, and K. Kim, *Nature Materials*, **10**, 8, 625 (2011).
- 11 Y. H. Kang, T. I. Lee, K. J. Moon, J. Moon, K. Hong, J. H. Cho, W. Lee, and J. M. Myoung, *Mater. Chem. Phys.*, **138**, 623 (2013).

- 12 H. Kondo, M. Arita, T. Fujii, H. Kaji, M. Moniwa, T. Yamaguchi, I. Fujiwara, M. Yoshimaru, and Y. Takahashi, *J. Appl. Phys.*, **50**, 8R, 081101 (2011).
- 13 Z. Wei, Y. Kanzawa, K. Arita, Y. Katoh, K. Kawai, S. Muraoka, S. Mitani, S. Fujii, K. Katayama, M. Iijima, T. Mikawa, T. Ninomiya, R. Miyanaga, Y. Kawashima, K. Tsuji, A. Himeno, T. Okada, R. Azuma, K. Shimakawa, H. Sugaya, T. Takagi, R. Yasuhara, K. Horiba, H. Kumigashira, and M. Oshima, *Tech. Dig. – Int. Electron Devices Meet. (IEDM)*, **1**, 4, 293 (2008).
- 14 M. Kudo, M. Arita, Y. Ohno, T. Fujii, K. Hamada, and Y. Takahashi, *Thin Solid Films*, **533**, 48 (2013).
- 15 R. Waser, R. Dittmann, G. Staikov, and K. Szot, *Adv. Mater.*, **21**, 25, 2632 (2009).
- 16 M. S. Kim, Y. H. Hwang, S. Kim, Z. Guo, D. I. Moon, J. M. Choi, M. L. Seol, B. S. Bae, and Y. K. Choi, *Appl. Phys. Lett.*, **101**, 24, 243503 (2012).
- 17 Y. H. Hwang, I. Hwang, and W. J. Cho, *J. Nanosci. Nanotechnol.*, **14**, 11, 8196 (2014).
- 18 L. Tang, P. Zhou, Y. R. Chen, L. Y. Chen, H. B. Lv, T. A. Tang, and Y. Y. Lin, *J. Korean Phys. Soc.*, **53**, 94, 2283 (2008).
- 19 P. Zhou, L. Ye, Q. Q. Sun, P. F. Wang, A. Q. Jiang, S. J. Ding, and D. W. Zhang, *Nanoscale Res. Lett.*, **8**, 91 (2013).
- 20 W. Kim, B. Rösger, T. Breuer, S. Menzel, D. Wouters, R. Waser, and V. Rana, *MICROELECTRON. ENG.*, **154**, 38 (2016).
- 21 C. C. Lin, Y. P. Chang, H. B. Lin, and C. H. Lin, *Nanoscale Res. Lett.*, **7**, 187 (2012).

第3章 実用化に向けた小型 ReRAM セルの評価

3.1 諸言

非晶質酸化物半導体である *a*-IGZO は TFT のチャネル材料として優れた特性を示す。非晶質にも関わらず $\sim 10 \text{ cm}^2/(\text{V}\cdot\text{s})$ と高い電界効果移動度を有し、室温で成膜しても半導体デバイスが動作する。これは *a*-IGZO などの非晶質酸化物半導体がイオン性の結合によって構成されており、伝導帯下端 (CBM: Conduction Band Minimum) は空間的に広がった球対称の金属の *s* 軌道を主体として形成され、非晶質構造のような歪な化学結合においてもキャリア輸送に影響を与えないためである[1]。一方、*a*-IGZO を含む酸化物半導体のキャリア濃度は酸素欠陥量で決まり、サブバンドギャップ内に酸素欠陥などが起因する準位をもつことから、光・大気中の水分および酸素などに影響を受けやすい[2-5]。*a*-IGZO ReRAM においてもこれらの影響を受け、抵抗変化動作が不安定になるという問題がある。

この問題を解決するためには、ReRAM の構造を改善し、*a*-IGZO を大気から遮断することが必要である。前章から *a*-IGZO ReRAM はフィラメントモデルにより動作することが分かっており、酸素イオンの拡散・凝集が疑われることから、外気の酸素とのやり取りはキャリア濃度に影響を与えるため無い方が好ましい。また電極面積の大きい素子では複数のフィラメントが存在する可能性が示された。フィラメントの数が多いほど素子の動作電流値は高くなり、ON・OFF 動作させるためにはすべてのフィラメントを形成・崩壊させるため、メモリ動作が不安定化することが懸念される。そこで素子面積を縮小することで、フィラメントを選択的に1つのみ形成し、素子の低消費電力化と高信頼性が可能かを検証する必要がある。

本章では、SoP を想定した ReRAM として *a*-IGZO が外気から遮断された素子構造を提案し、デバイスの作製および評価について述べる。また、電気特性および発熱解析を用いて1つのフィラメントの選択的形成および素子の低消費電力化と高信頼性が可能となるか検討する。

3.2 デバイス構造および作製方法

本研究では、SoPを想定したReRAMとして α -IGZOが外気から遮断された素子構造を作製した。以下にその作製プロセスを示す。

1. 低抵抗N型Si基板 (抵抗率: 0.001–0.0015 ohm·cm) に Ti 100 nm、TiN 50 nm、Pt 100 nm を電子ビーム (EB) 蒸着装置で成膜
2. SiO₂ 200 nm をプラズマ CVD 法により成膜
3. フォトリソグラフィでポジ型コンタクトホールパターンを描画
4. 希フッ酸 (BHF) により SiO₂ をウェットエッチング (2 min)
5. α -IGZO 30–70 nm を高周波 (RF: Radio Frequency) マグネトロンスパッタで成膜
6. フォトリソグラフィで素子分離のため α -IGZO 上にポジ型パターンを描画
7. 0.02 M HCl により α -IGZO をウェットエッチング (6–14 min)
8. フォトリソグラフィでネガ型上部電極パターンを描画
9. Ti 100 nm、Pt 100 nm をスパッタ法により成膜
10. リフトオフプロセスにより上部電極形成

フォトリソグラフィの詳細

ポジ型

1. レジスト AZ602 をスピコートにて塗布
(スピコートの条件: 300 rpm 3 秒、3000 rpm 15 秒、6000 rpm 2 秒。)
2. ホットプレートを用いて 100°C で 60 秒間ベーク
3. フォトマスクを使用し露光装置で 10 秒間露光
4. AZ300MIF DeVELOPER (2.38%) を用いて 9 秒間現像
5. ホットプレートを用いて 120°C で 90 秒間ベーク

ネガ型

1. レジスト AZ5218 をスピコートにて塗布
(スピコートの条件: 300 rpm 3 秒、3000 rpm 15 秒、6000 rpm 2 秒。)
2. ホットプレートを用いて 90°C で 60 秒間ベーク
3. フォトマスクを使用し露光装置で 2 秒間露光
4. ホットプレートを用いて 110°C で 90 秒間ベーク
5. フォトマスクを使用せずに露光装置で 15 秒間露光

6. AZ300MIF DeVELOPER (2.38%) を用いて 45 秒間現像
7. ホットプレートを用いて 120°C で 60 秒間ベーク

基板として低抵抗 N 型 Si 基板 (抵抗率: 0.001–0.0015 ohm·cm) を使用し、その上に Ti 100 nm、TiN 50 nm、Pt 100 nm を電子ビーム (EB) 蒸着装置で成膜し、さらにプラズマ CVD 法により SiO₂ を 200 nm 堆積した。その後、フォトリソグラフィと希フッ酸 (BHF) によるウェットエッチングを行い、2 μm × 2 μm、4 μm × 4 μm、8 μm × 8 μm、10 μm × 10 μm、20 μm × 20 μm、40 μm × 40 μm、50 μm × 50 μm、100 μm × 100 μm の正方形コンタクトホールを開口した。さらに抵抗変化層である *a*-IGZO を 30–70 nm 堆積した。*a*-IGZO ターゲット (組成比 2:2:1:7) を使用した RF スパッタを用い、室温、印加電圧 100 W、成膜圧力 0.6 Pa、成膜ガス流量 Ar 19.1 sccm / O₂ 0.9 sccm (酸素濃度 4.5%) の条件で行った。次にフォトリソグラフィと 0.02 M HCl によりウェットエッチングを行い、*a*-IGZO を 70 μm × 70 μm に素子分離のためにパターンニングし、リフトオフ用パターンを描画してから上部電極 Pt / Ti をスパッタ法で堆積した。最後にリフトオフを行った。

上部電極 Ti は酸素イオン貯蓄層としての役割を果たし、抵抗変化を補助することで高信頼化が望める[6]。また Ti の仕事関数[7]が *a*-IGZO と近いことからオーミック接合が形成されやすくなることが期待できるため選択した。Figure 3-1 に以上の手順で作製した素子の素子上面・断面図、Figure 3-2 に作製プロセス図を示す。

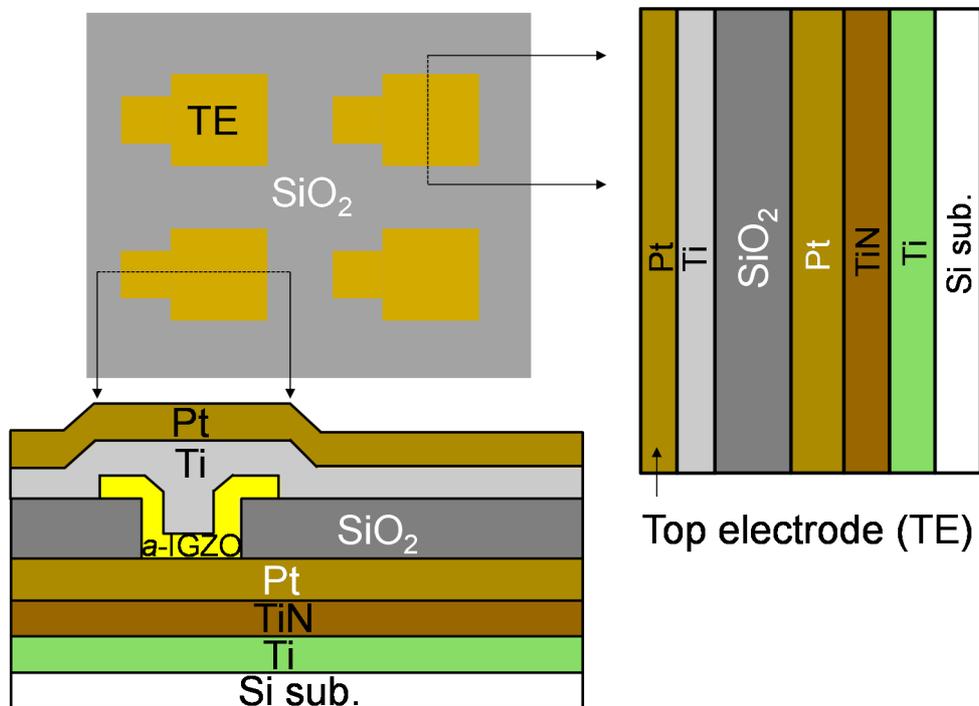


Figure 3-1 Schematic image of top view of the device array and cross-sections.

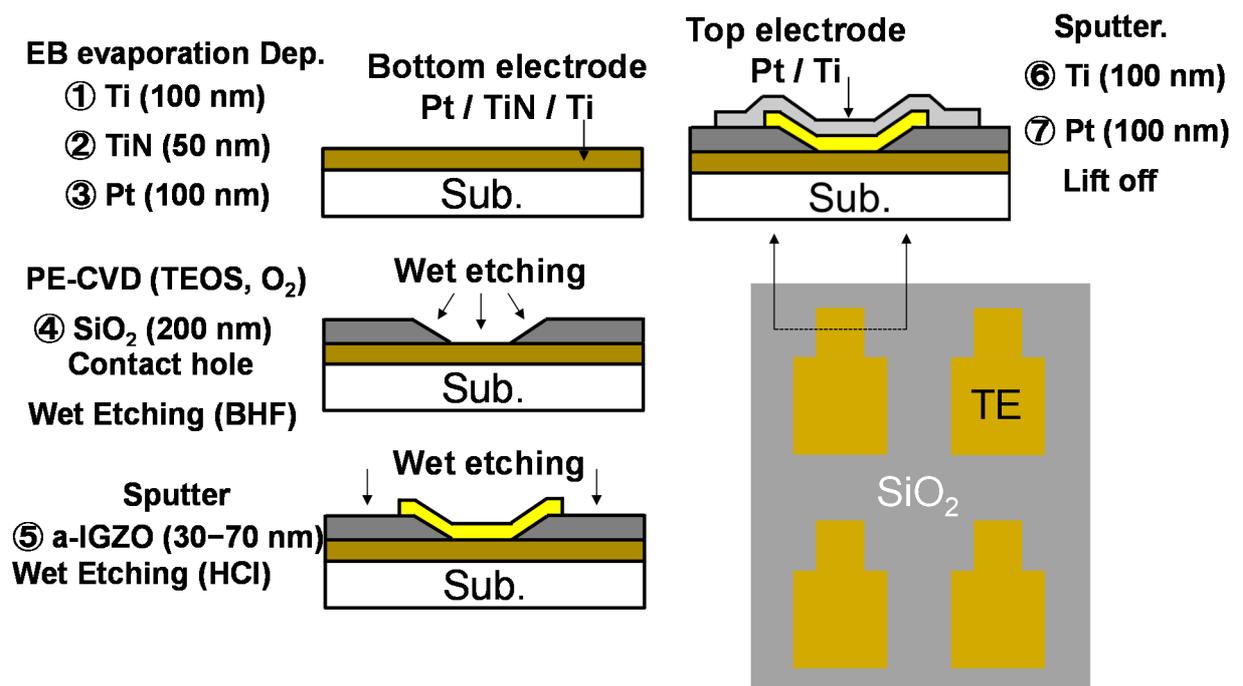


Figure 3-2 Schematic image of process steps with cross-sectional views.

3.3 小型 Ti / a-IGZO / Pt ReRAM セルにおける電気特性

3.3.1 基本特性評価

Figure 3-3 に (a) 比較として用意した 2.2 節の手順で作製された Ti / a-IGZO / Pt 構造の簡易試料と、(b) 3.2 節の手順で作製された Ti / a-IGZO / Pt の構造をもつ小型 ReRAM セルにおける初期特性を示す。両デバイスに用いた a-IGZO は室温、酸素濃度 4.5%、膜厚 30 nm で作製されている。ハードブレイクダウンによる素子破壊を抑制するために、制限電流(a) 9.0 mA、(b) 0.5 mA を設定した。それぞれの制限電流は抵抗変化が見られるまで徐々に増加したときの最小制限電流値である。簡易試料 (a) におけるフォーミング電圧 V_f は約 2.3 V、小型デバイス (b) における V_f は約 2.2 V を示した。読み出し電圧 V_{rd} を 0.1 V としたとき、読み出し電流 I_{rd} は ON 状態において (a) 820 μ A、(b) 26 μ A と両者とも 10 μ A より高く、高速な読み出し動作を確認した。また、ON 状態と OFF 状態における I_{rd} から初期抵抗値 R_{OFF} と低抵抗値 R_{ON} を算出し、ON/OFF 比を求めたところ、簡易試料においては約 10^1 、小型デバイスにおいては約 10^2 の値を示した。

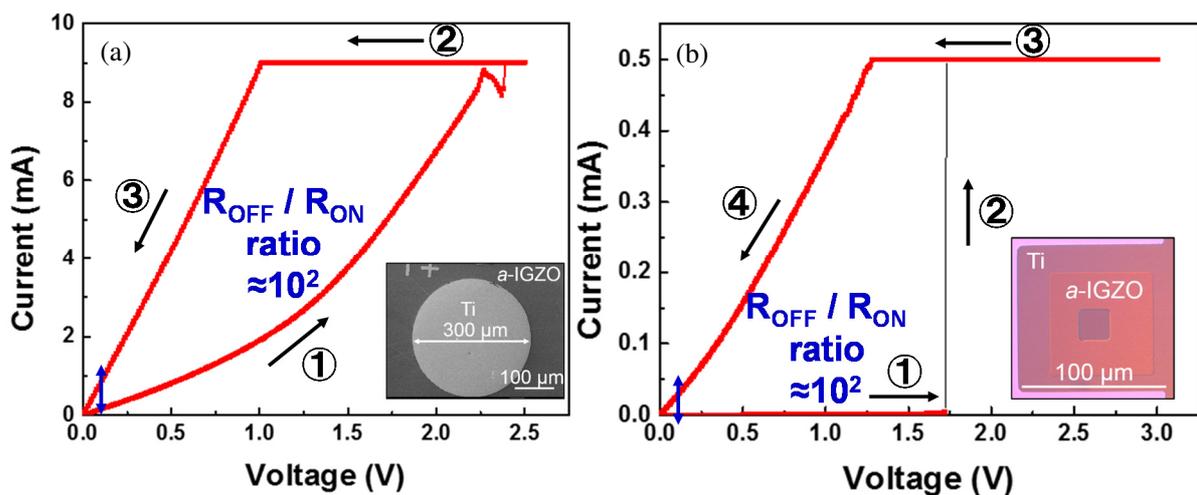


Figure 3-3 I-V characteristics in the forming process of (a) simplified ReRAM structure as described in section 2.2. (b) the newly suggested ReRAM structure where the a-IGZO layer is embedded.

フォーミングプロセス後に、簡易試料 (a) において-2.0 V - 2.0 V 間、小型デバイス (b) において-1.5 V - 2.0 V 間を電圧掃引した結果を Figure 3-4 に示す。簡易試料 (a) における電圧掃引の結果、上部電極への負電圧印加により、消去電圧 (V_{er}) -2.0 V において ON 状態から OFF 状態へと抵抗変化し、消去動作を確認した。その後、電圧印加の掃引方向を逆転させ、書き込み電圧 (V_{wr}) 1.0 V において再度 OFF 状態から ON 状態へとソフトブレイクダウンによる抵抗変化が起こり、書き込み動作が行われた。ON / OFF 比はフォーミングプロセスと同様に約 10^1 の値を示した。小型デバイス (b) における電圧掃引の結果も同様に、 V_{er} は-0.9 V、 V_{wr} は 1.1 V で ON / OFF 比 10^2 の抵抗変化を示し、両者からバイポーラ型の動作モードを確認した。両デバイスの-1.0 V - -2.0 V 間において電流値が不安定になった。これは α -IGZO 膜中の酸素イオンの移動によって電流値が一定しないことから起こりうると考えられる。

簡易試料 (a) においては ON / OFF 比の値が小さく、誤書き込みが生じる可能性があるが、小型デバイス (b) においては実用化の要件を満たしている。また、小型デバイスに設定した制限電流は 0.5 mA と簡易試料の制限電流 10 mA よりも低いにも関わらず ON / OFF 比は小型デバイスの方が高かった。これは小型デバイスの R_{OFF} が簡易試料の R_{OFF} より約 100 倍高かったことが原因である (小型デバイス R_{OFF} : $1.0 \times 10^5 \Omega$ 、簡易試料 R_{OFF} : $5.8 \times 10^2 \Omega$)。小型デバイスにおける制限電流を 10 mA \rightarrow 0.5 mA に低減できたため、簡易試料よりも ON / OFF 比が約 10 倍高くなることがわかる。簡易試料でのデバイス面積 $70685 \mu\text{m}^2$ から、小型デバイスではデバイス面積を $576 \mu\text{m}^2$ まで縮小したことで、デバイス面積縮小の効果が出ていることが分かった。小型デバイスの制限電流を徐々に下げたところ、抵抗変化が生じるための最低制限電流値は 0.5 mA であった。小型デバイスを TFT で駆動させるためには、駆動電流値を TFT 駆動電流値である $100 \mu\text{A}$ まで低減させる必要がある。製品化するためには駆動電流値を $10 \mu\text{A}$ まで低減することが求められる。現時点で α -IGZO ReRAM の最小駆動電流値は $100 \mu\text{A}$ [8] が報告されている。実用化に向けて更なる素子の低電流動作が求められる。低電流動作への対策として (1) 膜厚の増加、(2) α -IGZO 成膜時における酸素濃度の増加、(3) α -IGZO の化学量論比の改善。特にガリウム (Ga) の増加、(4) デバイス面積のさらなる微細化、などが挙げられる。(1) に関しては、数桁に及ぶ抵抗値増大は見込めないが改善難易度は低いと考えられる。膜厚増加によりフィラメントの形成に時間がかかる可能性が懸念として挙げられる。(2)、(3) に関して α -IGZO におけるキャリア濃度を制御することで素子抵抗値の増加が見込める。成膜時に外部から高濃度酸素を注入することで、酸素欠陥の発生を抑制できる。また α -IGZO の Ga は酸素と強く結合するため、これも酸素欠陥の発生の抑制に効果があると考えられる。(4) のデバイス面積縮小が数桁の素子抵抗値の増加が期待できる。ナノメートルオーダーの α -IGZO ReRAM に関する報告はされていない。デバイス面積の正確な制御をするための微細化技術、作製プロセスが求められる。

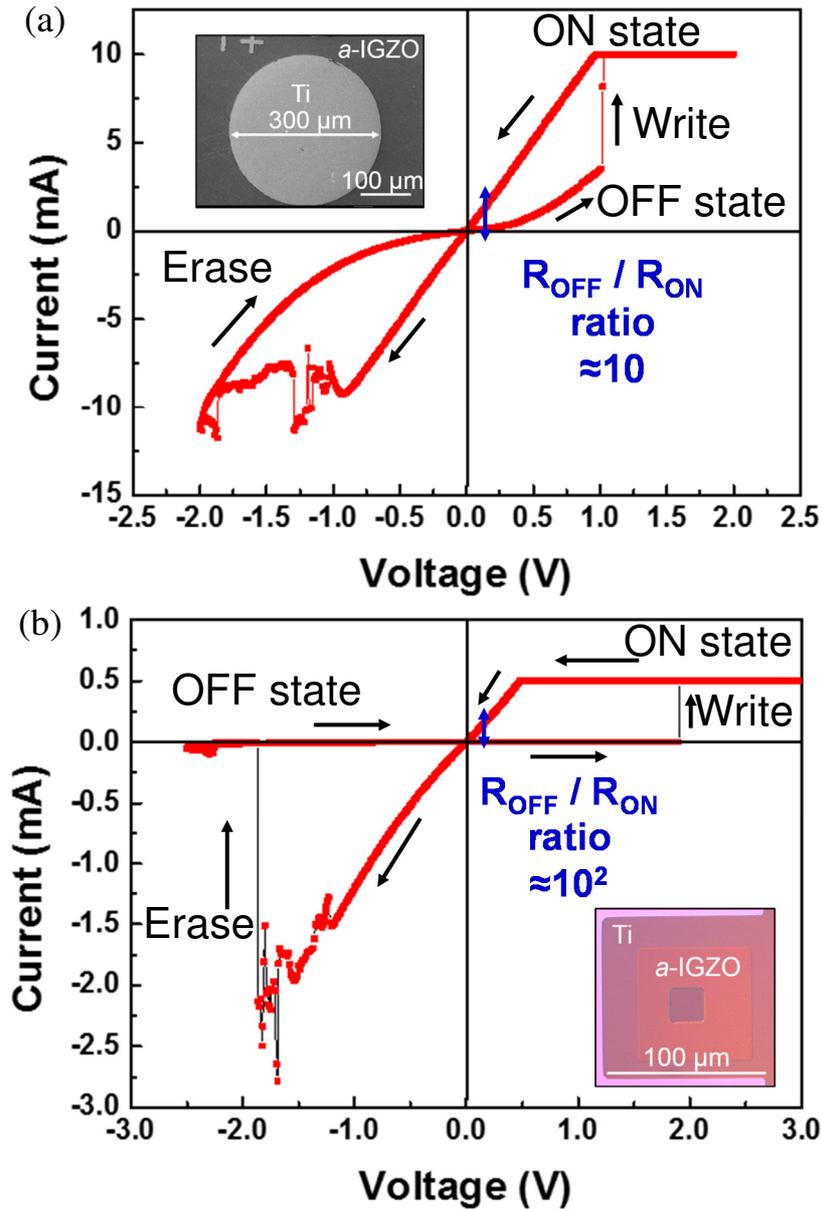


Figure 3-4 I-V characteristics of erase and write operation for (a) the simplified ReRAM structure (b) the newly suggested ReRAM structure.

3.3.2 デバイス面積依存性評価

Figure 3-5 に酸素濃度 4.5%にて堆積された 30 nm *a*-IGZO 膜における小型デバイスの初期抵抗値の測定結果を示す。測定は $2\ \mu\text{m} \times 2\ \mu\text{m}$ 、 $4\ \mu\text{m} \times 4\ \mu\text{m}$ 、 $8\ \mu\text{m} \times 8\ \mu\text{m}$ のデバイス面積をもつ試料で行い、デバイス面積依存性の確認を行った。各デバイス面積において、前章の簡易試料と同様に初期抵抗値にばらつきを確認したが、初期抵抗値はデバイス面積に反比例しており、前章の(2.3)式に従うことから、初期状態の電気伝導は *a*-IGZO 膜を介した伝導であることが分かった。フォーミングプロセス後

の抵抗変化から得られた R_{OFF} と R_{ON} をプロットした結果を Figure 3-6 に示した。OFF 状態においても、初期状態と同様に R_{OFF} がデバイス面積に反比例しており、*a*-IGZO 膜を介した伝導の可能性が示された。一方、ON 状態では R_{ON} はデバイス面積に関わらず一定の値をもつことから、デバイス面積依存性は得られなかった。この結果から、ON 状態では *a*-IGZO 膜中に局所伝導であるフィラメントが形成され電気伝導が行われることが分かった。

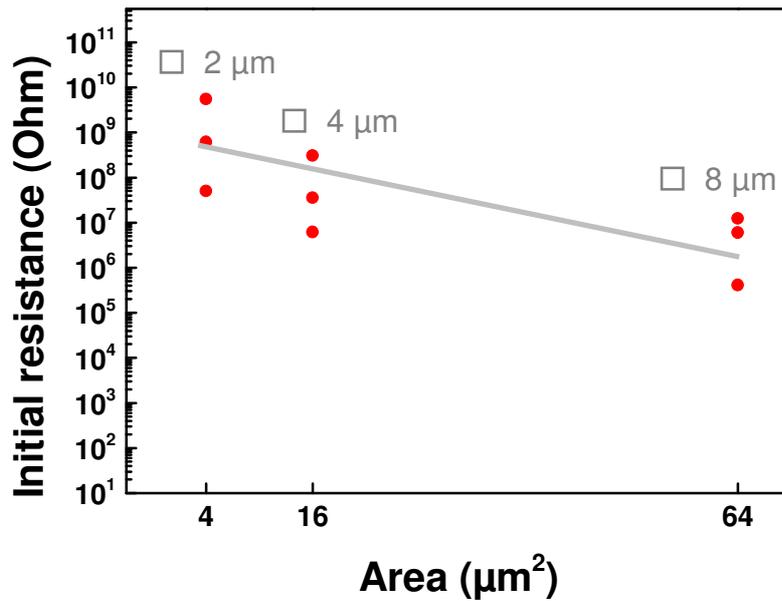


Figure 3-5 Initial resistances of each device area from $2\ \mu\text{m} \times 2\ \mu\text{m}$ to $8\ \mu\text{m} \times 8\ \mu\text{m}$. The initial resistance is inversely proportional to the device area. It indicates the bulk conduction of the *a*-IGZO.

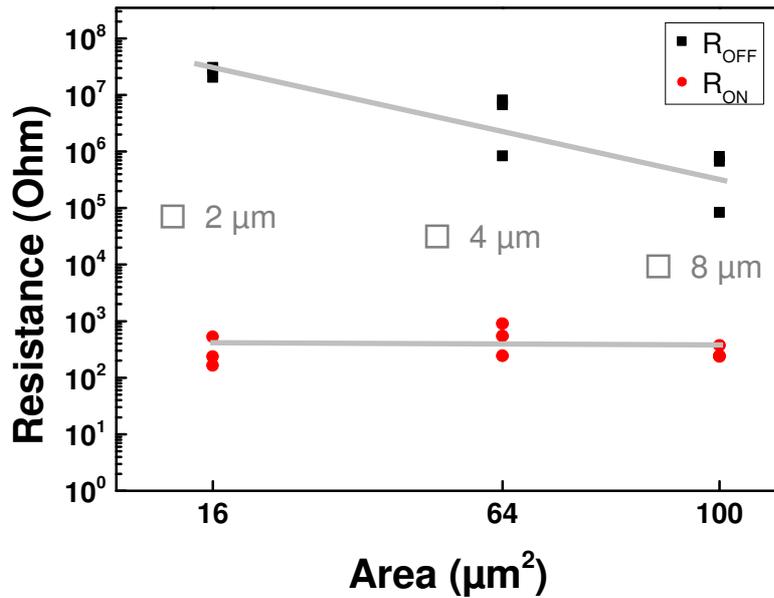


Figure 3-6 Device area dependence of R_{OFF} and R_{ON} . R_{OFF} was dependent on the device area. On the other hand, R_{ON} didn't depend on the device area showing the filamentary conduction.

3.3.3 書き込み電圧特性評価

Figure 3-7 に簡易試料 (a) のフォーミング電圧 V_f と書き込み電圧 V_{wr} 、小型デバイス (b) のフォーミング電圧 V_f と書き込み電圧 V_{wr} を重ね合わせた結果を示す。簡易試料 (a) における V_f は 2.3 V、 V_{wr} は 1.0 V に対し、小型デバイス (b) における V_f は 2.0 V、 V_{wr} も 2.0 V と同様の値を示した。小型デバイス (b) の素子間のばらつきを調べたところ、Figure 3-8 に示すように V_f と V_{wr} の差は最大でも 0.4 V 程度であることが分かった。一方 *a*-IGZO ReRAM の先行研究では、Pt / *a*-IGZO / TiN 構造をもつ ReRAM が作製され、上部電極 Pt に電圧掃引を行い V_f と V_{wr} はそれぞれ 6.4 V と 1.0 V を示したという報告があった[9]。Figure 3-7 の結果と先行研究の結果を比較すると、先行研究の V_f は本研究のデバイス (a)、(b) よりも高い値を示していることが分かる。先行研究で測定されたデバイスと本研究のデバイスは、素子面積 [先行研究: $64 \mu\text{m}^2$ 、本研究 (a): $70685 \mu\text{m}^2$ 、本研究 (b): $576 \mu\text{m}^2$]、上部電極の材料 (先行研究: Pt、本研究: Ti) および *a*-IGZO のスパッタ条件 (先行研究: 組成比 In:Ga:Zn = 1:1:1、印加電圧: 50 W、成膜圧力: 0.5 Pa、成膜ガス流量 Ar 15 sccm / O₂ 15 sccm、本研究: 組成比 In:Ga:Zn = 2:2:1、印加電圧: 100 W、成膜圧力: 0.6 Pa、成膜ガス流量 Ar 19.1 sccm / O₂ 0.9 sccm) において条件が異なる。先行研究と本研究のデバイス (b) は面積に 1 桁の違いしかないことから、 V_f の値は上部電極の材料に依存する可能性が考えられる。しかし本論文の 2 章で述べた Pt / *a*-IGZO / Pt 構造を有する ReRAM では、先行研究と同様に上部電極 Pt を有しているが、 V_f は 1.8 V、 V_{wr} は 1.0 V と先行研究よりも低い V_f を示した。よって *a*-IGZO 成膜時のスパッタ条件の違いが、*a*-IGZO の構成元素に差異を生じさせ

メモリ動作に影響を及ぼしたと思われる。本研究で簡易試料から小型デバイスまで電極面積を縮小したことにより、高い再現性で V_f と V_{wr} はほぼ同様の値を示し、それぞれの電圧を低減したことを確認した。これは素子面積縮小によりフィラメントの数を1つに制限することで、書き込み・消去動作が行われやすくなったことが原因として考えられる。

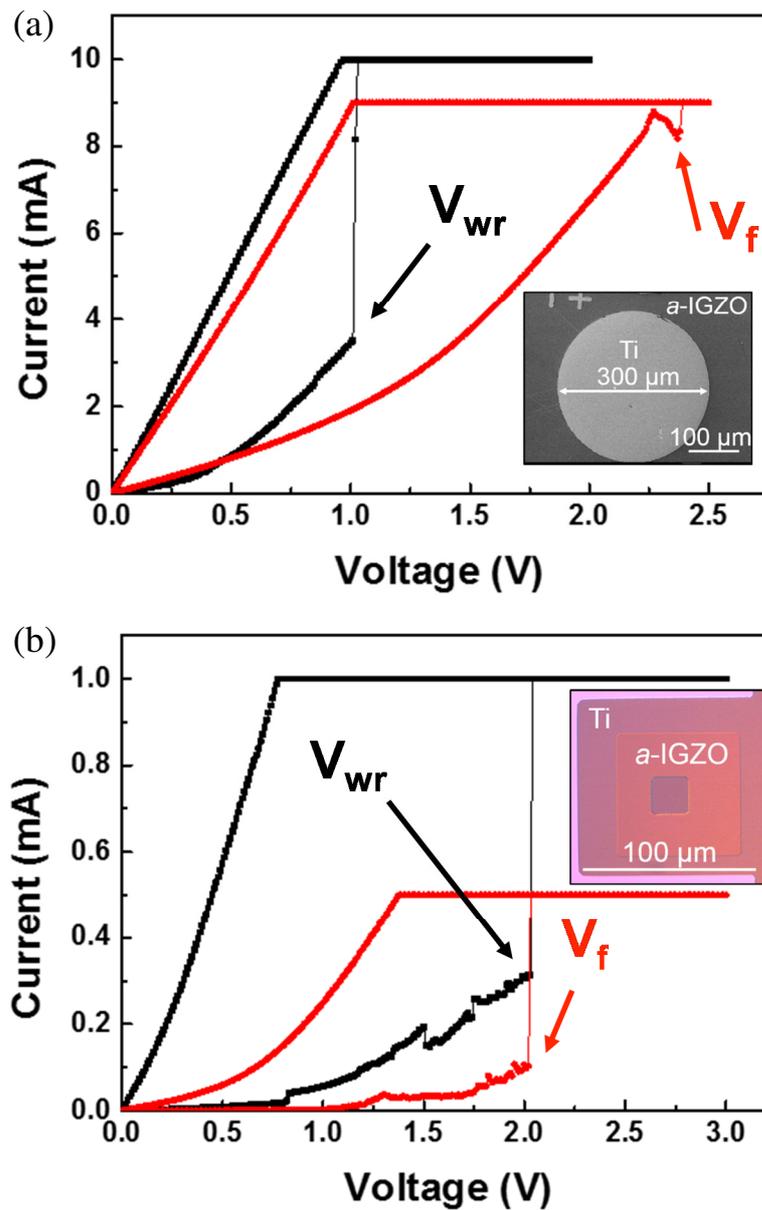


Figure 3-7 I-V characteristics of the forming process and the write operation in (a) the simplified ReRAM structure and (b) the newly suggested ReRAM structure.

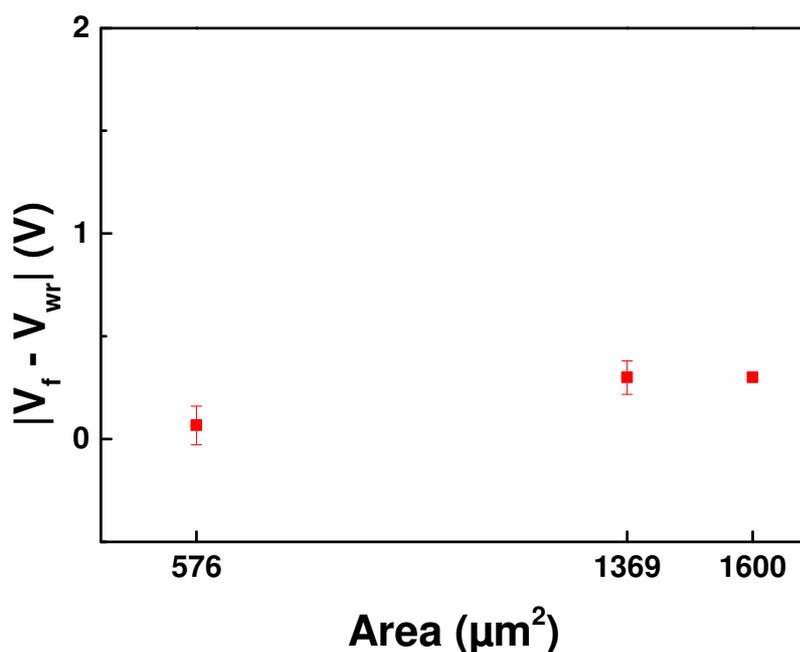


Figure 3-8 Difference in the forming voltage (V_f) and write voltage (V_{wr}) vs. device area. V_f and V_{wr} showed similar values in most device areas.

3.3.4 温度依存性評価

温度変調プローバー

小型化された Ti / *a*-IGZO / Pt メモリセルの動作確認を行い、電気特性の結果からフィラメントモデルで動作することが示された。本節では、さらに測定系に温度を変えながら大気中にて電気特性を測定し、伝導機構について解析を行った。この解析では温度変調プローバー (Thermal block Co., Ltd. 真空プローバーシステム: SB-MCPS-HB) を用いた。Figure 3-9 に装置の外観を示す。

酸素濃度 4.5%にて堆積された 30 nm *a*-IGZO 膜における小型デバイスにて -2.5 V – 3.0 V 間を温度変調プローバーで電圧掃引した結果を Figure 3-10 (a) に示す。デバイス面積は 4 μm × 4 μm のものを使用した。ハードブレイクダウンによる素子破壊を抑制するために、制限電流である 0.5 mA を設定した。その結果、上部電極への負電圧印加による消去電圧 (V_{er}) -1.9 V、正電圧印加による書き込み電圧 (V_{wr}) 1.9 V を確認した。フィラメントモデルで素子が駆動する場合、ON 状態は金属的な伝導を示すと考えられる。そこで読み出し電圧である 0 V – 0.5 V までの低電圧領域において、温度調節機構 (直流電源: SICZ-2B3 N■SIC NIPPON STABILIZER INDUSTRY CO., Ltd.および温度調節計: FB400 RKC INSTRUMENT INC.) を用いて室温、50°C、100°C と測定

温度を変えたときの電気特性について検証した。測定素子に書き込み電圧を印加し、電圧掃引を止めて測定した素子を ON 状態で保持したときの電気特性および加熱後の電気特性の結果を Figure 3-10 (b) に示す。読み出し電圧を設定する低電圧領域において、加熱に伴って素子の電気抵抗値の増加を確認した。この特徴から、本デバイスの ON 状態から金属的な伝導が確認された。温度依存性評価の結果からも、フィラメントモデルで動作することが示された。

Temperature modulation probing system

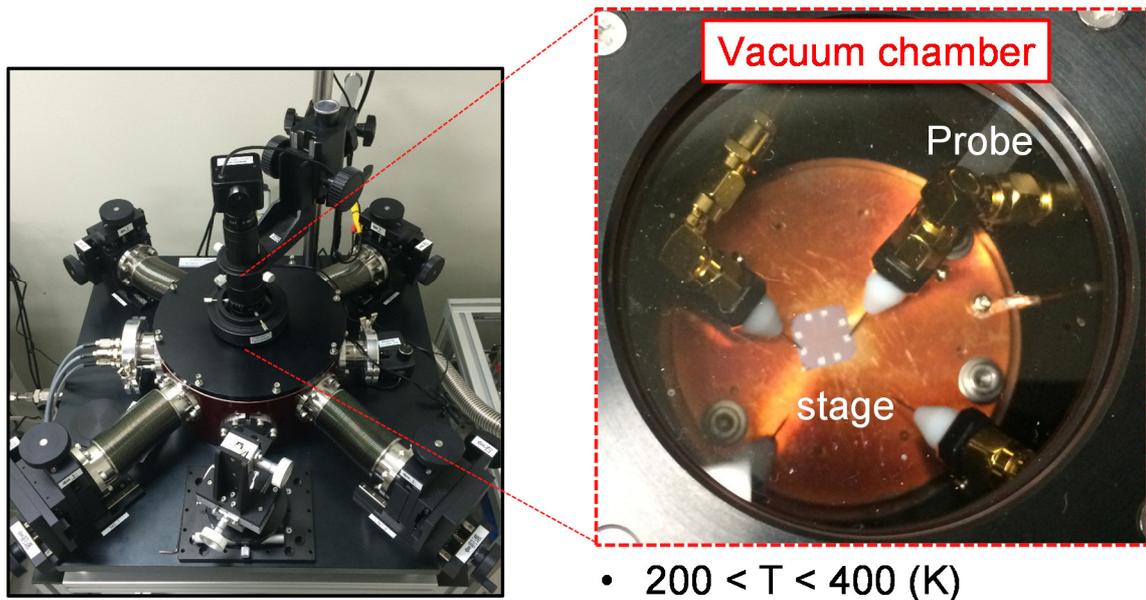


Figure 3-9 Temperature modulation probing system. Measurement outperformed with voltage sweeping from 0 V to 0.5 V in the atmosphere changing the measurement temperature at room temperature, 50°C, and 100 °C, respectively.

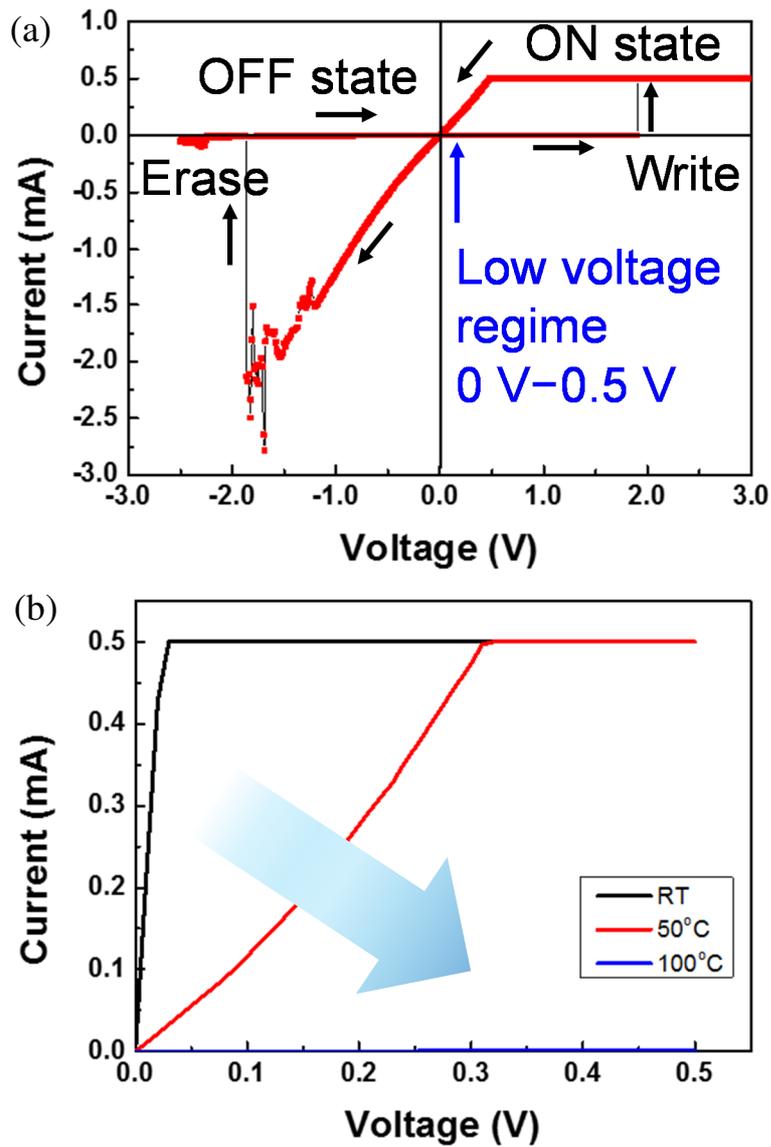


Figure 3-10 (a) I-V characteristics of erase and write operation. (b) I-V characteristics measured at different temperature. At higher temperature, electric conductivity dropped showing the metallic behavior.

3.4 小型 Ti / *a*-IGZO / Pt ReRAM セルにおける発熱解析

小型デバイスにおいても前章で述べた発熱解析の手法を取り入れ、電気的・熱的な解析からフィラメントの形成・崩壊の確認および選択的に1つのフィラメントが形成されるかを検証した。発熱解析には、素子内で発熱した熱の拡散を防ぐために、熱伝導率の低いガラス基板を用いる必要がある。そのため、ガラス基板上に3.2節の手法で素子作製を行った。本デバイスの作製工程には希フッ酸 (BHF) による SiO₂ のウェットエッチング工程がある。ガラス基板はフッ酸に対する耐性がないため、ガラス基板を保護膜で覆いウェットエッチングを行っている。

Figure 3-14 に本デバイスのその場観察の電気特性、Figure 3-15, 16 にその場観察の発熱解析の結果を示す。発熱解析装置の分解能は 3 μm 程度であるため、8 μm \times 8 μm のデバイス面積を有する素子を用いた。発熱分布を明確に観察するために、制限電流は 4.0 mA と高く設定した。電圧掃引を -2.0 V – 3.0 V 間で行い、書き込み・消去動作を確認した。Figure 3-15 から ON 状態の領域である (b) \rightarrow (c) \rightarrow (d) \rightarrow (e) \rightarrow (f) において、最大 26.8 $^{\circ}\text{C}$ の発熱が示された。Figure 3-16 に発熱解析から得られた発熱温度分布 (a) – (g) を示す。これらは Figure 3-14 に示した電気特性上の各アルファベットの位置と一致する。この発熱解析は、室温である 25 $^{\circ}\text{C}$ にサンプルステージを設定し測定を行った。(b) と (f) はそれぞれ書き込み動作と消去動作が行われたときの電極表面における発熱温度分布を示す。発熱スポットは印加電圧が書き込み電圧である 3.0 V 付近と消去電圧である -0.5 V 付近で観察された。表面温度はそれぞれ 25.4 $^{\circ}\text{C}$ と 26.8 $^{\circ}\text{C}$ を示した。発熱があまり見られない理由として、デバイス面積が小さく発熱量が少ないことが考えられる。しかし、消去動作は前章の結果と同様により発熱していることが確認できた。これは本デバイスにおいても動作メカニズムが前節までのフィラメントモデルと一致しているためであると考えられる。また発熱スポットは 8 μm \times 8 μm のメモリ駆動部分の範囲内で1つ発生していることから、素子面積を縮小することによりフィラメントの数を1つに制御することを確認した。さらに低消費電力化させるためには、フィラメント形成時の制限電流を精密に低く制御することにより、フィラメントのサイズを縮小することで可能になると考えられる。

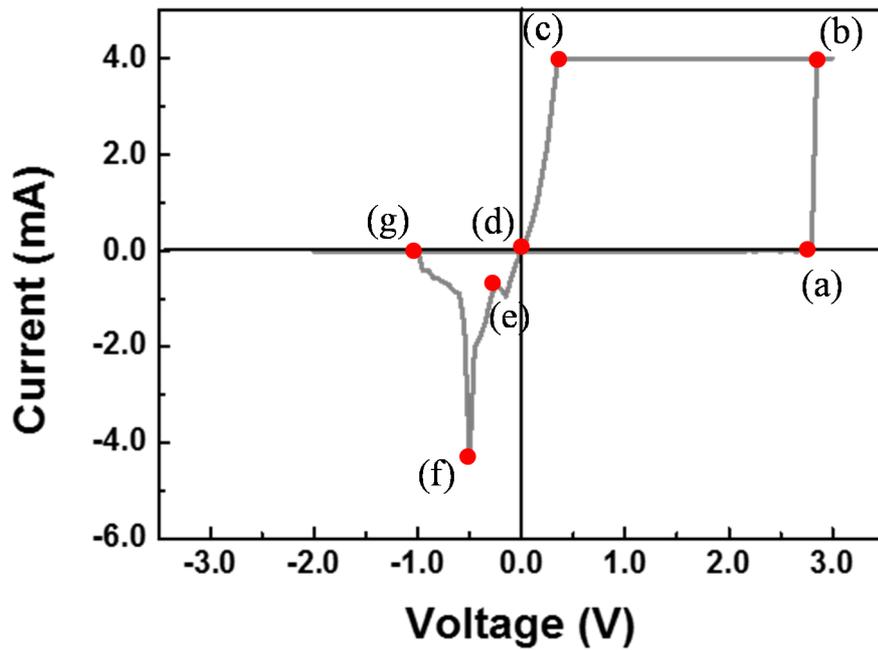


Figure 3-14 I-V characteristics of *a*-IGZO ReRAM with $8\ \mu\text{m} \times 8\ \mu\text{m}$ device area in *in-situ* observation.

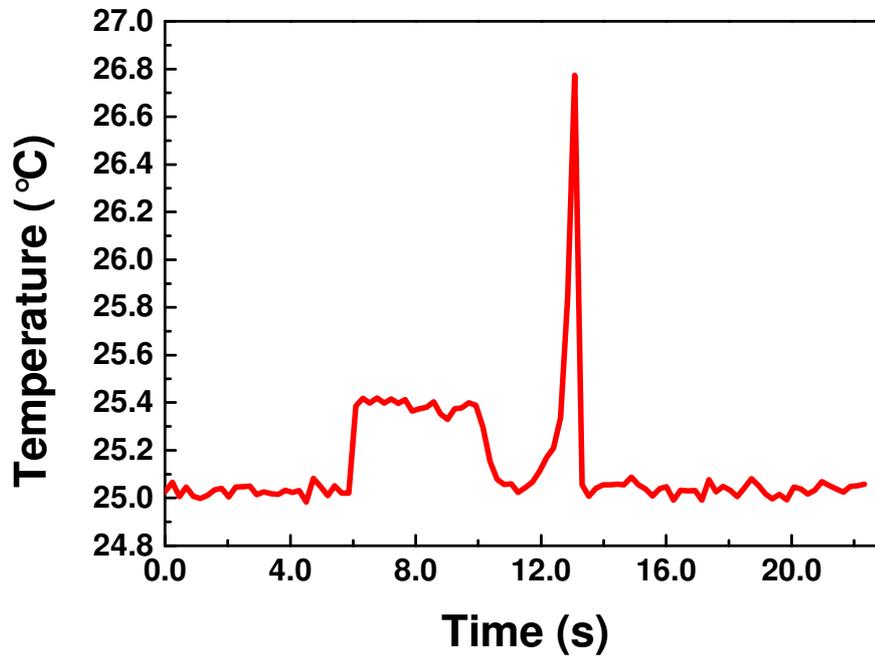


Figure 3-15 Surface thermal temperature vs. voltage sweep time.

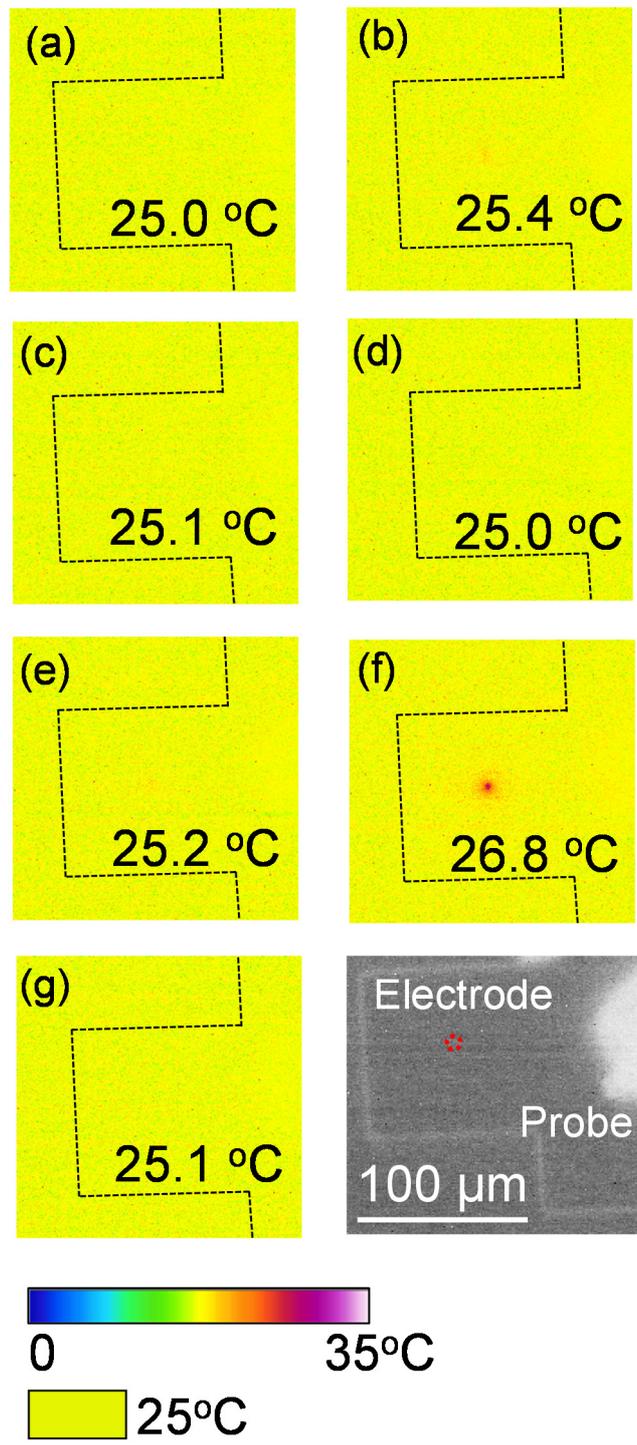


Figure 3-16 Thermal distribution of device surface. (a) – (g) correspond to areas of resistive switching characteristics in Figure 3-14.

3.5 伝導機構解析

酸素濃度 4.5%にて堆積された 30 nm *a*-IGZO 膜における小型 ReRAM はフィラメントモデルで動作することが分かった。最小の駆動電流値を得るために、制限電流を可能な限り低く設定し電気特性の測定を行った。Figure 3-12 (a) に示すように、制限電流は 100 μ A まで下げても消去・書き込み動作は行われた。 V_{er} は -0.6 V、 V_{wr} は 1.1 V を示し、0.1 V の読み出し電圧における R_{OFF} と R_{ON} はそれぞれ $3.6 \times 10^6 \Omega$ 、 $8.8 \times 10^2 \Omega$ と算出され、ON/OFF 比は 10^4 と高い値を得た。これは *a*-IGZO より高い比抵抗を有する TaOx、HfOx の ReRAM と同等の大きさである。また、Figure 3-12 (a) の書き込み動作の領域で、log-log プロットを取った結果を Figure 3-12 (b) に示す。ON 状態の低電圧領域では電流が電圧に対して傾き 1.01 で線形関数的に変化し、導体としての特性を示した。一方、OFF 状態では低電圧領域において電流が電圧に対して傾き 1.28 を示しており、高電圧領域に電圧掃引するに従い、対数関数的に傾きが上昇しフォーミング電圧付近では傾き 2.13 を示すことを確認した。この電気特性は絶縁体の特性と類似しており、4 μ m \times 4 μ m まで小型化された ReRAM の OFF 状態は絶縁体としての特性を示すことが分かった。この結果は、デバイス面積依存性、温度依存性の結果と同様に導電性のフィラメントを介して抵抗変化が行われている可能性を示唆している。また I_{rd} は 41 μ A を示し 10 μ A より高く、制限電流である 100 μ A より 1 桁低いことから高速かつ高信頼の特性をもつデバイスが実現できると期待される。これらの知見から、フィラメント形成時の制限電流を低減することで形成されるフィラメントのサイズを縮小し、素子の低消費電力化が可能になると考えられる。

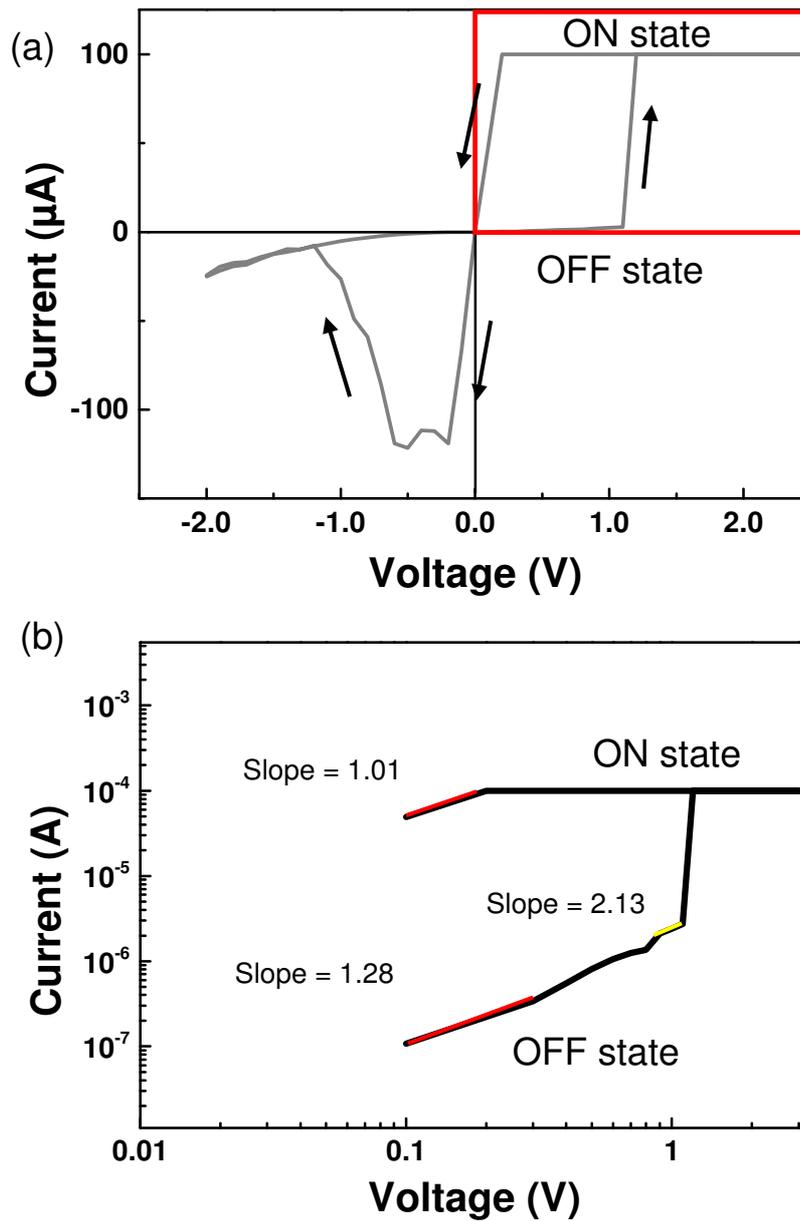


Figure 3-12 I-V characteristics of (a) erase and write operation and (b) double logarithmic plot.

3.6 繰り返し特性評価

Figure 3-13 に $4\ \mu\text{m} \times 4\ \mu\text{m}$ のデバイス面積を有する試料に $100\ \mu\text{A}$ の制限電流を設定し、直流電流により繰り返し書き込み・消去動作させた DC エンデュランス試験の結果を示す。電圧掃引の際は、正電圧を $2.5\ \text{V}$ 、負電圧を $-2.0\ \text{V}$ 、読み出し電圧を $0.1\ \text{V}$ に設定した。

100 回の書き込み・消去を繰り返してもメモリウィンドウの減少はなく、良好な結果が得られた。サイクル数が 1 - 30 回まで増えるにつれてメモリウィンドウが増加し、ON/OFF 比は 10^4 と大きな抵抗変化が得られた。このように徐々に抵抗値が高くなる変化は、サイクル毎にフィラメントの急激な形成・崩壊が起こっているものと考えた。消去動作時に制限電流を設定していないことで、形成されたフィラメントから過大な電流が流れ、素子に少なからず影響を与えている可能性がある。また消去電圧が高すぎると、フィラメントからの ON 電流が素子に流れ、急峻な消去動作を与える。ReRAM において過大電流はハードブレイクダウンの原因にもなるため、緻密な動作電流の制御が必要になる。対策として、外部に TFT を組み込み正確に制限電流や ON 電流量を調整することが挙げられる。

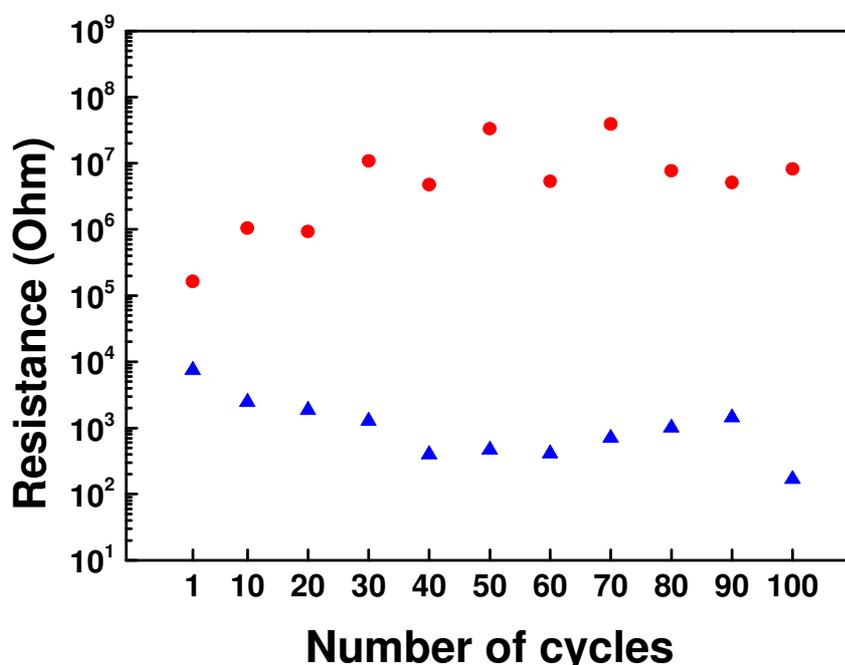


Figure 3-13 Endurance characteristics measured from DC cycling at $V_{rd} = 0.1\ \text{V}$.

3.7 結言

本章では光・大気中の水分および酸素などの影響を受けない素子構造を提案し、室温で成膜された *a*-IGZO 膜の基本特性、電気特性および発熱解析から 1 つのフィラメントの選択的形成および素子の低消費電力化と高信頼性が可能となるか検討を行った。この結果から以下のことが分かった。

1) 簡易試料でのデバイス面積 $70685 \mu\text{m}^2$ から、小型デバイスのデバイス面積 $576 \mu\text{m}^2$ まで縮小したことで、 R_{OFF} が面積縮小の効果を受け 2 桁増加した。この結果、実用化に求められる ON / OFF 比である 10^2 を満たした。ON / OFF 比が高いほど、誤った読み出しを防ぎ、かつ多値記憶を可能にする。

2) 小型デバイスにおけるフォーミング電圧 V_f と書き込み電圧 V_{wr} は 2.0 V とほぼ同様の値を示すことが分かった。一般的な ReRAM では V_f は V_{wr} と比べて高いが、新たに提案した小型デバイスは高い再現性で V_f と V_{wr} を低減することができた。本デバイスにおける詳細なフィラメント形成・崩壊メカニズムについては今後さらなる解析が必要である。解析手法として、素子が抵抗変化する過程を TEM その場観察[10] することでメカニズム解析が可能であると考えられる。

3) ON 状態においてデバイス面積依存性が見られないこと、金属的な伝導を示す温度依存性が確認できたこと、電気特性から電流が電圧に対して線形関数的に変化したこと、発熱解析からフィラメントの形成・崩壊に伴う発熱を観察したこと、などフィラメントモデルをサポートする結果が小型デバイスにおいても確認できた。発熱解析の結果、発熱スポットは素子の駆動領域内に 1 つ確認された。SoP への実用化に向けた課題としてさらなる動作電流値の低減が必要となった。

4) $4 \mu\text{m} \times 4 \mu\text{m}$ までデバイス面積を縮小した試料において、書き込み・消去動作を約 100 μA まで低減できた。また、100 回の書き込み・消去を繰り返してもメモリウィンドウの減少はなく、良好な繰り返し特性を得た。これは外気と *a*-IGZO の相互作用が抑制されたことで、酸素欠陥の過剰な発生を抑制することができたこと、フィラメントの数・サイズを制御し素子の低消費電力を低減できたためだと考えられる。しかし繰り返し特性の結果において、 R_{OFF} と R_{ON} の値はメモリ動作を繰り返す毎に 1–2 桁程度変化した。高信頼性化を実現するためには TFT による精密な電流制御が求められる。

以上より、低温プロセスで作製された *a*-IGZO 膜は良好な特性を示すメモリの実現性を見いだした。

参考文献

- 1 H. Hosono, M. Yasukawa, and H. Kawazoe, *J. Non-Cryst. Sol.*, **203**, 334 (1996).
- 2 D. Kang, H. Lim, C. Kim, I. Song, J. Park, Y. Park, and J. Chung, *Appl. Phys. Lett.*, **90**, 192101 (2007).
- 3 J. K. Jeong, H. Won Yang, J. H. Jeong, Y. G. Mo, and H. D. Kim, *Appl. Phys. Lett.*, **93**, 12, 123508 (2008).
- 4 K. H. Lee, J. S. Jung, K. S. Son, J. S. Park, T. S. Kim, R. Choi, J. K. Jeong, J. Y. Kwon, B. Koo, and S. Lee, *Appl. Phys. Lett.*, **95**, 23, 232106 (2009).
- 5 J. S. Park, J. K. Jeong, H. J. Chung, Y. G. Mo, and H. D. Kim, *Appl. Phys. Lett.*, **92**, 7, 072104 (2008).
- 6 Y. S. Fan, P. T. Liu, and C. H. Hsu, *Thin Solid Films*, **549**, 54 (2013).
- 7 H. W. Zan, C. H. Li, C. C. Yeh, M. Z. Dai, H. F. Meng, and C. C. Tsai, *Appl. Phys. Lett.*, **98**, 25, 253503 (2011).
- 8 Y. H. Kang, T. I. Lee, K. J. Moon, J. Moon, K. Hong, J. H. Cho, W. Lee, and J. M. Myoung, *Materials Chemistry and Physics*, **138**, 2, 623 (2013).
- 9 M. C. Chen, T. C. Chang, C. T. Tsai, S. Y. Huang, S. C. Chen, C. W. Hu, S. M. Sze, and M. J. Tsai, *Appl. Phys. Lett.*, **96**, 26, 262110 (2010).
- 10 M. Kudo, M. Arita, Y. Ohno, T. Fujii, K. Hamada, and Y. Takahashi, *Thin Solid Films*, **533**, 48 (2013).

第4章 総括と展望

4.1 本研究の総括

プラスチック基板上にあらゆる周辺機器を集積化させる SoP を実現するために、作製プロセスにおける作製温度をプラスチックの熱変形温度よりも低くなるように設計し、素子を集積化させることが求められている。特に論理回路を構成する TFT、情報の記録と処理においてメモリの低温プロセス化が必要不可欠である。低温プロセスが可能で、有機材料より、電子移動度や信頼性の優れた無機材料である *a*-IGZO を用いた TFT は広く研究されており、すでに量産化が始まっている。またデバイス構造が単純な ReRAM は、SoP の作製プロセスに容易に組み込めることや、低消費電力で動作することから SoP への応用に期待されている。SoP において TFT のチャンネル材料として期待されている *a*-IGZO を ReRAM の抵抗変化材料として用いれば、室温で TFT の作製プロセスを全く変更すること無く TFT と ReRAM を混載することができる。

今までに *a*-IGZO ReRAM の研究報告は挙がっているが、動作メカニズムは明確に解明されていないという課題がある。ReRAM の動作メカニズムを解明できれば、素子の高信頼性化および *a*-IGZO ReRAM の SoP への応用が可能となり、作製プロセスの簡略化から低コスト化が可能となる。そこで本研究では、室温で作製された *a*-IGZO ReRAM の動作実証を行い、電氣的解析と熱的解析から動作メカニズムの解明に試みた。また、SoP を想定した小型化されたデバイスを作製し動作評価を行った。

***a*-IGZO ReRAM の動作メカニズムの解析**

Pt / *a*-IGZO / Pt の構造をもつ簡易試料の動作実証を行い、十分なメモリウィンドウをもつ抵抗変化現象を確認した。電極面積依存性の評価から、メモリが OFF 状態のときは *a*-IGZO 膜を介した伝導が存在し、ON 状態では局所伝導であるフィラメントモデルが適用されることが分かった。また、ReRAM 駆動時の発熱解析の結果から、フィラメントの形成・崩壊から生じたジュール熱を観察した。バイポーラ型で動作する ReRAM はフィラメントにおいて酸化還元反応が起こり、ジュール熱がその反応に関与する可能性が示された。また複数のフィラメントによるメモリ動作も確認した。発熱解析装置はマクロスケールからフィラメントの形成されている位置や数を検知できる特長をもつ。この手法を用いて、ReRAM の動作メカニズムの解析における新しい評価方法を確立することができた。

小型デバイスにおける *a*-IGZO ReRAM の動作評価

光・大気中の水分および酸素などの影響を受けない素子構造を提案し、室温で成膜された *a*-IGZO 膜の基本特性、電気特性および発熱解析からフィラメントの形成・崩壊の確認および選択的に1つのフィラメントが形成されるか検討を行った。簡易試料、小型デバイスにおいて *a*-IGZO ReRAM の良好なデバイス動作を確認した。簡易試料でのデバイス面積 $70685 \mu\text{m}^2$ から、小型デバイスのデバイス面積 $576 \mu\text{m}^2$ まで縮小したことで、 R_{OFF} が面積縮小の効果を受け2桁増加した。また実用化に求められる ON / OFF 比である 10^2 を満たした。先行研究と比較し高い再現性で書き込み電圧を低減できた。本論文で提案した外気などの影響を受けない新しい素子構造は、システムオンプラスチックを実現する上で有望なメモリ技術であることを示した。

本研究を通して、*a*-IGZO ReRAM の動作メカニズムはフィラメントモデルが適用されることが示された。素子面積を縮小し、フィラメントを1つのみ形成することに成功し、また制限電流を低く設定することで低消費電力化が可能であることを示した。制限電流を $100 \mu\text{A}$ まで低減した結果、約 $100 \mu\text{A}$ 程度の低電流を確認し、100回の書き込み・消去を繰り返してもメモリウィンドウの減少が起こらないなど、良好な結果を示した。本 ReRAM はシステムオンプラスチック用途メモリとして非常に有望であることが分かった。

4.2 今後の展望

a -IGZO ReRAM が SoP のメモリとして用いられるためには、いくつか課題が残っている。本研究では室温で成膜した a -IGZO を ReRAM の抵抗変化材料として用い、 a -IGZO ReRAM の動作実証を行った。駆動中の a -IGZO ReRAM の発熱解析を行い、フィラメントを介した動作メカニズムが存在することが分かった。SoP を想定した小型化されたデバイスの制限電流を可能な限り低く設定することで、消費電力を低減し、100 回 ON / OFF を繰り返しても良好なメモリ特性を示すことが分かったが、今後下記の点について検討する必要がある。

1) 素子面積のナノオーダーまでの微細化

本研究で作製した小型デバイスは、制限電流を $100 \mu\text{A}$ に設定したところ、約 $100 \mu\text{A}$ の動作電流値を確認した。しかし、消去動作における動作電流値が書き込み動作と比較するとやや高くなる。また a -IGZO ReRAM を製品化するためには動作電流値を $10 \mu\text{A}$ まで低減させる必要がある。これらの課題を解決するためには、素子面積をさらに縮小することが求められる。3 章 3.3 節において、素子面積を縮小した場合 R_{OFF} が大きく増加するため、制限電流値を低く設定しても十分なメモリウィンドウを確保できることを明らかにした。よって、ナノオーダーまで素子面積を縮小することで、さらに動作電流値を低減できる可能性がある。

2) ON / OFF サイクル毎の R_{OFF} と R_{ON} のばらつきの抑制

3 章 3.4 節において小型デバイスの繰り返し特性を評価した。ON / OFF の繰り返しを 100 回行ってメモリウィンドウ 10^4 を保持した。しかし、各サイクルの R_{OFF} と R_{ON} の値にばらつきを確認した。本研究では制限電流を設定していたが、TFT を組み込んでいないことからサイクル毎に制限電流以上の過大電流が流れた可能性がある。この過大電流によりフィラメントが形成・崩壊する際、フィラメントのサイズにばらつきが生じ、一定の抵抗値を示さなかったと考えられる。このばらつきを改善するためには、小型 ReRAM とは別に TFT を用いて 1T1R (1 トランジスタ + 1 抵抗) の構造を導入し、精密な電流制御が必要である。

3) エンデュランス試験およびリテンション試験

本研究では素子の初期特性、書き込み・消去特性、読み出し特性、ON / OFF 比、

発熱解析に焦点を当てた。素子面積の縮小および精密な電流制御により *a*-IGZO ReRAM の信頼性向上の可能性を示した。しかし、ReRAM に求められる 10^8 回の繰り返し特性は本研究では確認できていない。また、測定試料を加熱ストレス下で一定の読み出し電圧を印加し続け、10 年以上のデータ保持時間 (リテンション) を有するかについても評価を行えていない。高温状態における素子の安定性についても検討が必要である。

以上の課題を解決すれば、プラスチック基板上にデバイスを集積化させる SoP において論理回路を構成する TFT の作製プロセスに追加の作製工程無しでメモリを容易に混載することができるようになる。これは SoP の作製プロセスを簡略化するための重要な技術となり、次世代ウェアラブル端末の実現が期待される。

研究業績

I. 投稿論文

1)

Keisuke Kado, Mutsunori Uenuma, Kriti Sharma, Haruka Yamazaki, Satoshi Urakawa, Yasuaki Ishikawa, and Yukiharu Uraoka, “Thermal analysis for observing conductive filaments in amorphous InGaZnO thin film resistive switching memory”, Applied Physics Letters, 105, 123506 (2014)

II. 学会発表

国際学会

1) Keisuke Kado, Takahiko Ban, Mutsunori Uenuma, Yasuhiro Kakihara, Bin Zheng, Masahiro Horita, Yasuaki Ishikawa, Ichiro Yamashita, and Yukiharu Uraoka “Magnetite Bio-nanoparticle for Nano Resistive Memory”, 25th International Microprocesses and Nanotechnology Conference (MNC 2012), 31B-3-4, Hyogo, Japan, October 2012 (Oral)

2) Keisuke Kado, Takahiko Ban, Mutsunori Uenuma, Yasuaki Ishikawa, Ichiro Yamashita, and Yukiharu Uraoka “Evaluation of TaOx Nanoparticles for Resistive Random Access Memory”, 2013 IEEE International Meeting for Future of Electron Devices, Kansai (IMFEDK 2013), C-4, Osaka, Japan, June 2013 (Oral)

(Student Paper Award)

3) Keisuke Kado, Mutsunori Uenuma, Takahiko Ban, Yasuaki Ishikawa, Ichiro Yamashita, and Yukiharu Uraoka “Formation of Two-dimensional Array using Protein-derived Nanoparticles”, 2013 JSAP-MRS Joint Symposia, 19p-PM5-17, Kyoto, Japan, September 2013 (Poster)

国内学会

- 1) 門圭佑, 番貴彦, 上沼睦典, 石河泰明, 山下一郎, 浦岡行治 “Conductive-AFM による2次元配列酸化ナノ粒子の評価”, 2013年度応用物理学会春季講演会, 27p-F2-6, 神奈川工科大学, 3月, 2013年 (口頭)
- 2) 門圭佑, 上沼睦典, Kriti Sharma, 山崎はるか, 浦川哲, 石河泰明, 浦岡行治 “非晶質 InGaZnO 抵抗変化メモリにおけるフィラメントの観察”, 2014年度応用物理学会春季講演会, 19p-E8-5, 青山学院大学, 3月, 2014年 (口頭)
- 3) 門圭佑, 山内祥光, 鍋坂恭平, 藤井茉美, 石河泰明, 浦岡行治 “機能性酸化物を用いた抵抗変化メモリの動作メカニズム解析に関する研究”, 2015年度応用物理学会関西支部第三回講演会, P-41, 奈良先端科学技術大学院大学, 2月, 2015年 (ポスター)
- 4) 門圭佑, 山内祥光, 鍋坂恭平, 藤井茉美, 石河泰明, 浦岡行治 “非晶質 InGaZnO 抵抗変化メモリにおける電極材料依存性”, 2015年度応用物理学会春季講演会, 11p-D1-15, 東海大学, 3月, 2015年 (口頭)
- 5) 門圭佑, 上沼睦典, 鍋坂恭平, Kriti Sharma, 山崎はるか, 浦川哲, 藤井茉美, 石河泰明, 浦岡行治 “非晶質 InGaZnO-TFT プロセスと完全互換な ReRAM に関する研究”, 電子情報通信学会 シリコン材料・デバイス (SDM) 研究会, 15, 名古屋大学, 6月, 2015年 (口頭)
- 6) 門圭佑, 山内祥光, 鍋坂恭平, 藤井茉美, Juan Paolo Bermundo, 石河泰明, 浦岡行治 “低電流動作非晶質 InGaZnO 抵抗変化メモリに関する研究”, 2016年度応用物理学会春季講演会, 22p-S222-2, 東京工業大学, 3月, 2016年 (口頭)

謝辞

本論文をまとめるにあたり、多くの方々のご指導ご協力を頂きました。皆様に感謝の辞を述べさせていただきます。

奈良先端科学技術大学院大学情報機能素子科学研究室 浦岡行治教授には本研究の機会を与えていただき、様々なご指導及びアドバイスを頂きました。また研究で挫けそうになった際には励まして頂き、感謝の念にたえません。本当にありがとうございました。同 石河泰明准教授には懇切丁寧なご指導をいただき、また研究者としての心構えや姿勢を学ぶことができました。厚くお礼を申し上げます。同 上沼睦典助教授には学術論文執筆において多くの的確なご助言を頂きました。深く感謝致します。同 藤井茉美助教授、同 **Juan Paolo Soria Bermundo** 特任助教授の両先生方には研究を進める上で様々なご指導ご鞭撻を頂きました。深く感謝致します。

バイオミメティック科学研究室の菊池純一教授、量子物性科学研究室の香月浩之准教授には、副指導教員として中間審査会では親身になってご指導して頂き、精神的にも支えられました。ありがとうございました。

実験装置の管理や研究環境の整備や維持にご協力を頂いた渡壁明雄氏、川平博敏氏、京都大学大学院工学研究科の堀田昌宏特定助教授に深く感謝いたします。

技術職員の岡島康雄氏には測定装置の使用法や解析手法について終始丁寧にご助言くださいました。小池徳貴氏には成膜装置・測定装置の使用法並びにメンテナンスなど多くのご助力を頂きました。また、宮家宏氏には解析サンプルの作製及び測定をしていただきました。技術職員の皆様に深く感謝致します。

情報機能素子科学研究室技術研究員の宮永良子氏、講師の山内祥光氏には終始熱心なご指導を頂きました。共同で研究を進め、多くの刺激と知見、経験を得ることができました。両者のご指導なくして本研究の遂行と発展は成し得ませんでした。研究報告会の際も多くの時間を割いて頂き、大変貴重な経験を得ることができました。感謝の意を表します。

同研究室で博士課程五年間の研究生生活を共に過ごし、時には競い合い切磋琢磨してきた、長田至弘氏、何超氏、鍋坂恭平氏、菱谷大輔氏、吉永征矢氏、浦川哲氏、荒木慎司氏には、厚くお礼申し上げます。五年間ありがとうございました。

また、同研究室において非晶質酸化物半導体グループの上岡義弘氏、木瀬香保利氏、**Kulchaisit Chaiyanan** 氏、**Dianne Cabrejas Corsino** 氏には、実験の手助けや考察において多大なご協力を頂きました。厚くお礼申し上げます。

同研究室の秘書である森田友紀子氏、海外研究員である **Kriti Sharma** 氏、**Tiphaine Bourgeteau** 氏、**Mohammad A. Islam** 氏、先輩である、町田絵美氏、川村悠実氏、呂莉氏、小原孝介氏、西城理志氏、柿原康弘氏、土江貴洋氏、山崎浩司氏、番貴彦氏、上武央季氏、吉嗣晃治氏、**Yana**

Mulyana 氏、山崎はるか氏、後輩である、Yunjian Jiang 氏、内山俊祐氏、藤本裕太氏、來福至氏、劉洋氏、岡田広美氏、Michael Paul Aquisay Jallorina 氏、及川賢人氏、唐木裕馬氏、河村裕亮氏、多和勇樹氏、富永雄太氏、野口一輝氏、橋間裕貴氏、Song Zhang 氏、赤野拓哉氏、大島拓也氏、小森健太氏、曾根原翔氏、中井雄也氏、Xundongfang Wang 氏、瀬名波大貴氏、Muhammad Arif 氏、Jenichi Clairvaux Escubio Felizco 氏には、研究生活において大変お世話になりました。精神的にも支えられました。本当にありがとうございました。

皆様の今後のご活躍をお祈り致します。

最後に、研究生活を見守って頂いた家族、またその他支えて頂いた多くの方々に心より感謝致します。ありがとうございました。