

論文内容の要旨

博士論文題目 シート状コンピュータの実現に向けた
塗布型酸化物半導体による集積回路の作製
氏名 浦川 哲

(論文内容の要旨)

本論文はシート状コンピュータの実現を目指して、塗布型半導体による高性能薄膜トランジスタ (TFT) の構築と論理回路の実証そして完全塗布型 TFT 作製の 3 つの課題を設定し、その解決策の提案と実証を行うものである。これら主要課題は全 5 章構成の内の第 2 章、第 3 章、第 4 章で述べ、各章での結果考察から本論文が目指すコンピュータの実現可能性について示している。

第 1 章では研究背景について述べており、本研究が目指すシート状コンピュータの実現に向けて各章における課題を示した。

第 2 章では、高い電界効果移動度 (μ_{Sat}) を示す酸化物半導体 (AOS) に着目し、その一種である塗布型 InZnO の基本特性評価を行うと共に、回路応用に向けた TFT 構築を目指した。塗布型 InZnO を 5 層積層化した TFT は $\mu_{\text{Sat}}=8.0 \text{ cm}^2/\text{Vs}$ が得られており、内在する寄生成分を考慮すれば $8.0 < \mu_{\text{Sat}} < 9.4$ の値を取りうるため、従来報告されてきた塗布型 AOS TFT としては平均かそれ以上の性能を示している。しかしながら、高い電流性能は自己発熱現象により特性劣化が加速するため、回路応用においては放熱性を考慮した TFT が必要である。この問題に対して、本研究ではマルチチャネル構造を用いることで TFT の放熱性を向上できることを示した。

第 3 章では CMOS (Complementary Metal Oxide Semiconductor) 回路の論理出力と動作速度を、作製した塗布型 InZnO TFT のみで実現する回路構成を目指した。P 型作製が困難な AOS に対して、P 型動作を可能にする疑似 P 型トランジスタを塗布型 InZnO TFT で作製し、疑似 CMOS 型の NOT と NAND および NOR 回路を提案した。各種疑似 CMOS 型回路は真理値表に従った論理出力を実証し、高い信頼性を示した。その動作速度は電圧条件によって、出力レベルの低下と消費電力の増大を伴うが、目的とした CMOS 回路に匹敵する速度性能を得る事が可能である。そして、疑似 CMOS 型論理回路の中で速い動作速度を示す NOT と NAND およびその組み合わせ回路を用いた回路構成が、動作速度の観点から適していることを明らかにした。

第 4 章ではデバイスの完全塗布型化を狙い、その実現のため塗布型 InZnO に加えて電極層の塗布型化を目指した。スクリーン印刷による塗布型 Ag 電極を用いて作製した上層 2 層塗布型 InZnO TFT からは明確なスイッチング特性が得られ、その電流性能は 80 回のサイクル測定でも高い安定性を示した。さらにスパッタ成膜した Ag と塗布型 InZnO 界面で観測された高抵抗の Ag-O 層の形成については、塗布型 Ag 膜を用いることで、その形成を抑制できることを明らかにした。従って、塗布型 InZnO と塗布型 Ag 電極を用いた TFT の印刷適性は高抵抗領域の形成を抑制できるという観点から高いと言える。しかしながら、仕事関数の違いから電流性能が低いいため、最適な材料選択が今後必要である。

第 5 章では得られた結果の総括と今後の課題について述べている。

| | |
|----|------|
| 氏名 | 浦川 哲 |
|----|------|

(論文審査結果の要旨)

本論文はシート状コンピュータの実現を目指して、塗布型半導体による高性能薄膜トランジスタ (TFT) の構築と論理回路の実証そして完全塗布型 TFT 作製の 3 つの課題を設定し、その課題解決と実証を行うものである。得られた主な成果は次の通りである。

(1) 目的達成に向けて高い電界効果移動度 (μ_{Sat}) を示す酸化物半導体 (AOS) に着目したが、従来の AOS TFT に対する学術研究においては、回路応用を前提とした TFT 特性の獲得と TFT 構造の構築は行われていない。本論文では、AOS の一種である塗布型の InZnO を用いて TFT を作製し、シミュレーションと実験結果より提案する回路構成に対して必要な TFT 特性を積層化構造から得られる事を示した。さらに、電流駆動における TFT は素子の自己発熱効果により劣化が加速されるため、マルチチャンネル型構造を用いることで発熱温度の低減が可能であり、かつ高信頼性を獲得できることを明らかにした。

(2) N 型の InZnO TFT を用いてコンピュータの演算機能を構築するために、疑似 P 型トランジスタによる単一型論理回路を提案した。その回路構成は従来の CMOS (Complementary Metal Oxide Semiconductor) 回路を基盤にすることで、単一型回路の欠点である論理出力レベルを向上し、かつ電源電圧を 2 つ設けることで動作速度を調整するものである。本論文が提案する単一型論理回路により N 型の InZnO TFT においても明瞭な論理出力 (NOT, NAND, NOR) を実証し、かつ CMOS 回路同様の動作速度を再現できることを明らかにした。さらに、各種論理回路の動作速度評価により、上位レベルの回路構成では NOT と NAND およびその組み合わせ回路を用いた回路構成が、動作速度の観点から適していることを明らかにした。

(3) 薄膜素子の完全塗布型化を狙い、塗布型 InZnO に加えてスクリーン印刷による Ag 電極の塗布型化を行った。従来 AOS とスパッタ成膜 Ag 電極界面では高抵抗成分の形成により生じる電流性能の低下が問題であったが、断面構造解析から Ag-O による 2 次層形成が原因であるとし、印刷手法を用いることでその高抵抗成分を抑制できることを明らかにした。各種電極材料を用いた TFT 特性からは、塗布型 Ag を用いた TFT は仕事関数の違いによる電流性能低下が生じているため最適な材料選択が今後必要であるが、印刷手法は界面の酸化層形成を抑制できるためその材料選択性は広いと言える。

以上、本論文は、N 型薄膜トランジスタのみで動作可能な論理回路の確立、構成されるトランジスタの高信頼化、さらには印刷適性の可能性を示すものであり、学術的に寄与するところが大きい。よって、学位論文審査員一同は本論文が博士 (工学) の学位論文として価値あるものと認めた。