

論文内容の要旨

博士論文題目 ナノドットを電荷保持ノードとする薄膜トランジスタ型
不揮発性メモリの研究

氏名 市川 和典

(論文内容の要旨)

次世代ディスプレイとして、画素と同一基板上にメモリや演算機能を備えたシステムオンパネル (SOP) が注目されている。この SOP の実現には、基本素子である低温多結晶シリコン薄膜トランジスタ (TFT) の性能向上とともに、メモリ機能を持つ素子の研究もまた重要である。一方、不揮発性メモリとして信頼性が高く、高集積化が可能なドット系メモリが注目されている。しかし、低温多結晶シリコン薄膜プロセスを用いたメモリの実現には、低温で高品質のトンネル酸化膜の形成およびダメージの低いフローティングゲートの形成が重要である。そこで、トンネル酸化膜には、良好な絶縁性が得られる TEOS ガス (Tetraethoxysilane) を原料としたシリコン酸化膜 (TEOS-SiO₂) を用い、活性化アニールと同時に熱処理することで絶縁性を向上させ、良好なメモリ特性を得ることを試みた。まず始めに、従来の平行平板型よりもプラズマダメージが小さい Side-Wall 電極型プラズマ CVD (Chemical Vapor Deposition) により形成された Si ドットを用いて、プロセスやメモリ評価技術を確立後、たんぱく質の一種であるフェリチンのコアをフローティングゲートに用いた薄膜トランジスタ型不揮発性メモリの作製を試みた。

粒径にはばらつきはあるものの、 $8.5 \times 10^{11} \text{cm}^{-2}$ の高密度なシリコンドットを堆積した。断面 TEM による評価において、直径約 5nm の球状の Si ドットを観察した。入力特性において、ゲート電圧を -3V から正方向に 10V まで掃引後、折り返し 10V から -3V まで掃引すると、ドットが埋め込まれた TFT メモリについては、しきい値電圧が正電圧側に約 4V シフトが見られた。これは、ドットへの充放電により起こるしきい値電圧シフトであると考えられる。

さらにフェリチンを用いた不揮発性メモリの作製を試みた。ドット密度が $3.2 \times 10^{11} \text{cm}^{-2}$ の高密度層が形成でき、断面 TEM においても、直径約 7nm の球状のフェリチンコアを観察した。さらに Si ドットの場合と同様にゲート電圧を掃引させると、フェリチンのコアを埋め込んだ場合、約 2V のシフトがみられた。この結果もコアへの充放電により起こるしきい値電圧シフトであると考えられる。長時間のリテンションタイムなど、その他良好なメモリ特性を確認した。

シリコンドットやフェリチンのコアなどドット系のフローティングゲートを用いた薄膜トランジスタ型メモリは、次世代のディスプレイに搭載可能なメモリとして有望な技術である。

(論文審査結果の要旨)

次世代ディスプレイとして、画素と同一基板上にメモリや演算機能を備えたシステムオンパネル (SOP) が注目されている。この SOP の実現には、基本素子である低温多結晶シリコン薄膜トランジスタ (TFT) の性能向上とともに、メモリ機能を持つ素子の研究もまた重要である。一方、不揮発性メモリとして信頼性が高く、高集積化が可能なドット系メモリが注目されている。しかし、低温多結晶シリコン薄膜プロセスを用いたメモリの実現には、低温で高品質のトンネル酸化膜の形成およびダメージの低いフローティングゲートの形成が重要である。そこで、トンネル酸化膜には、良好な絶縁性が得られる TEOS ガス (Tetraethoxysilane) を原料としたシリコン酸化膜 (TEOS-SiO₂) を用い、活性化アニールと同時に熱処理することで絶縁性を向上させ、良好なメモリ特性を得ることを試みた。まず始めに、従来の平行平板型よりもプラズマダメージが小さい Side-Wall 電極型プラズマ CVD (Chemical Vapor Deposition) により形成された Si ドットを用いて、プロセスやメモリ評価技術を確立後、タンパク質の一種であるフェリチンのコアをフローティングゲートに用いた薄膜トランジスタ型不揮発性メモリの作製を試みた。

粒径にはばらつきはあるものの、 $8.5 \times 10^{11} \text{cm}^{-2}$ の高密度なシリコンドットを堆積した。断面 TEM による評価において、直径約 5nm の球状の Si ドットを観察した。入力特性において、ゲート電圧を -3V から正方向に 10V まで掃引後、折り返し 10V から -3V まで掃引すると、ドットが埋め込まれた TFT メモリについては、しきい値電圧が正電圧側に約 4V シフトが見られた。これは、ドットへの充放電により起こるしきい値電圧シフトであると考えられる。

さらにフェリチンを用いた不揮発性メモリの作製を試みた。ドット密度が $3.2 \times 10^{11} \text{cm}^{-2}$ の高密度層が形成でき、断面 TEM においても、直径約 7nm の球状のフェリチンコアを観察した。さらに Si ドットの場合と同様にゲート電圧を掃引させると、フェリチンのコアを埋め込んだ場合、約 2V のシフトがみられた。この結果もコアへの充放電により起こるしきい値電圧シフトであると考えられる。長時間のリテンションタイムなど、その他良好なメモリ特性を確認した。

シリコンドットやフェリチンのコアなどドット系のフローティングゲートを用いた薄膜トランジスタ型メモリを研究した本論文は、次世代のディスプレイ開発において有用である。従って、審査委員一同は、本論文が博士 (工学) の学位論文として価値あるものと認め、審査ならびに最終試験に合格したと判定した。