

強誘電体メモリ用白金系合金電極に関する研究

2004年6月

奈良先端科学技術大学院大学

物質創成科学研究科

栗田 昌昭

第1章 序論	1
1.1 はじめに	1
1.2 強誘電体材料と成膜プロセス	1
1.3 従来の電極材料とその問題点	4
1.4 合金電極のメリット	5
1.5 研究の目的	7
1.6 本論文の構成	9
第2章 合金薄膜電極ならびに強誘電体薄膜の作製・評価方法	14
2.1 薄膜形成技術	14
2.1.1 薄膜電極の作製方法	15
2.1.2 強誘電体薄膜の作製方法	19
2.2 強誘電体キャパシタの作製方法と評価方法	20
2.2.1 スパッタリング法による合金薄膜電極の作製	20
2.2.2 化学溶液堆積法による強誘電体薄膜の作製	22
2.2.3 キャパシタ上部電極の作製と回復アニール	25
2.3 評価方法	25
2.3.1 薄膜電極の抵抗率の測定方法	25
2.3.2 強誘電体キャパシタの電気特性の測定方法	26
2.4 合金薄膜の諸性質	28
2.4.1 合金薄膜の性質	28
2.4.2 合金薄膜の電気伝導	35
第3章 Si基板と下部電極の密着層の検討	38
3.1 はじめに	38
3.2 TiO ₂ 密着層の検討	38
3.2.1 実験方法	39
3.2.2 TiO ₂ 薄膜の結晶性・配向性とPt薄膜の結晶性の関係について	41

3.2.3 TiO ₂ とPtの微細構造の関係について	45
3.2.4 Pt表面へのTiO ₂ の拡散について	45
3.3 Ti 密着層の検討	50
3.3.1 実験方法	50
3.3.2 膜の密着強度	51
3.3.3 Pt 薄膜の結晶構造	51
3.4 まとめ	56
第4章 Pt系合金電極の検討	59
4.1 はじめに	59
4.2 合金電極作製に用いる諸元素の成膜速度	59
4.2.1 成膜速度の測定方法	59
4.2.2 成膜速度の測定結果	60
4.3 合金電極の作製	64
4.4 白金族合金電極の耐熱性の評価	68
4.4.1 実験方法	68
4.4.2 白金族合金薄膜電極の抵抗率	68
4.4.3 白金族合金薄膜電極の結晶構造	69
4.4.4 白金族合金薄膜電極の耐熱性の評価	72
4.4.5 PtIrO _x 薄膜の作製と評価	76
4.5 Ptと卑金属との合金電極の評価	82
4.5.1 合金電極の組成と抵抗率	82
4.5.2 熱処理後の合金電極の表面観察	83
4.5.3 合金電極の構造解析	85
4.6 合金電極上のPZT薄膜の結晶構造と電気特性	88
4.6.1 実験方法	88
4.6.2 合金電極上のPZT薄膜の結晶性	88
4.6.3 合金電極上のPZT薄膜の電気特性	90

4.7 まとめ	94
第5章 強化白金と PtNb 合金薄膜電極の耐熱性と PZT キャパシタへの適用	97
5.1 はじめに	97
5.2 実験方法	97
5.3 結果	99
5.3.1 強化白金を使用した電極の耐熱性と PZT キャパシタの特性	99
5.3.2 PtNb 合金薄膜電極の耐熱性	101
5.3.3 PtNb 合金薄膜電極を使用した PZT キャパシタの特性	108
5.3.4 PtNb 合金薄膜電極の酸素透過性	117
5.4 まとめ	120
第6章 総括	122
6.1 本論文のまとめ	122
6.2 今後の課題	124
Appendix	125
使用した貴金属、卑金属の諸性質	126
各金属・金属酸化物の JCPDS による X 線回折ピーク角度	128
本研究に関する業績	131
謝辞	132

第1章 序論

1.1 はじめに

ユビキタス時代を迎え、携帯電話、PDA、ノートパソコン等のモバイル情報機器の性能・機能向上が強く求められている。中でも稼働時間の延長は最優先課題として挙げられる。この問題に対しては、バッテリーの性能向上とともに機器の消費電力を低減することが重要である。現在の半導体集積回路は微細化が進み、トランジスタのゲートリーク電流は増大の一途をたどっており、キャッシュメモリ等に使用されるSRAM部分でさえもその消費電力が無視できなくなっている。また、メインメモリを構成するDRAMは記憶保持のために常にリフレッシュ動作を続けており、アクセスの有無にかかわらず、絶えず電力を消費している。

強誘電体薄膜メモリ(Ferroelectric Random Access Memory; FeRAM)とは、強誘電体の「外部電界により反転可能な自発分極を持つ」という性質を利用し、電源を切っても情報を保持することが可能な不揮発性半導体集積メモリである。従来のフラッシュメモリ等の不揮発性メモリと比べ、高速・低電圧動作可能、高書換え耐性を有するといった特徴を持つ。このFeRAMをモバイル機器のメモリとして使えば、不必要な時はメモリブロックへの電源供給を断つことで、機器の消費電力を大幅に低減させることが可能である。現在、ICカード応用のような低容量のFeRAMの量産は始まっており⁽¹⁾、また32 Mbクラスの試作例も報告⁽²⁾されているが、モバイル情報機器のメインメモリやキャッシュメモリ応用に向けては、更なる高集積化、高信頼性化、低コスト化が求められており、強誘電体材料のみならず電極材料やその構造の検討が必要とされている。

1.2 強誘電体材料と成膜プロセス

FeRAMに用いられる強誘電体材料としては、 $\text{Pb}(\text{Zr},\text{Ti})\text{O}_3$ [PZT]、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ [SBT]や $(\text{Bi},\text{La})_4\text{Ti}_3\text{O}_{12}$ [BLT]等が検討されているが、今後の高集積化からすると、大きな残留分極を得やすいPZTが最有力と目されている。^(1,3) PZTは、図1.1に示すような結晶構造を持つペロブスカイト型酸化物強誘電体である。PZT

の諸元を表 1.1 にまとめる。ペロブスカイト型酸化物は、一般に化学式 ABO_3 で表され、通常、イオン半径の大きい金属イオンを単純立方格子の頂点(Aサイト)に、小さい金属イオンを体心位置(Bサイト)に、O(酸素)イオンを面心位置に有する単位細胞を 3 次元に積み上げた構造となる。PZTの場合は、 Pb^{2+} がAサイト、 Zr^{4+} および Ti^{4+} がBサイト、 O^{2-} が面心位置に配置している。PZT結晶は、Zr:Ti比で構造が変わり、Zr:Ti=52:48 の相境界(Morphotropic Phase Boundary ; MPB)を境に、Tiリッチ側では正方晶、Zrリッチ側では菱面体晶となる。FeRAM 応用では、ヒステリシスの角型比の良さから、Tiリッチ側の組成が一般的に使われる。その場合の自発分極軸は c 軸方向である。したがって、薄膜とする場合、 c 軸単配向膜が望ましいが、その作製は困難で da 軸混合配向膜となりやすいため、現実的には 111 配向させることが多い。

PZT薄膜の成膜方法としては、化学溶液堆積(Chemical Solution Deposition; CSD)法⁽⁴⁾やスパッタリング法⁽⁵⁾が用いられてきた。CSD法では、良質な結晶を得るため、最終的には 600 ~ 650 で熱処理⁽⁶⁾が行われている。スパッタリング法では、堆積中に高温に加熱し結晶化させる方法もあるが、PZT成膜においては鉛の再蒸発のため組成制御が困難になる問題が生ずるため、200 程度の低温で堆積し、その後に大気中 600 ~ 650 で熱処理する方法が取られている。一方、高集積FeRAMにおいては、有機金属化学気相堆積(Metalorganic Chemical Vapor Deposition; MOCVD)法が主流になると予想されている。これは、組成制御が容易で量産性に優れており、高集積化のための 3 次元構造への堆積にも対応可能だからである。堆積温度については、気相からの成長であるため低温化が可能であり、395 で強誘電性を得たとの報告⁽⁷⁾もあるが、低温成膜では電極に使用するPtと強誘電体を構成するPbが反応してPtPb化合物を作ってしまう問題⁽⁸⁾や、PZTの良好な 111 配向膜を得るためには堆積温度を 600 以上とする必要があることも指摘⁽⁶⁾されている。今後、3 次元構造への成膜までを考慮に入れると、基板温度を比較的低い温度とし、反応律速領域で段差被覆性よくアモルファス膜を堆積し、その後に熱処理を施して結晶化させるプロセスが採用される可能性が高く、その場合の熱処理温度はやはり 600 ~ 650 となると思われる。

る。したがって、強誘電体PZT薄膜用電極材料には少なくとも 650 まで安定である耐熱性が要求される。

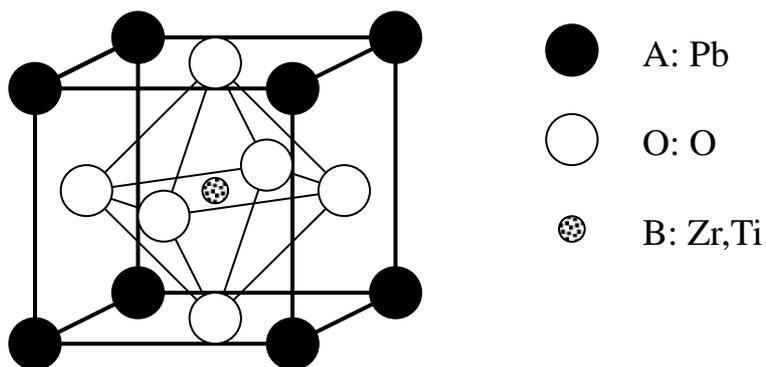


図 1.1 PZT の結晶構造 (ペロブスカイト)

表 1.1 PZTの諸元表⁹⁾

Chemical formula	Pb(Zr, Ti)O ₃
Remanent polarization ($\mu\text{C}/\text{cm}^2$)	~ 30
Coercive electric field (kV/cm)	~ 20
Relative dielectric constant @1kHz	~ 1000
Dielectric loss angle @1kHz	0.01

1.3 従来の電極材料とその問題点

強誘電体薄膜キャパシタ用の電極材料に要求される特性は下記のようなものである。

- (1) 電気抵抗が低い
- (2) 耐熱性が高い
- (3) 反応性が低い
- (4) 下地、強誘電体など、積層される膜との密着性が良い
- (5) O_2 や強誘電体構成元素に対する拡散バリア性が高い
- (6) 強誘電体材料と、格子定数の不整合が小さい

FeRAM の開発当初から電極材料として利用されているのは Pt である。これは、上記の要求の多くを満たす材料であるためだが、以下のような問題があることが明らかになった。

- (a) キャパシタ製造中に、PZTの構成元素である、Pbが下部電極中に拡散し、組成ずれや欠陥が発生する^(10,11)。
- (b) 強誘電体キャパシタプロセス終了後、層間絶縁膜を形成するのに必要な還元雰囲気中での熱処理で、上部Pt電極の触媒作用のためにPZTが還元され分極特性や書き換え耐性が劣化する⁽¹²⁾。
- (c) PZTキャパシタでは、分極反転の繰り返しに伴い残留分極量が減少し、 10^6 回程程度の反転でメモリ機能を失う分極反転疲労が発生する⁽¹⁰⁾。

当初、分極反転疲労現象は、PZTが本質的に持つ特性と考えられていたが、Ptに代えて IrO_2 を上下部電極に用いる事によって分極反転疲労が解消されることが見出され⁽¹⁰⁾、以降PZTキャパシタにおいては、 IrO_2 ^(13,14)、 RuO_2 ⁽¹⁵⁾や $SrRuO_3$ ⁽¹⁶⁾、 $(La,Sr)CoO_3$ ⁽¹⁷⁾等の様々な酸化物電極が検討された。しかし、酸化物電極を用いた場合、Pt電極と比べてPZTの結晶性や配向性が劣り、残留分極量自体は小さくなるといった問題⁽¹⁰⁾が生じた。この問題に対しては、その後、上部だけを酸化物電極とすることでも分極反転疲労の改善が可能であることが明らかになり、下部電極はPtとしてその上に成長させるPZTの結晶性・配向性を

保つことによって、低集積FeRAMの製品化が可能となった⁽²⁾。この時、低集積FeRAMでは、図 1.2(a)に示すように、強誘電体キャパシタは層間絶縁膜上に形成されるため、PtのO₂透過性はさほど問題とはならなかった。しかし、高集積FeRAMでは、図 1.2(b)に示すようなスタック構造をとる必要があり、下部電極にPtを用いた場合は、強誘電体薄膜作製工程においてそのO₂透過性によりSiあるいはWプラグとのコンタクト部分が酸化される問題が生じた^(18,19)。プラグの酸化は、体積膨張による構造破壊や、コンタクトの不良を招く。よって、Pt層の膜厚を増やしたり下部電極とプラグの間にTiNやTiAlN等のO₂耐性の高いバフア層を挿入したりしている⁽²⁰⁾。そのため、電極構造は複雑化の傾向にあるが、これはキャパシタの微細化を阻む一因となっている。Ptは難エッチング性の元素であり、スパッタエッチしても再堆積しやすい。このため、異方性を高めた条件でエッチングを行うと、レジスト側壁にPt元素が再堆積しフェンスを形成する問題が生ずる。そこで、実際には異方性を弱めた条件でエッチングを行っているが、その場合は図 1.2(b)のようにキャパシタ側壁にテーパが付く。したがって、加工厚さ、すなわち電極厚さが増えると寸法シフトも大きくなり、微細キャパシタの作製が困難となる。実際に試作された 32 MbFeRAMのキャパシタ断面を図 1.3 に示す⁽²¹⁾。下部電極は、Pt/IrO₂/Ir/TiAlN/Tiと 5 層構造となっており、こういった複雑な電極構造をとる限りこれ以上の高集積化が困難であることが見て取れる。このような背景から、単層でもO₂透過性が低く、電極厚さを薄くすることのできる電極材料が望まれている。こうした材料を選ぶと、テーパが小さく、キャパシタ厚を薄くした図 1.2(c)に示すようなスタック構造のキャパシタを実現できる。

1.4 合金電極のメリット

電極のO₂透過性を抑えるためには、ふたつの考え方がある。ひとつは、電極自体を酸化物とし緻密な構造にすることでO₂の透過を抑える方法である。しかし、この方法では、プラグが酸化物電極と接することになり、プラグ部の酸化による接触抵抗の増大を招くので、高集積FeRAMには使えないことは自明であ

る。もうひとつの方法は、電極の結晶構造を緻密な粒状構造とし、結晶粒界を複雑にする方法である。金属材料中の O_2 の透過は、結晶粒界を移動する粒界拡散が主と言われ、結晶粒が縦方向に背高く成長するような柱状構造や、再結晶が進んで粒界が滑らかにつながった状態では、 O_2 透過性が高くなってしまう。スパッタリング等で、微細で緻密な結晶を作り、熱処理によってもその構造が崩れないような、耐熱性の高い電極を作ることにより、 O_2 透過性を抑えることが出来る。金属の再結晶化温度は、もともになる元素に不純物を添加することで上げることができる。また、添加物自体が O_2 と結合することで、下部への O_2 の透過を抑制することが期待できる。そこで、本研究では、合金化による電極薄膜の再結晶化温度を高くするという考え方により研究を進めることにした。

強誘電体メモリを量産するという観点から考えると、製造コストを下げる必要がある。積層構造の電極は、コスト上昇につながる。例えば、電極にPtと他の元素を積層する場合、現状では2種類以上のターゲットを用意しなければならない。もし、これを合金化によって1品種のターゲットに置き換えることが可能ならば、ターゲットの購入にかかるコストは低く抑えることが出来る。また、製造コストには、ターゲットの購入費用だけではなく、工程管理上必要な試験成膜用のウエハ表面や成膜室内壁に付着した地金の回収精製や、使用済みターゲットの改鑄加工費用など、地金のリサイクルにかかる費用も含まれる。PtとIrは、物理的、化学的性質が似ており、混合物を分離精製するには莫大な費用がかかる。したがって、合金化によるコストメリットを期待するには、回収精製しやすい合金を選ぶ必要がある⁽²²⁾。

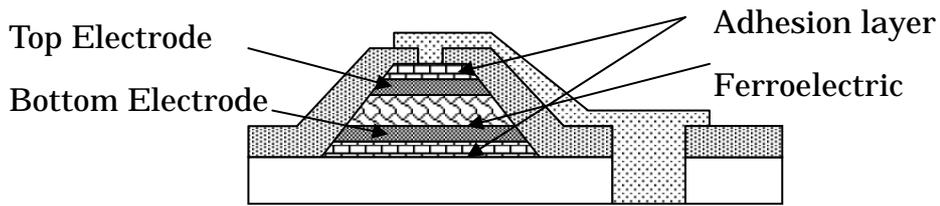
合金電極を使用することによりバリア層を無くすことが出来れば、キャパシタ全体を薄くすることが可能になり、エッチングにより発生するテーパーも小さくなり、従来からの電極材料の問題点であったキャパシタを小型化する上で問題点を一気に解決できる可能性がある。

1.5 研究の目的

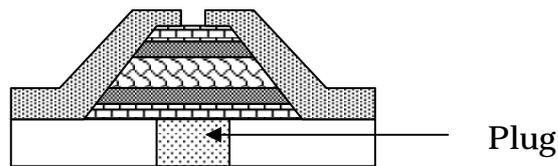
本章で述べてきたとおり、強誘電体薄膜メモリが登場した頃、その心臓部となる強誘電体キャパシタには PZT 薄膜を Pt 電極で挟んだ構造が使われていたが、この構造には 1.3 節に示したような問題点があった。これらの問題点を解決するために、キャパシタに機能薄膜を積層させたり、PZT 材料に添加物を加えたり、製造工程全体を改良したりする研究例は数多く見受けられるが、電極材料に添加物を加えて諸問題を解決しようとする試みは非常に少ない。

よって、本研究では、良好な結晶性を有する PZT 薄膜育成の下地となり、かつ Pt 電極で生ずる分極反転疲労問題を解決できる新規単層合金電極材料を探索することを目的とする。その探索方法を以下に述べる。まず、下部電極を作製する前段階として、Si 基板と下部電極の密着層を検討し、良好な下部電極を得るための密着層の作製条件を決定する。密着層は熱処理の影響で状態が変化するため、密着層が下部電極に与える影響を最小限にする条件を決定しておく必要がある。これにより異なる電極材料の特性差を明確にすることが可能になる。次に、Pt を主元素とした各種の合金電極を作製・評価し、最適な添加元素を探索した後、その合金電極の諸性質について検討する。合金電極にはメリットだけでなくデメリットも有り得るので、熱処理により表面モフォロジが劣化したり、結晶構造が著しく崩れたり、抵抗率が極端に高くなるような合金は排除する。この段階まで残った電極材料を用いて PZT キャパシタを作製し、その諸特性を詳細に調査・検討する。得られた結果を総合して、以下の条件を満たすものを本研究における最適な合金電極材料と位置づける。

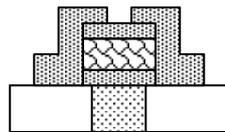
1. Pt 電極を使用した PZT キャパシタと比較し、キャパシタの特性を示す重要なパラメータとなる $P-E$ ヒステリシス曲線が同等であり、かつ分極疲労特性が改善すること。
2. スタック構造の PZT キャパシタを実現可能にする O_2 バリヤ性を持つこと。
3. 層間の相互拡散が抑えることができること。



(a) 現状のプレーナ構造の強誘電体キャパシタ



(b) 次世代スタック構造の強誘電体キャパシタ



(c) 合金電極を使用したスタック構造の強誘電体キャパシタ

図 1.2 積層、合金電極を使用した強誘電体キャパシタの断面構造

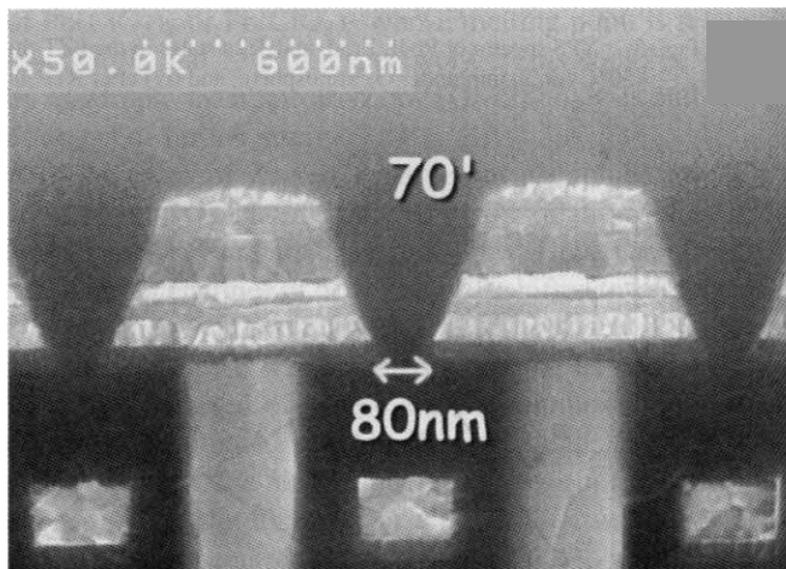


図 1.3 32 MbFeRAMの強誘電体キャパシタのSEM像⁽²¹⁾

1.6 本論文の構成

本論文の構成を、図 1.4 に示す。

第 1 章では、強誘電体薄膜メモリやそこで使われる電極材料について概説するとともに、現状の問題点を指摘し、本研究の位置づけを明らかにする。

第 2 章では、密着層や合金薄膜を成膜するのに用いたスパッタリング法や、装置、強誘電体薄膜を作製するのに用いた化学溶液堆積法、ならびに電極薄膜や強誘電体の評価手法について概説する。

第 3 章では、下部電極薄膜と Si 基板材料の間に必要な密着層について検討を行い、本研究で使用する下部電極の基本的な成膜方法を決定する。

第 4 章では、Pt + 白金族貴金属、Pt + 卑金属の各種合金薄膜を作製し、電極としての適合性を評価し、実際の使用に耐えうる電極材料の絞込みを行う。

第 5 章では、4 章までで絞り込まれた PtNb 合金電極材料について、耐熱性やその上に成膜した PZT 薄膜の諸特性について詳細に調査・検討する。

第 6 章では、第 5 章までに得られた知見をまとめ、本研究を総括する。

本論文では、積層された膜の構造を表現する際、表面層/基板の順に表記する。例えば、Si 基板上に、SiO₂ を 200 nm、Ti を 50 nm、さらに Pt を 150 nm 堆積した状態を示すときは、Pt(200 nm)/Ti(50 nm)/SiO₂(200 nm)/Si のように表記する。冗長さを避けるために、膜厚を省略することがある。また、作製する合金電極の組成比は原子%で表す。主元素の組成比は省略し、添加元素の組成比のみを書き添える。例えば、PtIr の合金を作製し、その組成比が Pt90 原子%-Ir10 原子% だったとき、PtIr10 と表記する。

単位については、SI 単位系に基づいて表記する。

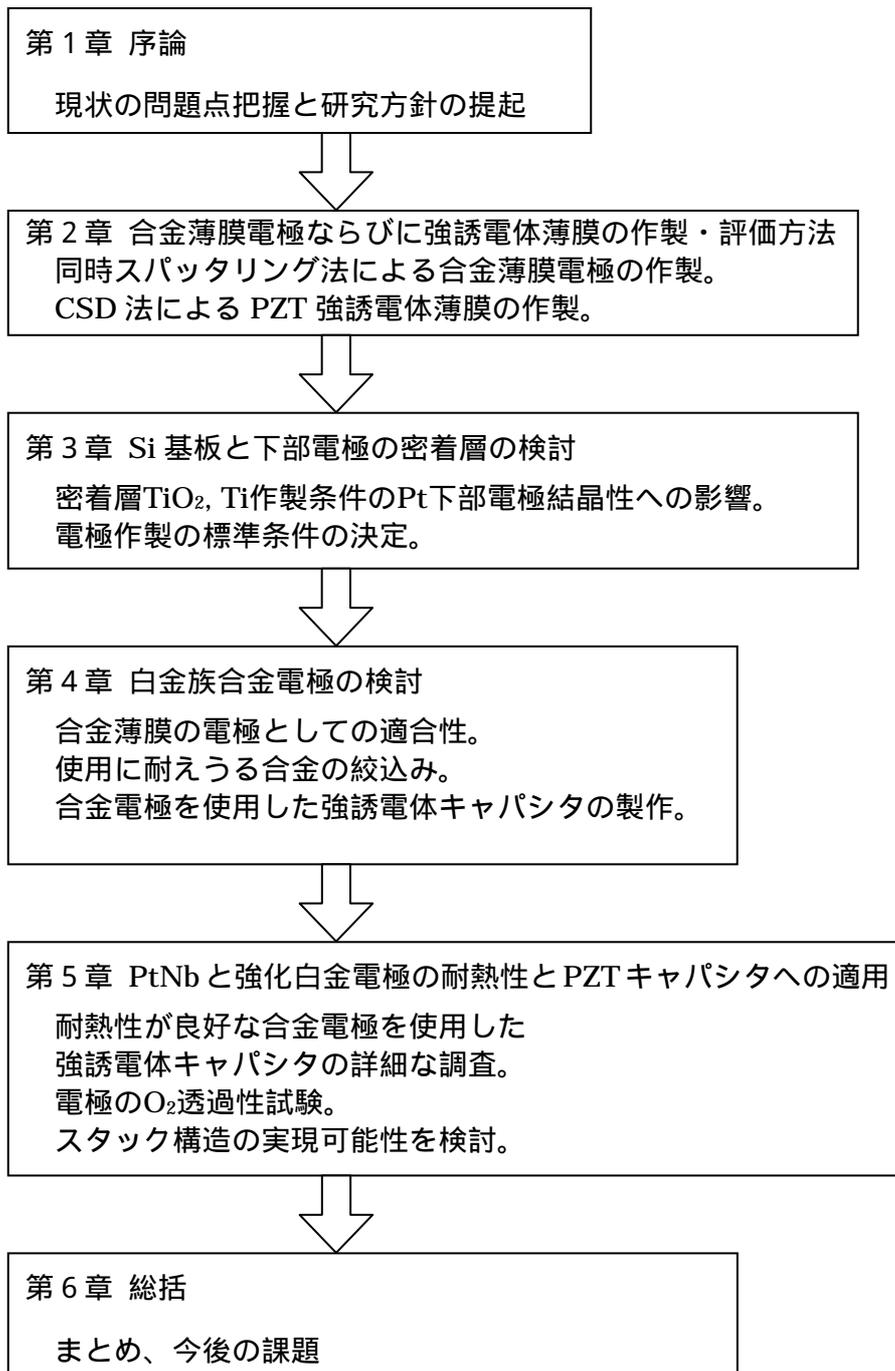


図 1.4 本論文の構成

参考文献

- (1) 大谷成元, “富士通の FRAM 技術動向”, FUJITSU, Vol.53, No.2, (03, 2002), pp.95-99
- (2) Kinam Kim, “1T-1C technology for high density FRAM”, FeRAM2001, (2001), pp11-14
- (3) Yoshiaki Kamigaki and Shinichi Minami, “MNOS Nonvolatile Semiconductor Memory Technology : Present and Future”, IEICE Trans. Electron, Vol. E84-C, No.6, (2001), pp.713-722
- (4) Tsutomu Atsuki, Nobuyuki Soyama, Go Sasaki, Tadashi Yonezawa, Katsumi Ogi, Katsumi Sameshima, Kazuhiro Hoshiba, Yuichi Nakao and Akira Kamisawa, “Surface Morphology of Lead-Based Thin Films and Their Properties”, Jpn. J. Appl. Phys., Vol. 33, Part1, No.9B, (1994), pp.5196-5200
- (5) Koukou Suu, Akira Ozawa, Yutaka Nishioka and Noriaki Tani, “Stability Control of Composition RF-Sputtered Pb(Zr, Ti)O₃ Ferroelectric Thin Film”, Jpn. J. Appl. Phys., Vol.36, Part1, No.9B, (1997), pp.5789-5792
- (6) M. Kurasawa, M. Nakabayashi, K. Nakamura, K. Maruyama, T. Eshita, and K. Kurihara, “Study of Deposition Processes in PZT Films Grown by Liquid Delivery MOCVD”, Proceeding of 203rd Meeting, (2003), Electrochemical Society
- (7) Gouji Asano, Takahiro Oikawa and Hiroshi Funakubo, “Highly -Reproducible Preparation of Pb(Zr,Ti)O₃ Films at Low Deposition Temperature by Metal Organic Chemical Vapor Deposition”, Jpn. J. Appl. Phys., Vol.42, Part1, No.5A, (2003), pp.2801-2804
- (8) Yohei Otani, Noriaki Abe, Soichiro Okamura and Tadashi Shiosaki, “Influence of Post-Annealing on the Characteristics of Pb(Zr,Ti)O₃ Thin Films Deposited by Liquid Delivery MOCVD Using a Cocktail Solution”, Integrated Ferroelectrics, Vol.59, (2003), pp.1475-1482

- (9) 山本美喜雄, “結晶工学ハンドブック”, 共立出版, (1985)
- (10) Takashi Nakamura, Yuichi Nakao, Akira Kamisawa and Hidemi Takasu, “Preparation of Pb(Zr,Ti)O₃ Thin Films on Ir and IrO₂ Electrodes”, Jpn. J. Appl. Phys., Vol. 33, Part1, No.9B, (1994), pp.5207-5210
- (11) W. L. Warren, D. Dimos, B. A. Tuttle, G. E. Pike, R. W. Schwartz, P. J. Clews and D. C. McIntyre, “Polarization suppression in Pb(Zr,Ti)O₃ thin films,” J. Appl. Phys. Vol.77, No.12, (1995), pp.6695-6702
- (12) Hiroshi Miki, Keiko Kushida-Abdelghafar, Kazuyoshi Torii and Yoshihisa Fujisaki, “Hydrogen-related degradation and recovery phenomena in Pb(Zr,Ti)O₃ capacitors with a platinum electrode”, Jpn. J. Appl. Phys., Vol.36, Part1, No.3A, (1997), pp.1132-1135
- (13) 山崎辰也ら, “スパッタ PZT を用いた 0.5 ミクロン強誘電体メモリーの開発”、第 61 回応用物理学会学術講演会、講演予稿集 2, (2000), pp.427
- (14) Naoya Inoue, Tsuneo Takeuchi and Yoshihiro Hayashi, “Sputtering Process Design of PZT Capacitors for Stable FeRAM Operation”, IEDM '97 Tech. Digest, (1997), pp.605-608
- (15) H. N. Al-Shareef, K. R. Bellur, O. Auciello and A. I. Kingon, “Electrical Properties of Pb(Zr_{0.53}Ti_{0.47})O₃ Thin Film Capacitors with Modified RuO₂ Bottom Electrodes”, Integrated Ferroelectrics, No.8, (1995), pp.151-163
- (16) Toyota Morimoto, Osamu Hidaka, Kouji Yamakawa, Osamu Arisumi, Hiroyuki Kanaya, Tsuyoshi Iwamoto, Yoshinori Kumura, Iwao Kunishima and Shin-ichi Tanaka, “Ferroelectric Properties of Pb(Zr,Ti)O₃ Capacitor with Thin SrRuO₃ Films within Both Electrodes”, Jpn. J. Appl. Phys., Vol.39, Part1, No.4B, (2000), pp.2110-2113
- (17) R. Ramesh, T. Sands and V. G. Keramidas, “Template Approaches to Growth of Oriented Oxide Heterostructures on SiO₂/Si”, Journal of Electronic Materials, Vol.23, No.1, (1994), pp.19-23
- (18) Yuichi Matsui, Mitsuo Suga, Masahiko Hiratani, Hiroshi Miki and

- Yoshihisa Fujisaki, "Oxygen Diffusion in Pt Bottom Electrodes of Ferroelectric Capacitors", *Jpn. J. Appl. Phys.*, Vol.36, Part2, No.9A/B, (1997), pp.L1239-1241
- (19) Bum-Ki Moon, Cay Uwe Pinnow, Keitaro Imai, Osamu Arisumi, Hiroshi Itokawa, Karl Hornik, Kaori Tsutsumi, Iwao Kunishima, Nicolas Nagel, Koji Yamakawa and Gerhard Beitel, "Optimization of sputtered-IrO₂ films for application as oxygen diffusion barrier in high density FeRAMs.", *FeRAM2001*, (2001), pp.128-131
- (20) Yuichi Matsui, Kazuyoshi Torii, Keiko Kushida, Hiroshi Mik, and Yoshihisa Fujisaki, "Highly Oxidation-Resistant TiN Barrier Layers for Ferroelectric Capacitors", *Jpn. J. Appl. Phys.*, Vol.36, Part1, No.3B, (1997), pp.1586-1588
- (21) S. W. Lee, S. H. Joo, S. L. Cho, Y. H. Son, K. M. Lee, S. D. Nam, K. S. Park, Y. T. Lee, J. S. Seo, Y. D. Kim, H. G. An, H. J. Kim, Y. J. Jung, J. E. Heo, M. S. Lee, S. O. Park, U. I. Chung and J. T. Moon, "Plasma-Assisted Dry Etching of Ferroelectric Capacitor Modules and Application to a 32M Ferroelectric Random Access Memory Devices with Submicron Feature Sizes", *Jpn. J. Appl. Phys.*, Vol.41, Part1, No.11B, (2002), pp.6749-6753
- (22) 本郷成人監修, "貴金属の科学 応用編", (2002), 田中貴金属工業株式会社

第2章 合金薄膜電極ならびに強誘電体薄膜の作製・評価方法

2.1 薄膜形成技術

強誘電体メモリの作製には、適切な基板上に電極として使用する電気伝導性に優れた薄膜と、良好な分極特性を持つ強誘電体薄膜を形成する必要がある。薄膜の形成方法として半導体プロセスに適用する可能性があるものを図 2.1 にまとめた。この中から本研究で使用する電極薄膜と強誘電体薄膜の作製方法を、作業性、再現性の観点から比較検討した。

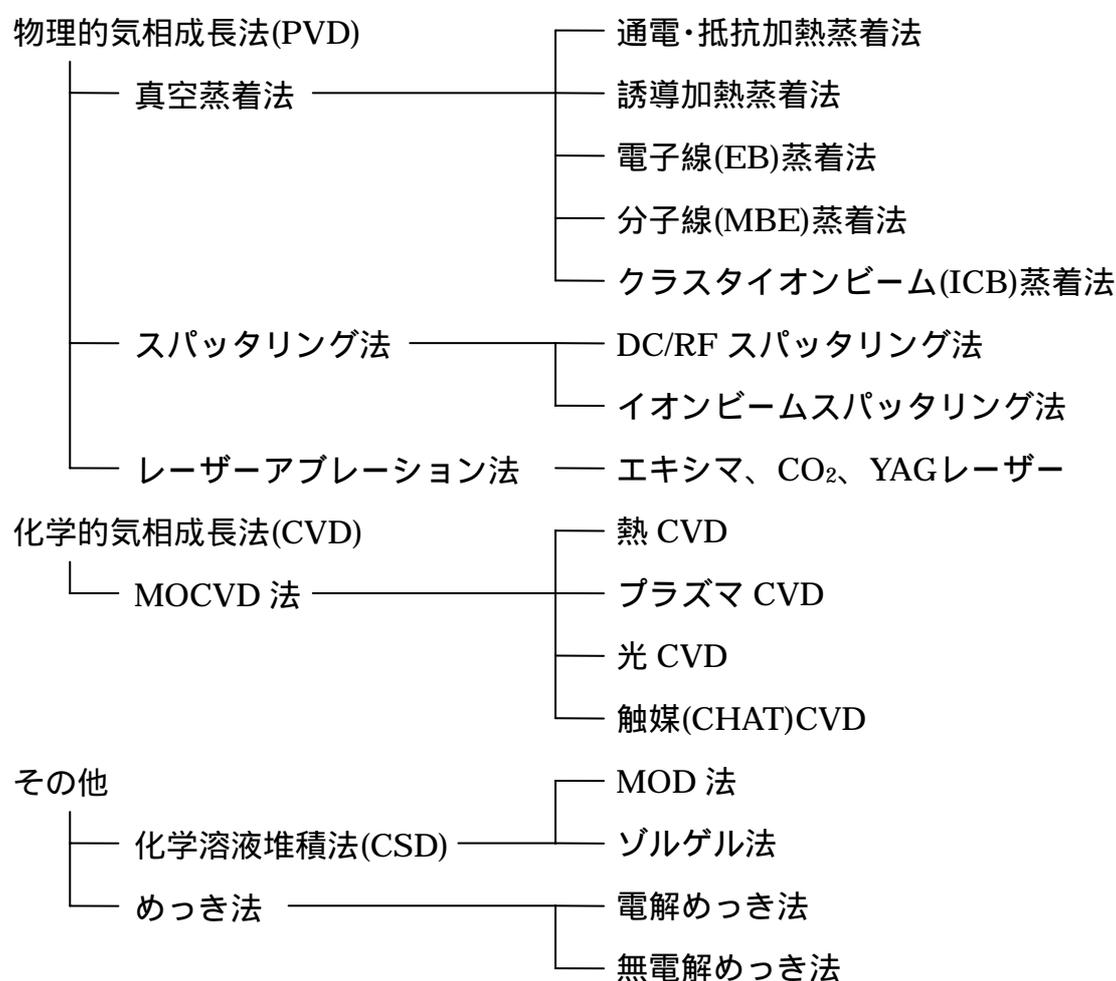


図 2.1 半導体プロセスで利用されている薄膜形成技術の例

2.1.1 薄膜電極の作製方法

薄膜電極の形成に利用される方法の中で代表的なものは、真空蒸着法、スパッタリング法、MOCVD法、電解めっき法などである。

真空蒸着法は、図 2.2 に示すような真空成膜室、ヒータ、蒸着源(原料)からなり、ヒータで加熱された蒸着原料が溶融、蒸発して気相状態で基板に到達、堆積することで薄膜を作製する方法である。原料の形態・形状(粉末、板、箔、棒など)を問わず、少量の材料から薄膜を作製することが出来るため、多品種にわたる材料の実験を行うのに適している。しかし、坩堝やヒータ材料が蒸着源に混入する可能性があることに加え、加熱 - 蒸発の過程を経るため、合金薄膜を想定した場合、組成がずれてしまう心配がある。

スパッタリング法は、現状の強誘電体メモリにおける薄膜作製に利用されている方法である。スパッタリング装置は、図 2.3 のような構造をしている。真空成膜室内に置かれたターゲット材料に、プラズマ中でイオン化されたアルゴンが入射すると、ターゲット材料表面の原子が叩き出され、基板表面に堆積する。原子が叩き出される事をスパッタリングと呼ぶ。物理的気相成長法 (Physical Vapor Deposition ; PVD) とも呼ばれる。成膜時に使用するガスに O_2 や N_2 を混合することで、酸化膜や窒化膜を作製することが出来る。この成膜方法を反応性スパッタという。成膜室内に複数のターゲットを置き、同時にスパッタリングを行うことで合金膜を作製することが出来る。この成膜方法を同時スパッタといい、個々のターゲットに印加する電力の比率を調整することで任意の組成の合金薄膜を作製することが出来る。合金薄膜を作製する際には、合金ターゲットを使用することの方が多いが、ターゲットの合金組成と得られた薄膜の組成が異なる場合がある⁽¹⁾ので、組成の管理に注意が必要である。スパッタリング法の段差被覆性は、後述するMOCVD法と比べて良くないため、高集積化をにらんだ立体構造の電極の作製には向かない。

MOCVD法は、図 2.4 に示すように、有機金属化合物を気化させた状態でチャンバ内に導入し、基板上で分解し、金属薄膜を得る方法である。気体の状態で原料を供給するため、段差被覆性に優れ、高集積化された立体構造への成膜に

は有利であり、研究が盛んに行われている⁽²⁻⁵⁾。

電解めっき法は、金属塩を含む溶液中に沈めた電極上で電気化学反応を行わせ、金属膜を析出させる方法である。Siウエハ上に直接めっき法で金属薄膜を堆積が行われるようになったのはごく最近で、実デバイスで使用されるようになったのは 1997 年にIBM社がマイクロプロセッサ用の銅配線プロセスを提唱してからのことである⁽⁶⁾。メモリ用途としては、1 Gb以上のDRAM用で使用するプロセスとして、Ptめっきで下部電極を作製した研究例があり⁽⁷⁾、その後も強誘電体メモリ用電極として、めっき法によるPt⁽⁸⁾やRu⁽⁹⁾薄膜作製例が報告されている。

MOCVD 法、電解めっき法では、原料の開発が先に必要になるため、何種類もの合金組成を絞り込む段階から取り入れるのは得策ではない。蒸着法は不純物混入の問題がある。これらの理由から、本研究では、スパッタリング法で電極を作製するのが適切と考えた。スパッタリング法による合金薄膜の作製方法は後述する。

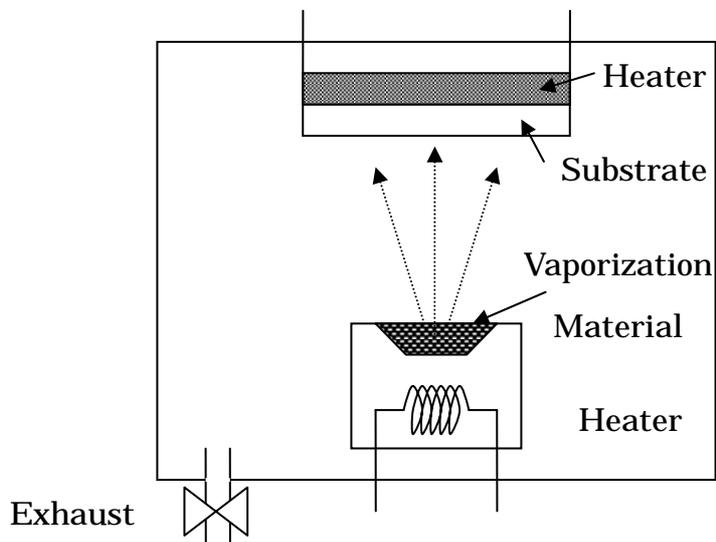


図 2.2 真空蒸着装置の構成図

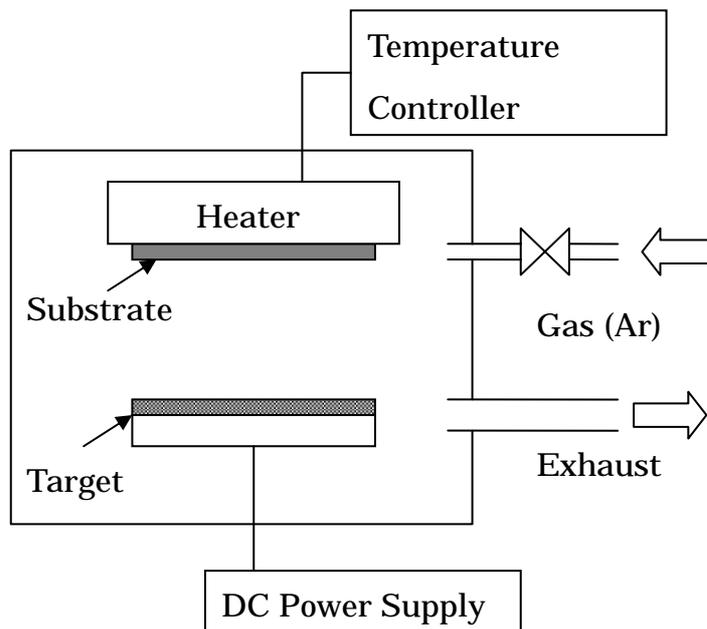


図 2.3 スパッタリング装置の構成図

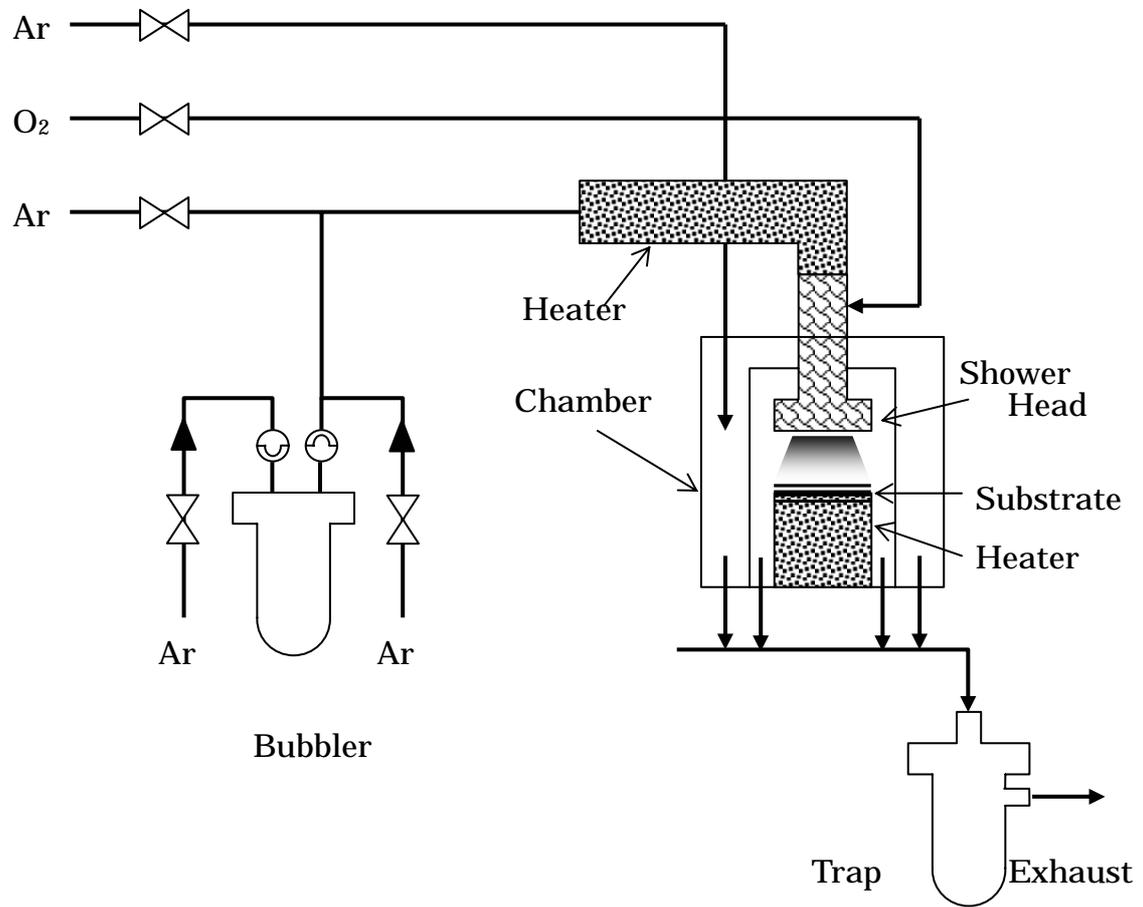


図 2.4 MOCVD装置の構成図⁽⁵⁾

2.1.2 強誘電体薄膜の作製方法

強誘電体薄膜の作製方法で広く検討されているのは、スパッタリング法、MOCVD 法、化学溶液堆積法の 3 種類である。スパッタリング法、MOCVD 法については、電極薄膜の形成で述べたものと基本的に同じ内容であるので、省略する。

化学溶液堆積(Chemical Solution Deposition ; CSD)法は、ゾルゲル法、有機金属分解(Metal Organic Decomposition ; MOD)法の総称であり、金属(M)-酸素(O)-炭素(C)結合を持つ前駆体(precursor)溶液を基板上に塗布、乾燥し、その後熱分解、結晶化熱処理を経て機能性酸化物薄膜を得る方法である。この方法では、溶液の調整により組成制御が可能で、真空排気系など大掛かりな装置を必要としないため、手軽に実験ができる。

本研究を進めるにあたり、もっとも手軽な CSD 法を利用することとする。詳細については後述する。

2.2 強誘電体キャパシタの作製方法と評価方法

2.2.1 スパッタリング法による合金薄膜電極の作製

本研究で主に使用するスパッタリング装置は、図 2.5 に示すような 3 元マルチカソードタイプのもの(CFS-8EP、徳田製作所製)で、5 インチターゲットを 3 枚取り付けることが可能である。独立した DC 電源を 2 台持ち、ターゲットに印加する DC 出力の比を制御することで、任意組成の合金薄膜を作製することが出来る。ターゲットのひとつを密着層の Ti 用、ひとつを電極の主元素である Pt 用、残るひとつを Pt 合金の相手となる金属合金種用として使用した。

ターゲットと基板までの距離は 163 mm で、基板は回転加熱台の上に設置する。基板を設置した後、成膜室の真空排気を開始し、同時に基板加熱を始める。成膜室内の圧力が 6.7×10^{-3} Pa に達したら、Ar ガスを成膜室内の圧力が 0.67 Pa になるまで導入して成膜を開始する。まず密着層の Ti を成膜し、その後、合金電極薄膜を成膜する。成膜終了後は、基板が冷却されるまで真空の状態を保持し、基板温度が 50 以下になってから基板を成膜室から取出す。

合金薄膜を作るためには、各元素の成膜レートを事前に計算し、同時放電中に想定した比で成膜が行われるよう、出力比を変えて成膜する。具体的には、以下の手順で算出する。

主元素 A、合金元素 B の原子量を M_A 、 M_B 、比重を D_A 、 D_B 、作製する組成比を主元素 100- x 原子%、添加元素 B を x 原子%とする。組成比を重量%に換算し、それぞれ W_A 、 W_B とすると、

$$W_A = \frac{100}{1 + \frac{M_B \cdot x}{M_A(100-x)}} \quad (2-1)$$

$$W_B = 100 - W_A \quad (2-2)$$

A, B それぞれの体積比は、A, B それぞれが全膜厚 h_{A+B} 中に占める膜厚 h_A 、 h_B に等しく、次式で表せる。

$$h_A = \frac{1}{1 + \frac{D_A \cdot W_A}{D_B \cdot W_B}} h_{A+B} \quad (2-3)$$

$$h_B = \frac{1}{1 + \frac{D_B \cdot W_A}{D_A \cdot W_B}} h_{A+B} \quad (2-4)$$

予備実験で得た成膜速度を v_A , v_B とする。(2-3)と(2-4)式で求めた膜厚形成に要する時間 t は、主元素のスputタ時の出力を 1.0 kW とすると、

$$t = \frac{h_A}{v_A} \quad (2-5)$$

この時間 t で、膜厚 h_B を成膜するために必要な、合金元素 B へのスputタ出力 P_B を求めると、

$$P_B = \frac{v_A \cdot T_B}{v_B \cdot T_A} \quad (2-6)$$

となる。

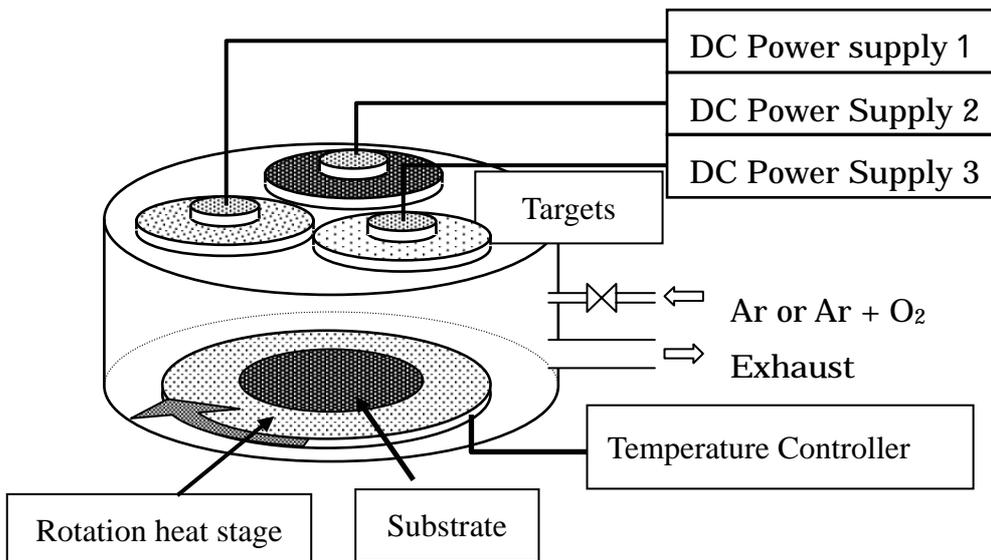


図 2.5 本研究で使用した合金電極作製のスパッタリング装置

2.2.2 化学溶液堆積法による強誘電体薄膜の作製

本研究では、強誘電体薄膜を化学溶液堆積(Chemical Solution Deposition ; CSD)法を用いて作製する。CSD法は、もう一つの主流であるスパッタリング法と比べて、組成制御が行いやすく、成膜に必要な装置が簡易であるなどの理由による。

最初に必要となる組成の前駆体溶液を用意する。前駆体として、高純度化学研究所製 PZT-10(110/52/48) 0.5 mol/l、および日本フェロテクノロジー社製 PZT(110/40/60) 0.5 mol/l を用意した。この溶液を、先に電極を形成した Si ウエハ(15 mm×15 mm)上に滴下し、スピコートを行った。スピコートは、まず回転数 50 rpm で 5 秒、次に 3000 rpm で 15 秒、最後に 5000 rpm で 2 秒と順次進める。前駆体を塗布した後、ホットプレート上にて乾燥を 110 °C で 5 分、別に用意したホットプレート上にて仮焼成を 350 °C で 10 分間行った。このプロセスを 4 回繰り返した後、本焼成をマッフル炉またはイメージ炉を利用して 650 °C で 30 分間行った。スピコートを 4 回繰り返すことで、膜厚 300 nm の強誘電体薄膜を得ることが出来た。

作製に使用した装置は以下のとおりである。

スピコート：フォトレジストスピナ (有)共和理研、K-359SD-1

乾燥、仮焼成：ホットプレート、(株)井内盛栄堂 HP-400

本焼成：マッフル炉、(株)ヤマト科学 FP-22 (昇温速度 15 °C/分)

本焼成：イメージ炉、(株)アルバック理工 MILA-1100(昇温速度 300 °C/分)

CSD 法による成膜の手順を、図 2.6 に示す。

実際に作製した PZT 薄膜の表面モフォロジーの例を図 2.7 に示す。前駆体材料として(a)では PZT 組成(110/52/48)、(b)では PZT 組成(110/40/60)を使用している。(a)で使用した前駆体原料は MPB に近い組成であるが、この組成比の前駆体原料で結晶化を行うと、図 2.7(a)の写真のようなロゼッタと呼ばれる組織になる。組成を何種類か検討したところ、PZT 組成(110/40/60)を使用したときに、図 2.7(b)のような均一な組織が得られるようになった。よって、PZT の前駆体原料には PZT 組成(110/40/60)を使用することにした。

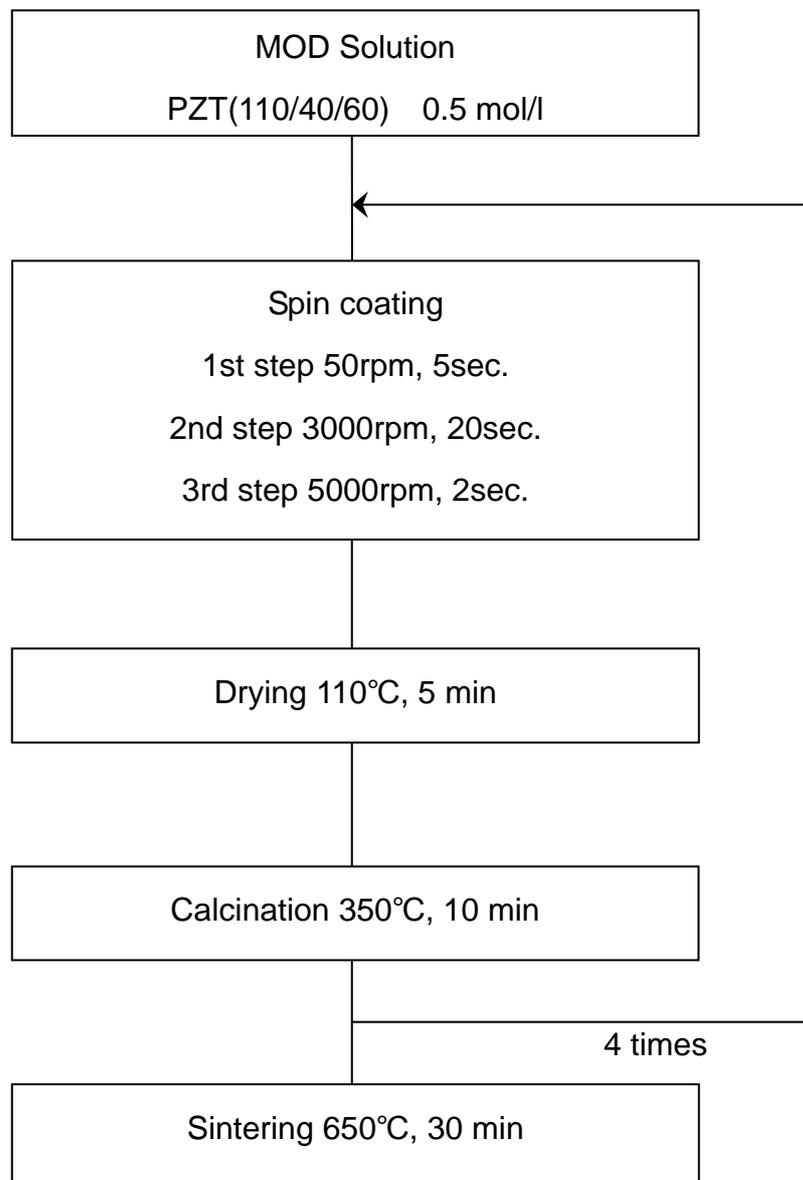
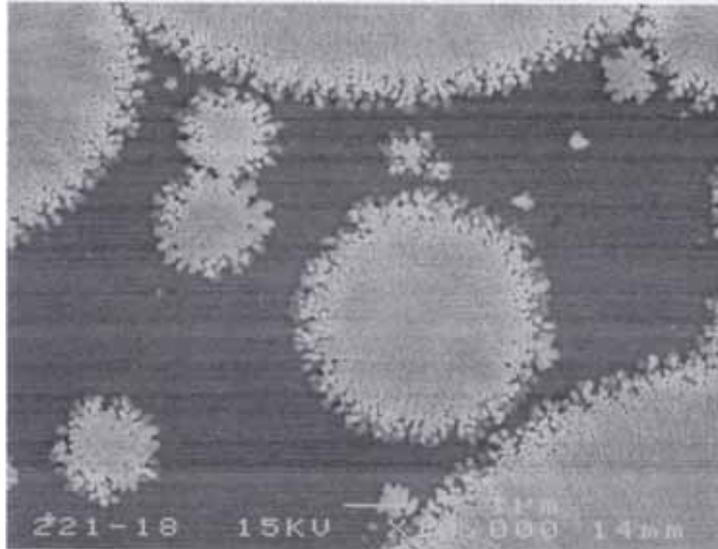
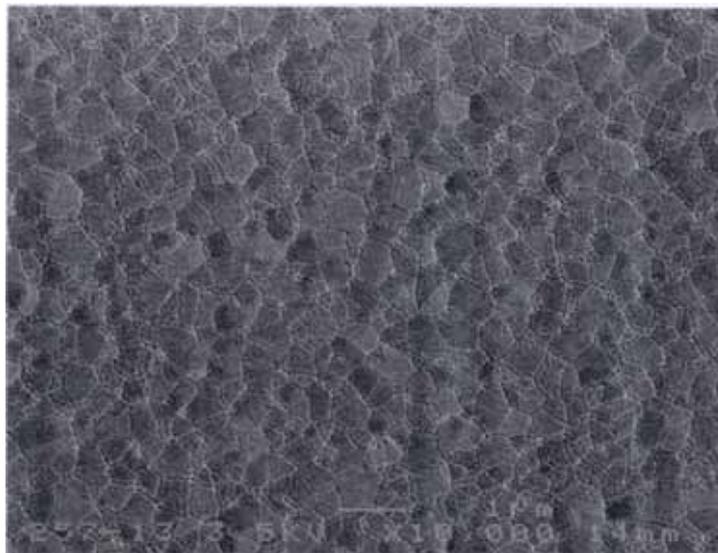


図 2.6 CSD 法による PZT 薄膜作製工程



(a) PZT 組成(110/52/48)



(b) PZT 組成(110/40/60)

図 2.7 PZT 前駆体組成比による強誘電体薄膜の表面モフォロジー依存性

2.2.3 キャパシタ上部電極の作製と回復アニール

強誘電体薄膜の結晶化が完了した後、強誘電体の電気特性を計測するための上部電極を作製する。上部電極は、強誘電体薄膜上に直径 0.1 mm(S)、0.2 mm(M)、0.4 mm(L)の丸型の穴を形成したメタルマスクを固定し、下部電極と同じ組成の材料をスパッタリングして形成する。強誘電体薄膜が上部電極形成過程でプラズマダメージを受けて強誘電特性を示さないため、回復アニールを、大気中 650 で 10 分間行う。回復アニールには、卓上型電気炉(美和製作所製、MT-1100A)を使用した。

2.3 評価方法

2.3.1 薄膜電極の抵抗率の測定方法

薄膜電極の抵抗率の測定には、図 2.8 の回路に示す 4 端子法を用い、測定電流 $I = 10 \text{ mA}$ にて、電圧端子間に発生する電圧降下 V を測定した。抵抗率 ρ は、薄膜の厚さを h とすると次式で表すことができる。

$$\rho = \frac{\pi}{\log 2} \cdot h \cdot \frac{V}{I} \quad (2-7)$$

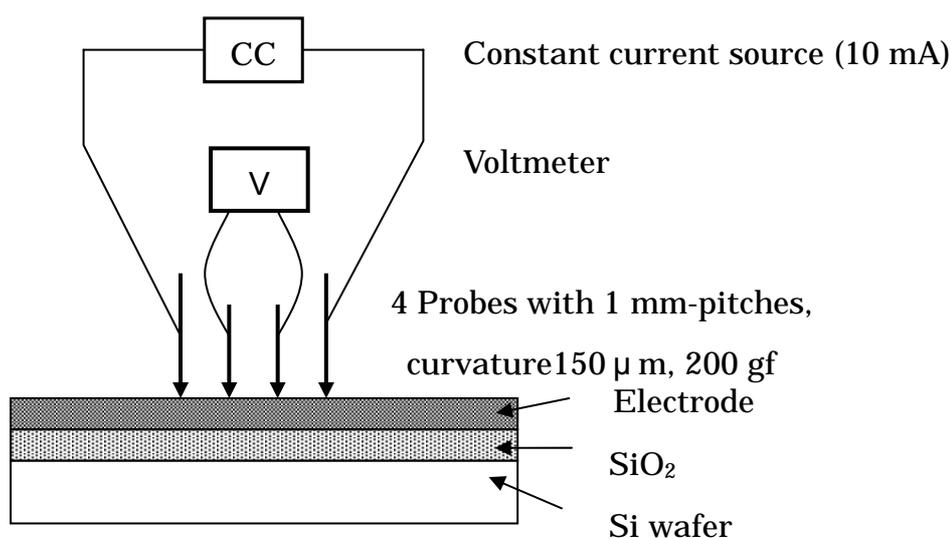


図 2.8 電極薄膜の抵抗率の測定回路図

2.3.2 強誘電体キャパシタの電気特性の測定方法

キャパシタのリーク電流は、強誘電体テスタ(RT-6000, Radiant Technologies 社製)にて測定した。測定は、0.1V 毎に $\pm 8V$ まで変化させ、緩和電流の影響を排するため、電圧を変化させた後 5 秒間待ってから電流値を測定した。強誘電体キャパシタの $P-E$ ヒステリシス特性、疲労特性を、強誘電体テスタ(TF-2000, Aixacct 社製)にて測定した。これらの装置は、強誘電体キャパシタの電気特性を測定するために、各社が開発した専用装置であり、実質的な世界標準になっているものである。測定は図 2.9 に示すように、作製した強誘電体キャパシタの下部電極と上部電極それぞれに測定端子をあてて行った。この測定装置から得られるヒステリシスの例を、図 2.10 に示す。この測定結果から、残留分極($\pm Pr$)、自発分極($\pm Ps$)、抗電界($\pm Ec$)が得られる。

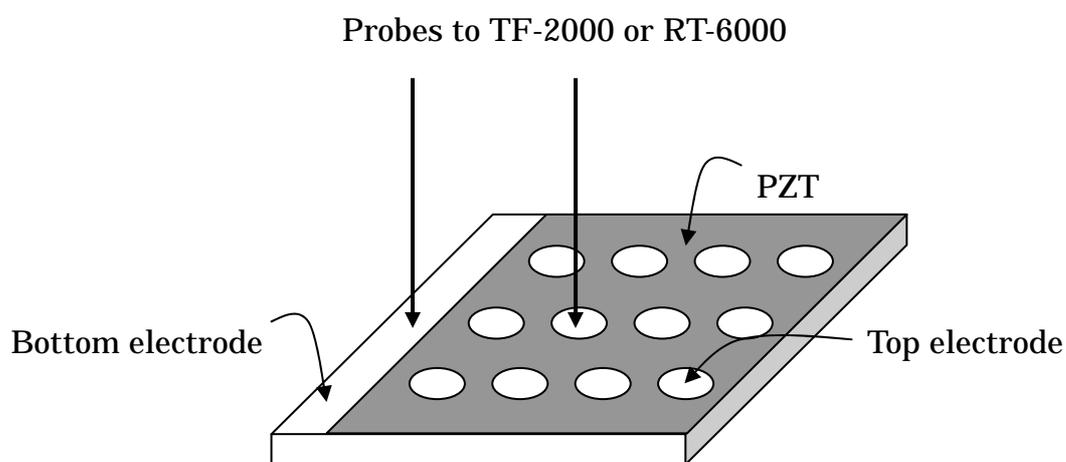


図 2.9 強誘電体キャパシタの電気特性の測定

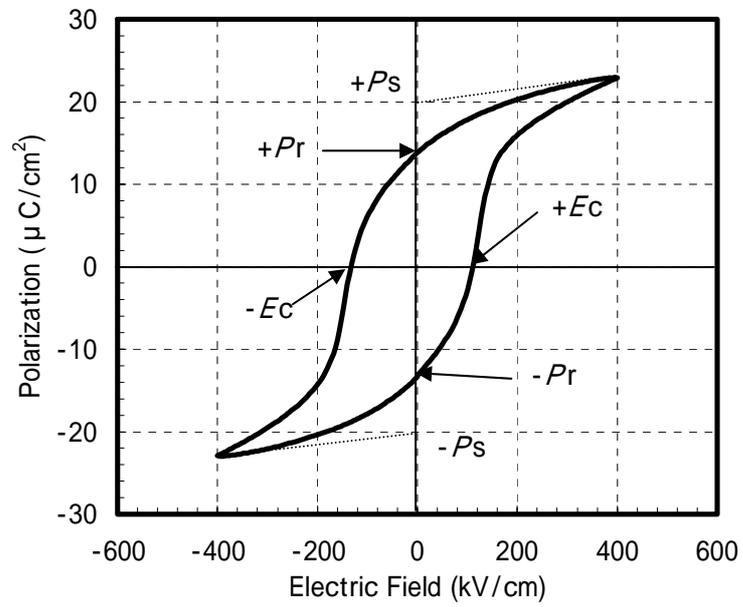


図 2.10 強誘電体テスタにより得られたヒステリシス特性の例

2.4 合金薄膜の諸性質

2.4.1 合金薄膜の性質

新しい電極材料の開発にあたり、既存のPtに添加物を加え、電極薄膜の改質を検討した。Ptの融点は1769 °Cであるが、熱処理をすると400 °Cくらいから再結晶が始まる。再結晶が始まる温度を高くするために、数%から数十%の添加物を加えるのが一般的である。例えば、PtにIrやRhを10%添加すると再結晶化温度は700 °C以上に上昇する⁽¹⁰⁾。このような合金化による耐熱性の向上の試みは、バルクのような大きな金属塊では一般的であるが、薄膜における実用例は少ない。よって、手始めに貴金属同士を合金化することによる薄膜での耐熱性の効果を検証することにした。さらに、貴金属と卑金属の合金についても同様の検証を行った。

本研究では、合金薄膜の成膜にはDCマグネトロンスパッタリング装置を使用する。スパッタリング法では、ターゲットから叩き出された金属原子が基板の上に堆積して薄膜を形成するため、一旦は任意の組成の合金薄膜を得ることが出来るが、合金薄膜の状態はその後の熱処理などにより変化する。金属学的に混ぜりにくければ分離するし、熱処理雰囲気にある気体物質(例えばO₂やN₂)と化合物を作ることにも考えられる。2種金属間の現象については、合金状態図⁽¹¹⁾を参考にすると良く、固溶、相分離、金属間化合物の発生が予め予測できる。合金種の酸化現象に関しては、酸化物の生成エネルギー⁽¹²⁾などの物性データが参考になる。酸化物が絶縁体であれば、添加量は控えた方が良い。

作製する合金薄膜は、キャパシタ用の電極として使用するため、合金薄膜の抵抗率に注意する必要がある。合金にした時に、極端に抵抗率が高くなるような材料では、強誘電体に十分な電圧をかけることが出来なくなり、メモリとしての動作は期待できない。金属間化合物の生成についても注意が必要で、金属間化合物の部分の結晶構造が変わってしまうため、電極上に均質な結晶性を持つ強誘電体薄膜は得られない。

合金元素の選定にあたっては、上記の内容と1.3節で述べた内容を踏襲するよう配慮した。具体的には、

- (1) 融点の高い元素。
- (2) Pt と金属間化合物を作りにくい元素。

2 元合金状態図により金属間化合物を生成する合金組成を避ける。

- (3) 合金を熱処理した後、絶縁体、半導体になる元素は避ける。
- (4) Pt と原子半径が近く、格子定数を大きく変化させない元素。
- (5) O₂と結合しやすく、下部プラグへのO₂バリアとなる元素。
- (6) O₂と結合して絶縁体となる元素の添加量は少なくする。
- (7) 半導体の世界の中で、受け入れやすい元素。

などを選定基準とした。検討対象にした元素を表 2.1 にまとめる。さらに、2 元合金状態図を参考に、金属間化合物が生成される領域を避けて組成比を決定した。図 2.11 から図 2.18 に 2 元合金状態図を挙げ、本実験で使用する組成を示す。

図 2.11 と図 2.12 そして図 2.17 は、それぞれPtIr、PtRh、PtNi合金の状態図である。これらの合金状態図は、お互いの元素同士は固溶しやすいが、固溶できる限界があり 2 相分離する可能性があることを示している。図 2.12 で説明すると、Pt、Rh各原子リッチ領域では(Pt)などと表記されている。これは「Pt中にRhが固溶している」ことを表す。固溶できる量には上限(固溶限)があり、固溶限を超えると(Pt) + (Rh)表記され、「Pt中にRhが固溶している」部分と「Rh中にPtが固溶している」部分が混在していることを表す。この状態のことを相分離という。温度を高くすると、固溶限が高くなるために、(Pt+Rh)と表記され、「PtとRhが固溶している」ことを意味する。これらの合金系では、金属間化合物が生成することは考えられないが、相分離しにくい範囲を合金組成として選んだ。図 2.17 に示すPtNi合金は、一部領域でPtNi、PtNi₃の金属間化合物を作るので、この領域は避ける。

図 2.13 から図 2.16 および図 2.18 は、それぞれ PtV、PtNb、PtZr、PtTa、PtMo 合金の状態図である。これらの合金は、金属間化合物が多数発生することを示しており、状態図に化合物名が記されている。金属間化合物は周囲の固溶領域とは異なる結晶構造を持つために、析出物の形で薄膜の表面欠陥を作るので、金属間化合物を作らない組成比を選ぶ必要がある。Pt リッチ側にある固溶

領域で組成比を決定した。

これらの合金は、Ptに比較的融点の高い金属を同時スパッタリングにより加え、主として熱処理によるPtの再結晶化を抑え、Ptの持つ触媒性を抑制することを期待したものだが、ZrO₂を添加するものだけは添加方法が異なるため、以下に説明をする。

市場には様々な思想の元に、特別な用途を狙った金属材料が出回っている。Ptについても、主にガラス工業界向けに、特に高温で連続使用する坩堝のために、特別な材料が開発されている。これは、酸化物分散強化型白金(以降、強化白金またはPt(ZrO₂)と表現する)といわれる材料で、具体的にはPtの中に、ZrO₂の微細粉末を分散させたものである⁽¹⁰⁾。この分散微粒子が、Ptの結晶粒界に析出し、粒界の構造を守る働きをする。これにより、1%未満の添加量でも再結晶温度を飛躍的に高くすることが出来る。また、一般的な電気特性はPtと同様なので、Ptと同じように使用することが出来る。スパッタリングで作製される薄膜は、微細な結晶粒子の集まりなので、強化白金をスパッタリングすることで、結晶粒界にZrO₂が集まり、再結晶が抑制できる可能性がある。

表 2.1 本研究で使用した合金種

Group	Additive metal	Intermetallic compound	MP ()	LC ()
Precious metal	Ir	none	2446	3.839
	Rh	none	1963	3.804
Base metal	V	PtV, Pt ₂ V, Pt ₃ V...	2108	3.023
	Ni	Ni ₃ Pt, NiPt	1726	3.524
	Zr	Pt ₃ Zr, PtZr	2128	3.609
	Nb	NbPt ₃ , NbPt ₂ ...	2793	3.306
	Mo	MoPt ₂ , MoPt	2903	3.147
	Ta	Pt ₃ Ta, Pt ₂ Ta...	3263	3.298
	ZrO ₂	none	-	-

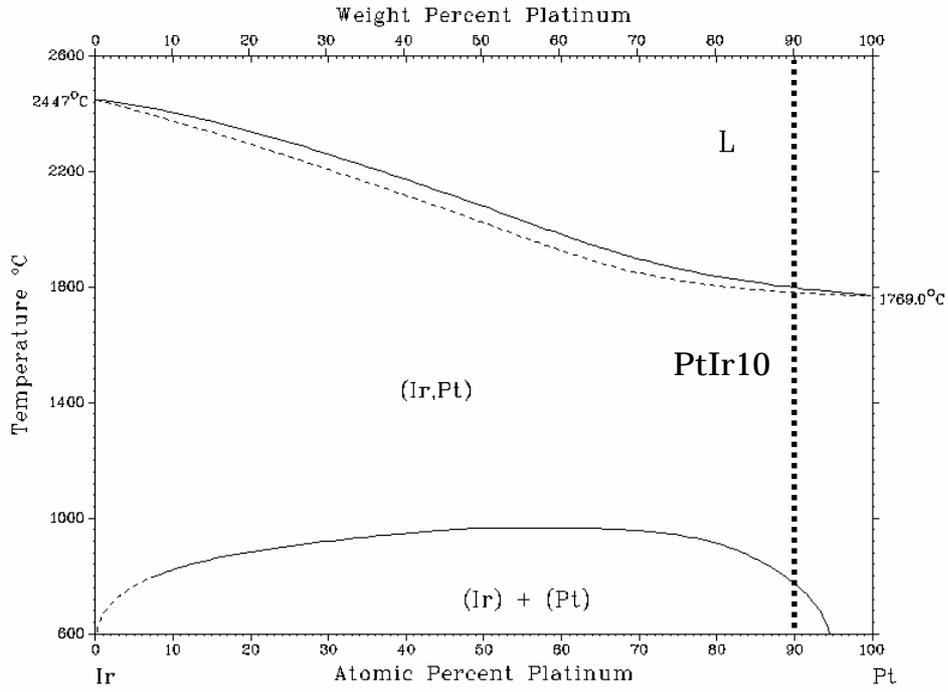


图 2.11 2 元合金状态图 PtIr (11)

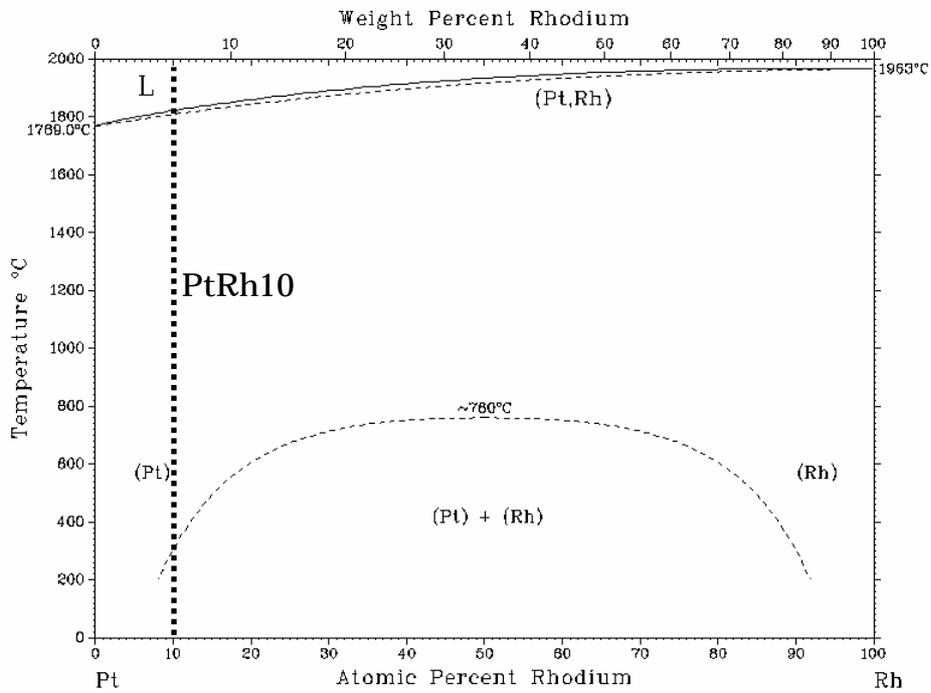


图 2.12 2 元合金状态图 PtRh (11)

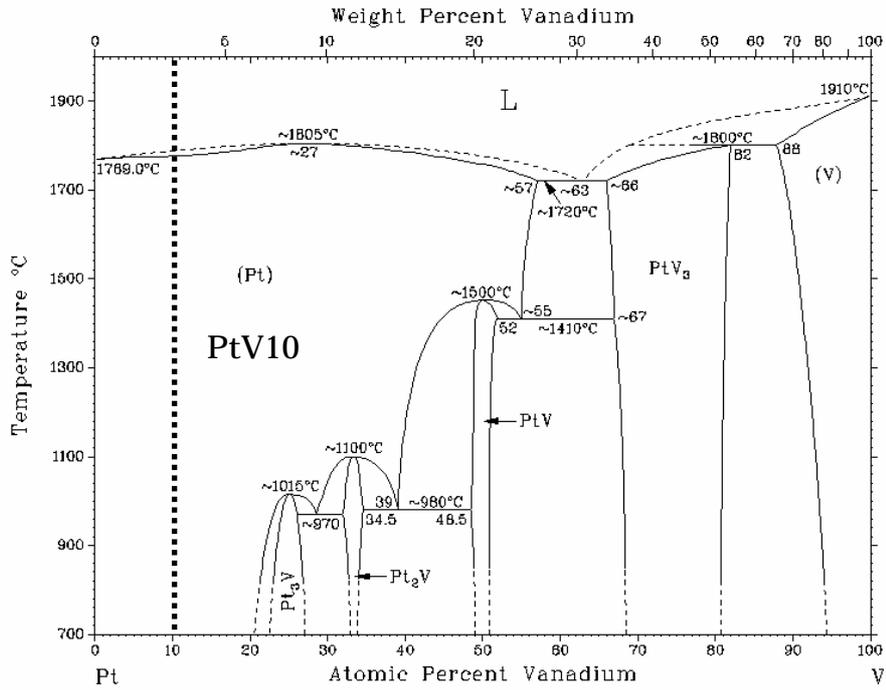


图 2.13 2 元合金状态图 PtV (11)

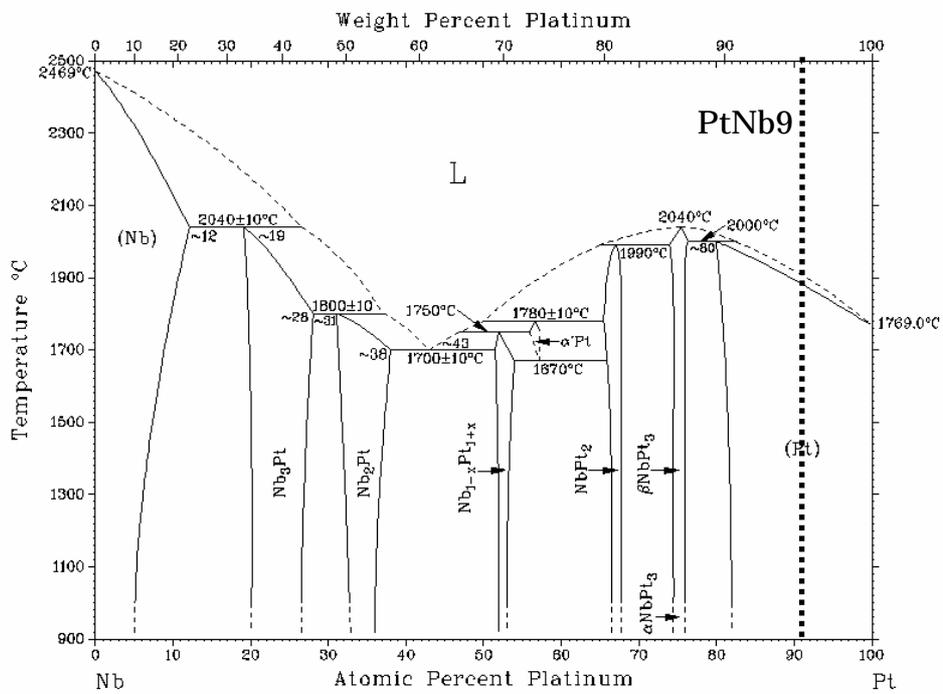


图 2.14 2 元合金状态图 PtNb (11)

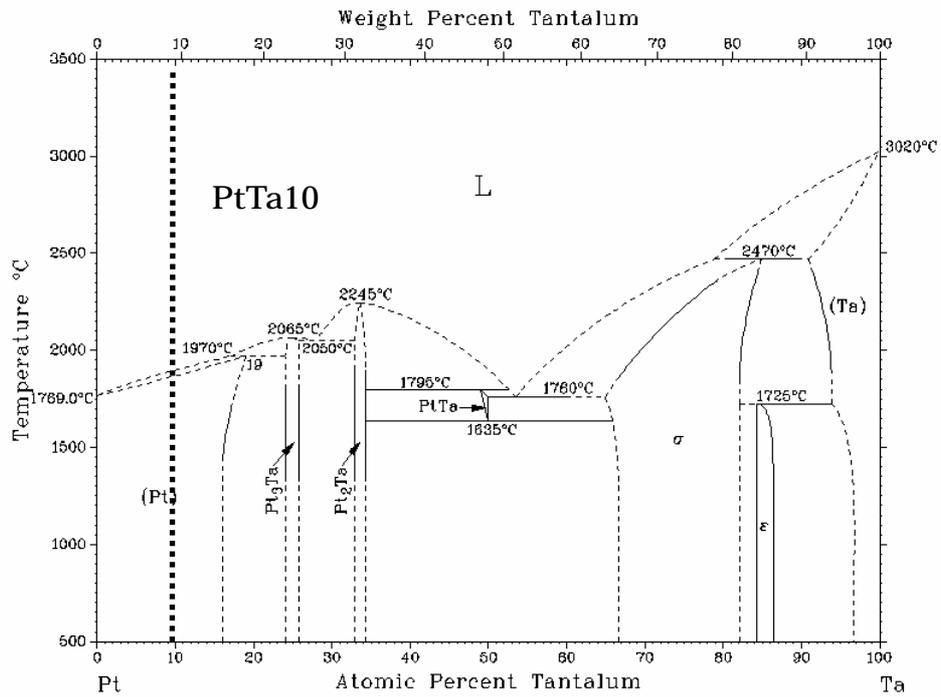


图 2.15 2 元合金状态图 PtTa (11)

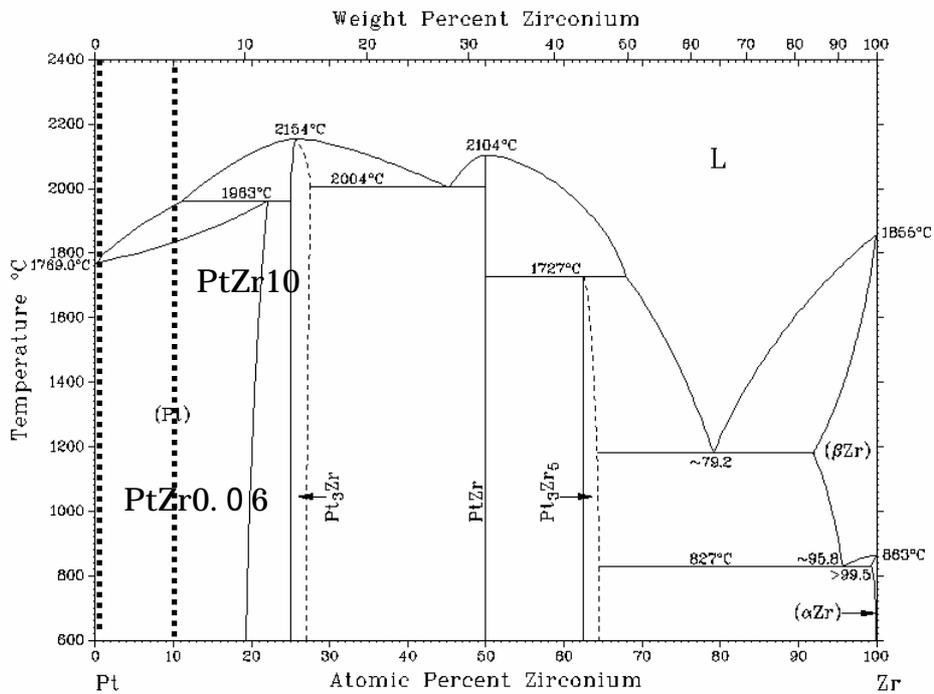


图 2.16 2 元合金状态图 PtZr (11)

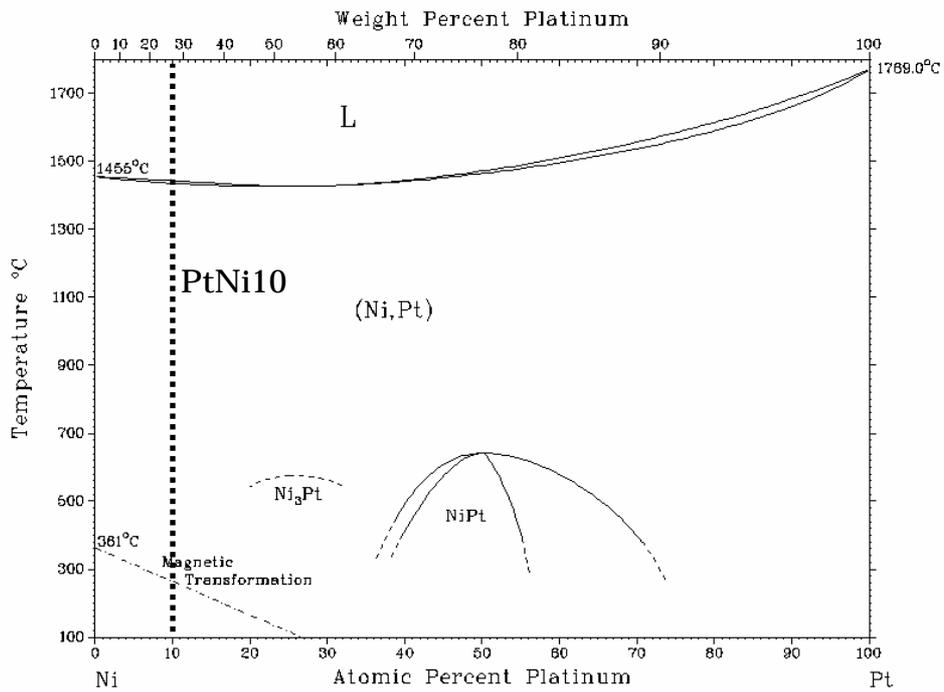


图 2.17 2 元合金状态图 PtNi (11)

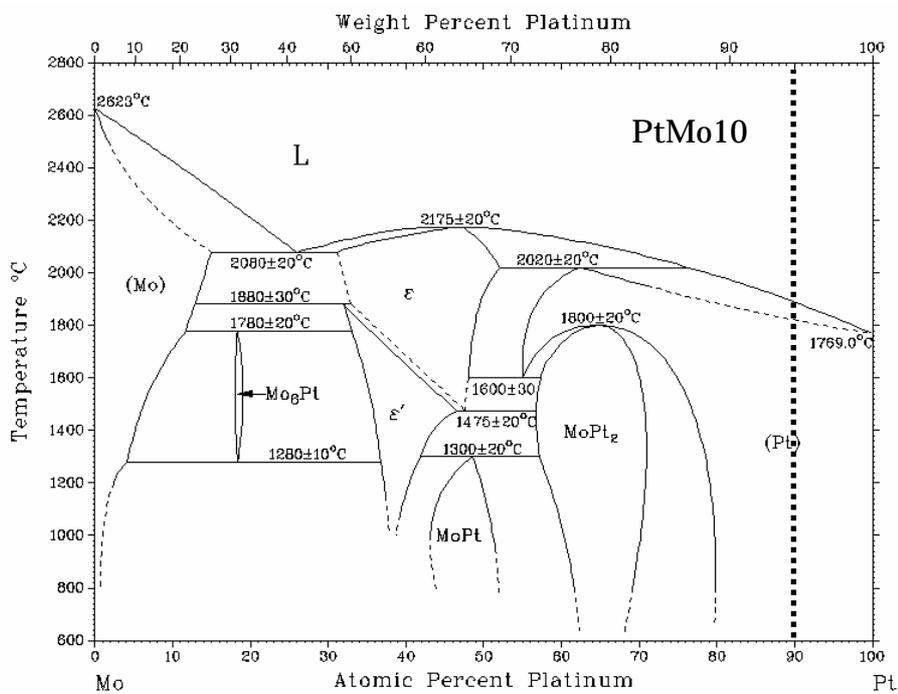
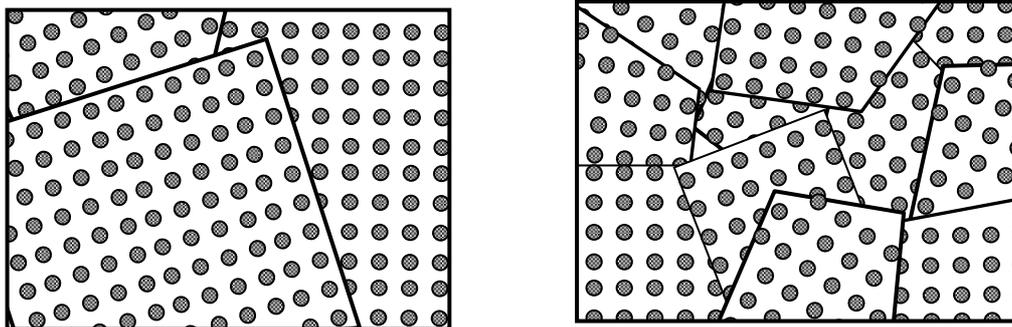


图 2.18 2 元合金状态图 PtMo (11)

2.4.2 合金薄膜の電気伝導

金属の抵抗率は、金属結晶中の金属陽イオンの配列の乱れや結晶粒界の存在などにより影響を受ける⁽¹³⁾。スパッタリング法や、CVD法で作製された薄膜は、非常に小さな結晶粒が集まって出来ており、結晶粒界が抵抗率に与える影響は大きい。自由電子は数多くの結晶粒界を通過しなければならないが、結晶粒界には、原子の並びが不規則であり、不純物が集まっているために、自由電子の通過が阻害され、抵抗率は高くなる。薄膜を熱処理すると結晶が粗大化するために結晶粒界が減り、抵抗率が低くなる。このモデルを図 2.19 に示す。



(a) 結晶粒が大きい

(b) 結晶粒が小さい

電子の流れが乱れず、抵抗率低い。

電子の流れが乱れやすく抵抗率高い。

図 2.19 結晶粒の大きさによる原子配列の乱れ (模式図)⁽¹³⁾

参考文献

- (1) Koukou Suu, Akira Osawa, Noriaki Tani, Michio Ishikawa, Kyuzo Nakamura, Takanori Ozawa, Katsumi Sameshima, Akira Kamisawa and Hidemi Takasu, "Preparation of (Pb, La)(Zr, Ti)O₃ Ferroelectric Films by RF Sputtering on Large Substrate", Jpn. J. Appl. Phys. Vol.35(1996) pp.4967-4971
- (2) Masato Miyake, Kyungho Lee, Susumu Kawasaki, Yoshiki Ueda, Soichiro Okamura and Tadashi Shiosaki, "Fabrication of Ferroelectric Pb(Zr,Ti)O₃ Thin Films by Liquid Delivery Metalorganic Chemical Vapor Deposition" Jpn. J. Appl. Phys. Vol. 41 (2002) pp.241-244
- (3) Yohei Otani, Norikazu Abe, Yoshiki Ueda, Masato Miyake, Soichiro Okamura and Tadashi Shiosaki, "Fabrication of Pb(Zr,Ti)O₃ Thin Films by Liquid Delivery MOCVD using a Cocktail Source with Pb(METHD)₂, Zr(METHD)₄ and Ti(MPD)(METHD)₂", Integrated Ferroelectrics 51 (2003) pp.63-72.
- (4) W. D. Kim, J. W. Kim, S. J. Won, S. D. Nam, B. Y. Nam, C. Y. Yoo, Y. W. Park, S. I. Lee, M. Y. Lee, "Development of CVD-Ru/Ta₂O₅/CVD-TiN capacitor for multigigabit-scale DRAM generation", Symposium on VLSI Technology, 2000. Digest of Technical Papers (2000), pp.100
- (5) 岡本浩治、斎藤昌幸、谷内淳一、栗田昌昭, "新規 RuMOCVD ソースの Ru 膜" 第 48 回応用物理学関係連合会講演予稿集, (2001.3), pp.571
- (6) 1997 年 IBM ダマシンプロセスの発表
- (7) Hideki Horii, Byoung Taek Lee, Han Jin Lim, Suk Ho Joo, Chang Seok Kang, Cha Young Yoo, Hong Bae Park, Wan Don Kim, Sang In Lee, Moon Yong Lee, "A Self-aligned Stacked Capacitor using Novel Pt Electroplating Method for 1Gbit DRAMs and Beyond", Symposium on VLSI Technology Digest of Technical Papers (1999.6) p.p.103
- (8) 谷口智昭、宮澤敬、内田稔、若林孝昌、原 徹、大西潤治, "電界メッキ法に

よるキャパシタセル用 Pt 電極の作製(3)”, 第 62 回応用物理学会学術講演会
講演予稿集, (2001.9), pp.392

(9) 内田稔、谷口智昭、原 徹、大西潤治, “電界メッキ法による Ru 膜評価”, 第
62 回応用物理学会学術講演会 講演予稿集, (2001.9), pp.393

(10) 本郷成人監修, 「貴金属の科学 応用編」, (2002), 田中貴金属工業株式会社

(11) Thaddeus B. Massalski, “Binary Alloy Phase Diagrams 2nd Edition”,
(1990), ASM International Society

(12) 日本金属学会編, 「金属データブック 3rd Edition」, (1993), 丸善

(13) 北田正弘著, 「初級金属学」, (1995), アグネ

第3章 Si基板と下部電極の密着層の検討

3.1 はじめに

本研究では、強誘電体キャパシタで使用される電極材料の探索を行うにあたり、Si基板上に各種のPt合金電極薄膜を堆積し評価する。Si基板上に直接Pt薄膜を堆積すると、剥離したりSiと反応してPtシリサイドを形成したりするため、バリアの機能を持った密着層が必要となる。そうした機能を持つ密着層として、これまでにTi、TiO_x、TiN、Ta、Zr、ZrO_xなどが検討⁽¹⁻⁵⁾されている。しかし、これらの密着層は、多くの場合、強誘電体層を作製する過程でPt電極の粒界をつたって拡散し、電極の表面状態や微構造に悪影響を与えることが指摘⁽⁶⁾されている。強誘電体は結晶性の材料であるため、その成長には下地となる下部電極の配向性や表面状態が大きな影響を及ぼす。よって、高い信頼性を有する強誘電体キャパシタを作製するためには、密着層がPt電極に及ぼす影響を熟知し、Pt電極の配向性や微構造を適切に制御する必要がある。しかし、これまでの密着層としてのTiO_xやTiの研究は、文字通り密着性を確保することを主目的としたものであり、Pt電極の配向性や微構造を積極的に制御する試みはほとんど行われていない。そこで、本章では、良好な配向性・微構造を有する高品質なPt薄膜電極の作製方法の確立を目指し、密着層について検討する。前半では、最も一般的に用いられているTiO₂に着目し、その結晶型や配向性がPt薄膜に及ぼす影響について検討する。また、今後の高集積強誘電体薄膜メモリでは、第1章の図1.2で示したように、スタック構造が主流となると予測されているが、その場合は絶縁物であるTiO₂は密着層として使えないので、後半では純金属Tiについて検討する。

3.2 TiO₂密着層の検討

チタン酸化物は一般的にはTiO₂の形をとり、低温相と言われるアナターゼ(anatase)、高温相と言われるルチル(rutile)、そしてブルッカイト(brookite)の3つの結晶形態がある⁽⁷⁾。しかし、ブルッカイト構造は他の2形態に比べ不安定で合成も困難である。スパッタリング法でTiO₂を作製するには、まずTiを成膜

してから酸化熱処理をする方法(以後、後酸化と表現する)、そして反応性スパッタによりTiO₂を直接成膜する方法がある。後酸化によるTiO₂作製では、酸化温度により、低温処理でアナターゼ、高温処理でルチル構造と作り分けることができる。ここでは、低温ならびに高温で後酸化熱処理したTiO₂薄膜と、反応性スパッタで作製したTiO₂薄膜の3種類を検討する。

3.2.1 実験方法

Si(100)基板の上に、熱酸化膜を350 nm形成したものを用意した。この基板に、スパッタリング装置(ANELVA社製、L-250S)を使用して密着層としてTiO₂、電極としてPtを成膜した。成膜条件を表3.1に示す。工程Aでは、TiをArガスのみで成膜した後、400~700 で後酸化熱処理した。工程Bでは、TiをArガスのみで3種類の膜厚に成膜した後、400 で後酸化熱処理を行った。工程Cでは、ArとO₂の混合ガス(Ar:O₂=9:1)を使用して反応性スパッタリングによってTiO₂成膜を行い、その後、400~700 で後酸化熱処理を施した。それぞれの工程でTiO₂薄膜を作製した後、X線回折装置にて結晶性を確認した。その後、各TiO₂薄膜の上にPtを基板温度を500 にしてスパッタリングにより150 nm成膜した。Ptの結晶性を比較するために、Pt(111)面に着目してロックアップカーブの測定を行った。さらにその断面を透過型電子顕微鏡(Transmission Electron Microscopy; TEM、日立ハイテクノロジー社製、HD2000)にて観察した。表面モフォロジーは原子間力顕微鏡(Atomic Force Microscopy; AFM、セイコーインスツルメンツ社製、SPI3800N)を用いて観察し、表面分析はX線光電子分光分析装置(X-ray Photoelectronic Spectroscopy; XPS、KRATOS ANALYTICAL社製、AXIS-165)にて行った。

表 3.1 TiO₂ とPtの成膜条件

Process	A	B	C
Ti deposition	Ar gas 200	Ar gas 200	Ar + O ₂ (9:1) gas 200
Annealing	O ₂ gas 700	O ₂ gas 400	O ₂ gas 400 - 700
TiO ₂ thickness	20 nm	20,50,100 nm	20 nm
Pt deposition	Ar gas 500	Ar gas 500	Ar gas 500
Pt thickness	150 nm	150 nm	150 nm
TiO ₂ Orientation	Rutile(200)	Anatase(103)	Randomly Oriented

3.2.2 TiO₂薄膜の結晶性・配向性とPt薄膜の結晶性の関係について

図 3.1 に、Ti成膜後にO₂ガス中 700 ° で熱処理して得られたTiO₂膜のX線回折パターンを示す。500 ° 以上で後酸化熱処理したものは、 $2\theta = 39.5^\circ$ 付近にピークが観察された。このピークは、ルチル構造のTiO₂(200)に由来するものである。ルチル構造のTiO₂上に成膜したPt薄膜は全てPt(111)配向していた。図 3.2 は、酸化温度に対するPt(111)面のロッキングカーブの半値幅をプロットしたもので、TiO₂層がルチル構造を呈する 500 ° 以上で急激に半値幅が狭くなり、強い配向性が得られたことを示している。酸化温度を 700 ° としたとき、Pt(111)のロッキングカーブの半値幅は図 3.3(a)に示すように 0.88 ° であった。

Ti成膜後にO₂ガス中 400 ° で熱処理して得られたTiO₂膜では、図 3.4 に示すように膜厚 20 と 50 nmではピークが観察されなかったが、膜厚 100 nmでは $2\theta = 37.5^\circ$ 付近にピークが観察された。このピークはアナターゼ構造のTiO₂(103)に由来するものである。アナターゼTiO₂上に成膜したPtもPt(111)に配向していた。Ptの成膜をアナターゼTiO₂の後酸化熱処理温度よりも高い 500 ° で行っているが、Pt成膜後のTiO₂がアナターゼ構造から崩れていないことをX線回折にて確認した。TiO₂ 厚 100 nm上のPt(111)のロッキングカーブの半値幅は図 3.3(b)のように 1.55 ° であった。TiO₂厚が薄いもの、すなわちアナターゼへの結晶化が確認できなかった場合には、Pt(111)のロッキングカーブの半値幅が 5 ° 以上になり結晶性は極端に悪くなった。

反応性スパッタリングで得られたTiO₂では、いずれの温度で成膜してもX線回折ではピークが得られなかった。しかし、後のTEM観察で格子像が得られたため、結晶化はしているが無配向なためにピーク強度が弱かったと結論した。これよりこの膜を無配向TiO₂と同定した。この無配向TiO₂上に成膜されたPtは全てPt(111)配向を示したが、ロッキングカーブを観察すると、図 3.3(c)のような非常にブロードなカーブとなった。これは、2つのピークの合成として完全にフィッティングすることが出来た。この2つのピークの間隔は 6.25 ° と見積もられ、このことは、Pt<111>軸が基板の法線から 3.17 ° 傾斜していることを意味する。

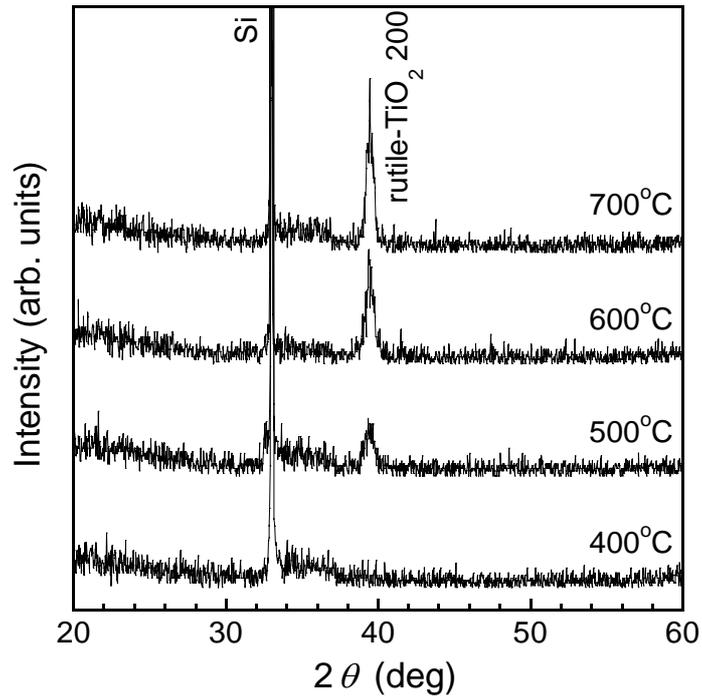


図 3.1 Ti成膜後にO₂中 700 で熱処理して得られたTiO₂のX線回折プロファイル

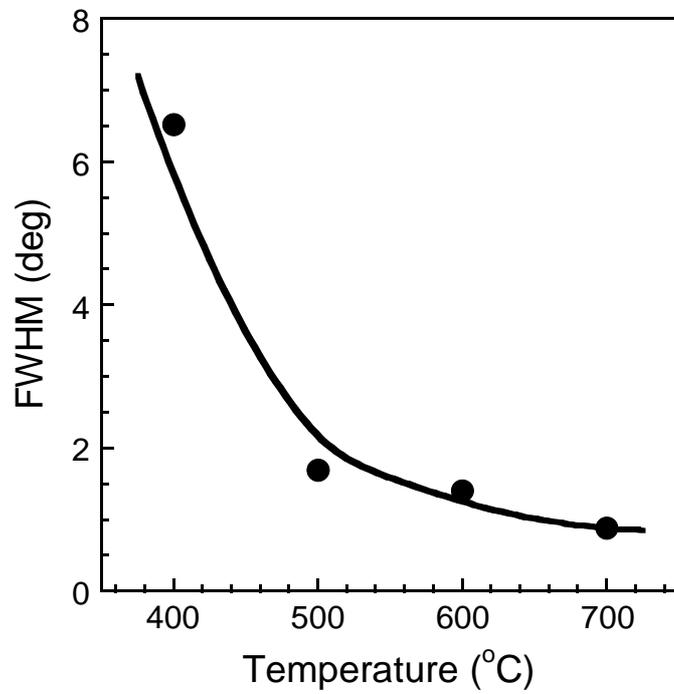


図 3.2 Ti 成膜後O₂中 700 で熱処理して得られたTiO₂上のPt(111)面ロッキングカーブ半値幅の熱処理温度依存性

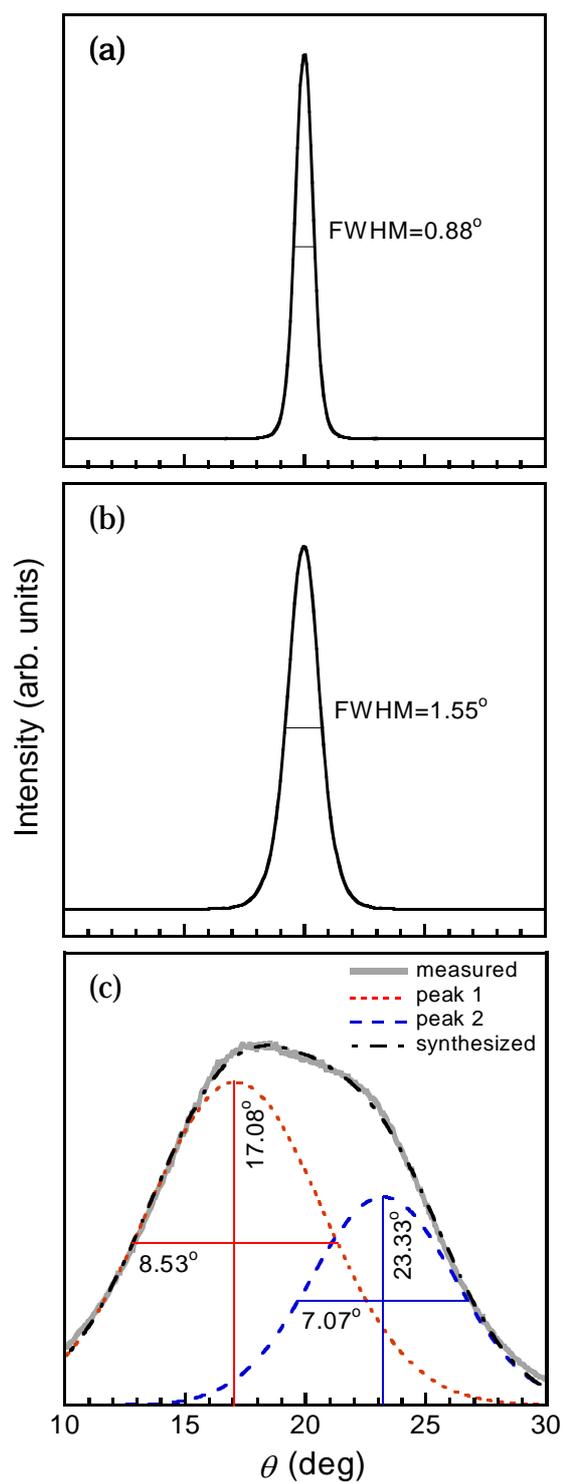


図 3.3 TiO₂の結晶型によるPt(111)面のロックンクカーブ
 TiO₂ : (a)ルチル(200), (b)アナターゼ(103), (c) 無配向

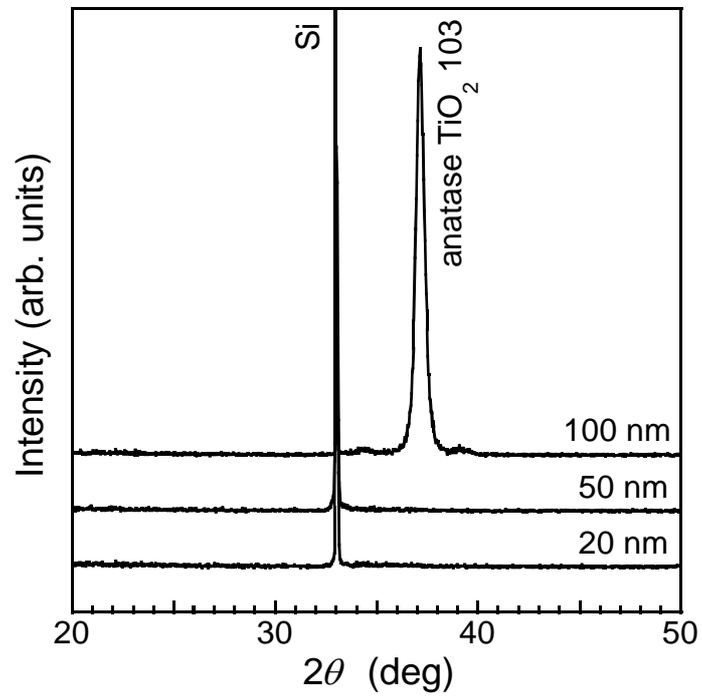


図 3.4 Ti成膜後にO₂中 400 で熱処理して得られたTiO₂のX線回折プロファイル

3.2.3 TiO₂とPtの微細構造の関係について

TiO₂とPtの結晶、界面の状態をTEMを使用して観察した。図 3.5 は、Pt/TiO₂(ルチル)/SiO₂ の断面TEM写真である。TiO₂薄膜は、平滑で均一な組織をしており、その上に成膜されたPt薄膜との接合も良い。Pt薄膜は柱状組織で表面の平滑も良い。Ptの膜中には、基板と平行な格子像が観察された。この格子像はTiO₂中にも観察され、結晶性のよさを示している。図 3.6 は、Pt/TiO₂(無配向)/SiO₂ の断面TEM写真である。TiO₂膜中に部分的に規則正しい格子像が見られるが、それらはいろいろな方向を向いており、膜厚が薄いこともあり、結晶化はしているが、X線回折によってはピークが得られなかったものと推察される。TiO₂の表面に凹凸があり、Ptとの界面は粗く、相互拡散も見られる。Pt膜中に見られる格子像は、基板面に垂直な方向から傾いており、これが原因でロックアップカーブが 2 つのピークの合成になったものと思われる。これらの結果から、TiO₂膜の成膜には、反応性スパッタリングよりも、金属Tiを成膜した後、後酸化熱処理をする方が結晶性、平滑性の面で良好であるという結論を得た。

3.2.4 Pt表面へのTiO₂の拡散について

図 3.7(a)はPt/TiO₂(ルチル)/SiO₂、図 3.7 (b)はPt/TiO₂(アナターゼ)/SiO₂で作製したPt薄膜表面を、AFMを用いて観察したものである。両者の表面状態は異なっており、TiO₂(アナターゼ)上のPt薄膜では結晶粒界に明るいコントラストの微結晶が見られた。XPSを用いて表面分析を行ったところ、図 3.8 のようにTiO₂に由来する結合エネルギーのピークが観察された。これは、Pt薄膜をTiO₂が通り抜け表面に現れたことを示す。TiO₂のPt表面への拡散は、TiO₂(ルチル)では観察されなかった。これにより、良好なPt表面を得るには、金属Tiを成膜後、500 以上の温度で後酸化処理を行いTiO₂(ルチル)とした密着層を用いるのが最適という結論を得た。

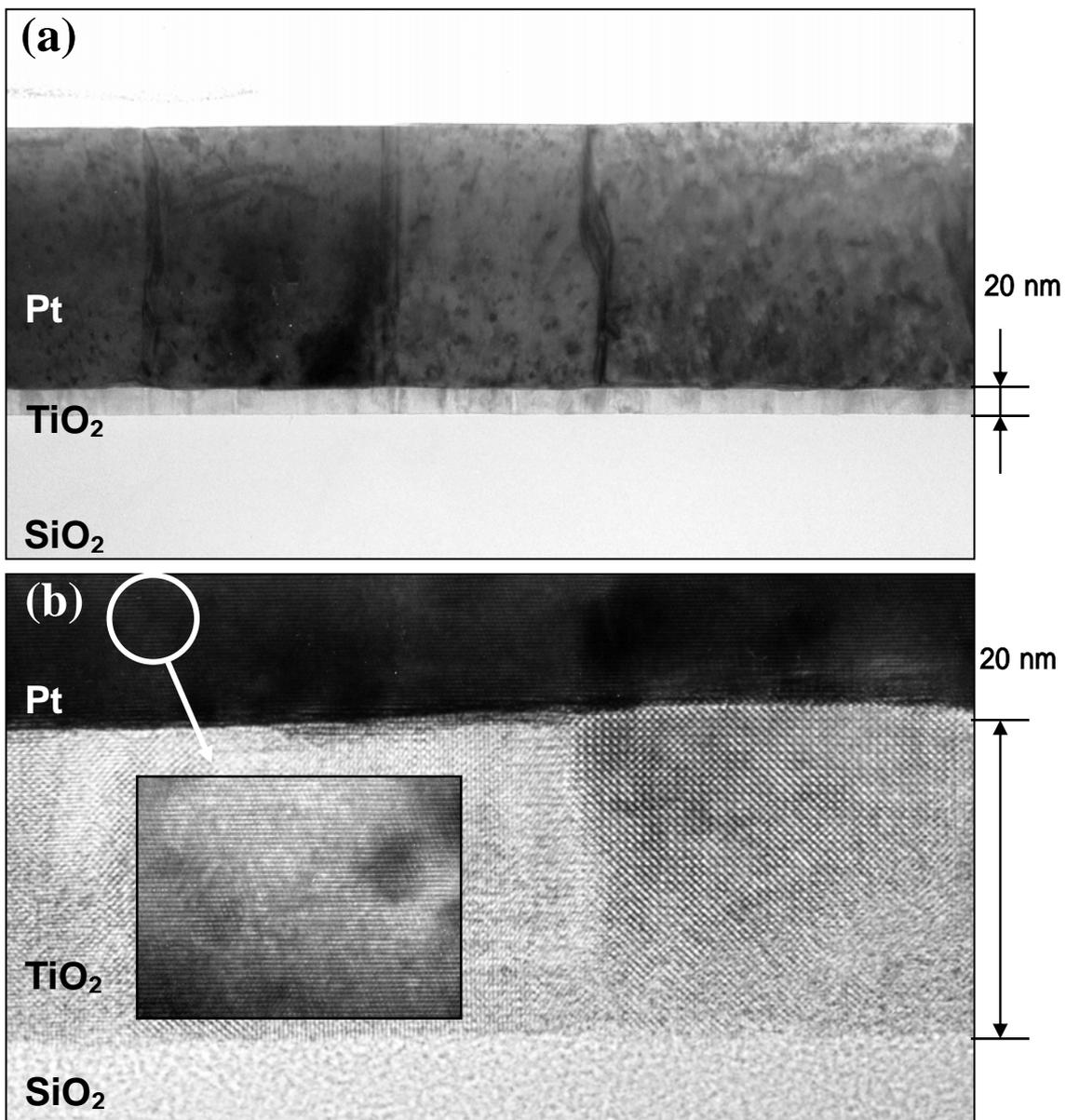


図 3.5 Pt/TiO₂(ルチル)/SiO₂/Si構造の断面TEM写真
写真(a)は全体像、(b)はPt/TiO₂(ルチル)界面の拡大写真。

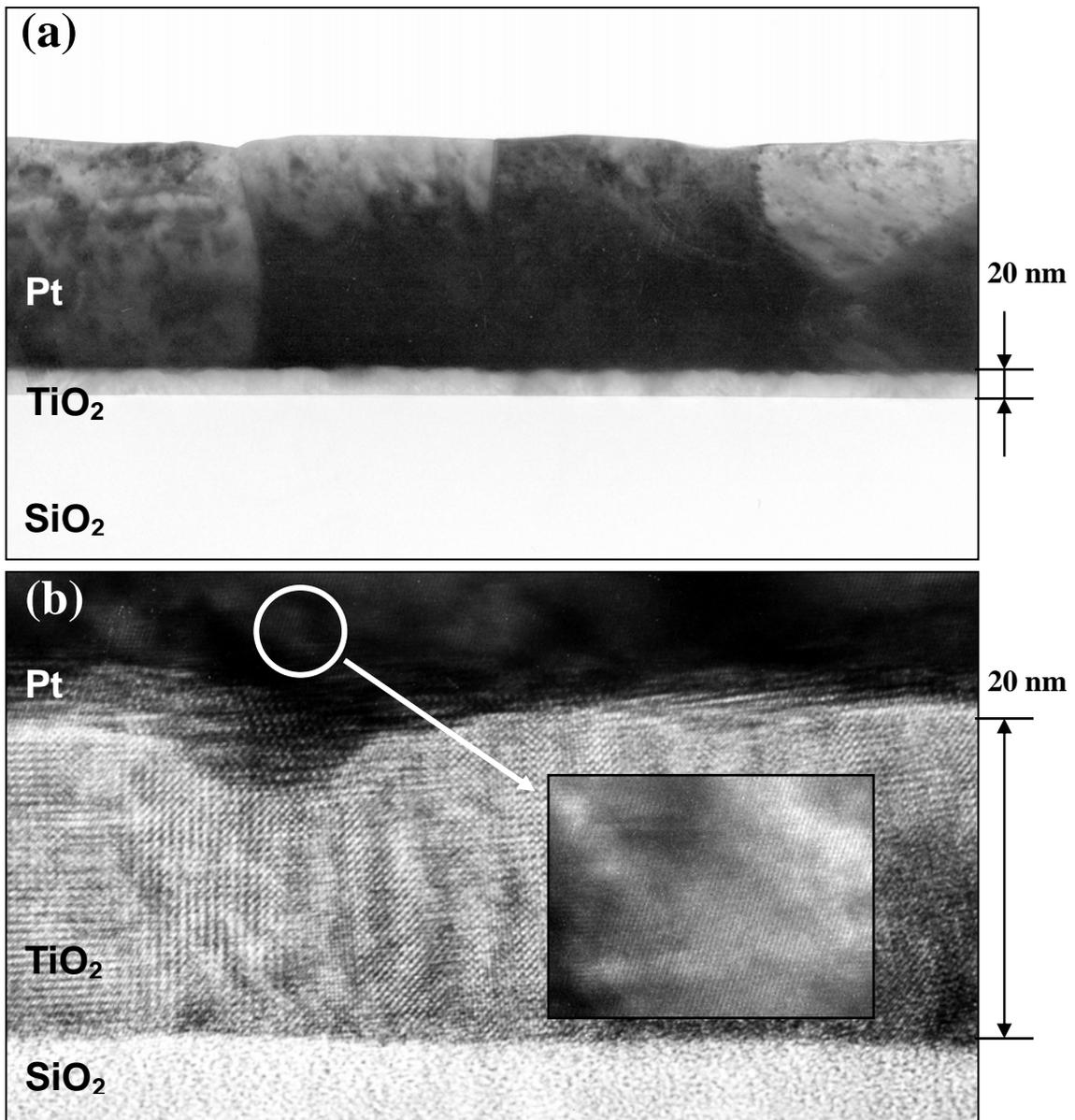


図 3.6 Pt/TiO₂(無配向)/SiO₂/Si構造の断面TEM写真
写真(a)は全体像、(b)はPt/TiO₂(無配向)界面の拡大写真。

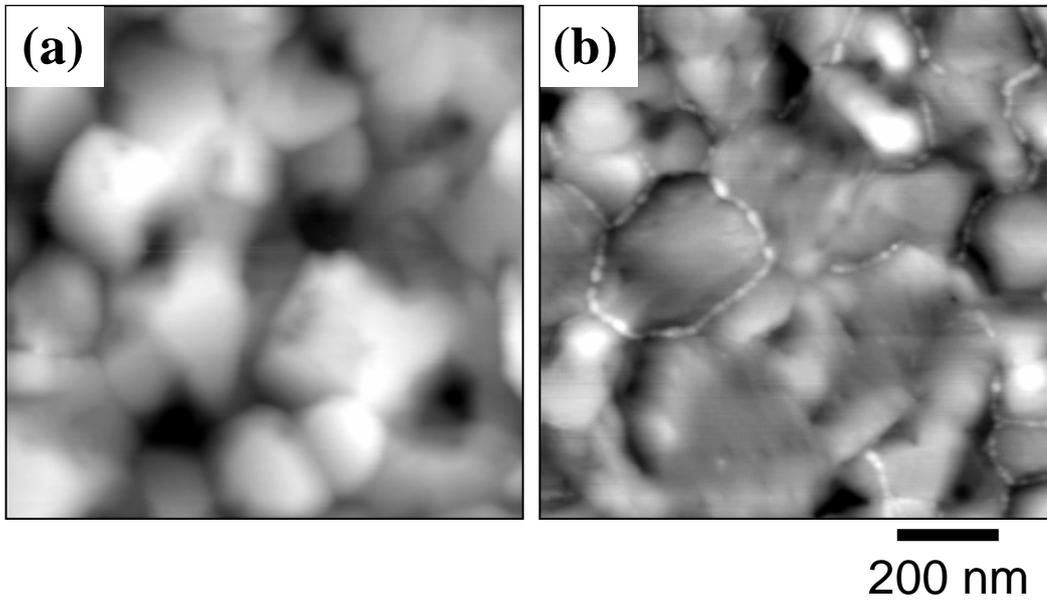


図 3.7 Pt/TiO₂/SiO₂/Si 構造の表面モフォロジー
(a) TiO₂(ルチル), (b) TiO₂(アナターゼ)

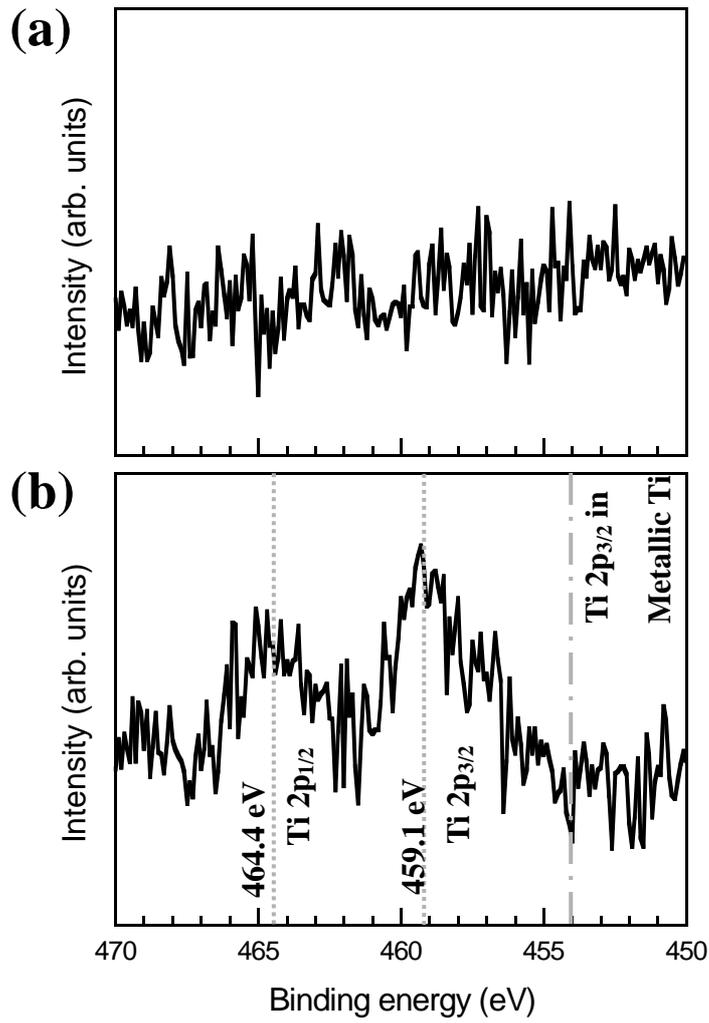


図 3.8 XPSによるPt/TiO₂/SiO₂/Si構造の表面分析
 (a) TiO₂(ルチル), (b) TiO₂(アナターゼ)

3.3 Ti 密着層の検討

これまでSi基板と下部電極の間の密着層としてTiO₂を検討してきたが、第1章の研究目的の部分でも述べたとおり、スタック構造を持つ強誘電体キャパシタでは絶縁体であるTiO₂を使うことは出来ない。本章後半では、密着層としてTiを取り扱う。Tiは非常に酸化しやすい金属であるが、密着層として検討されているTaやZrなど^(1,2,3)も酸化されて絶縁体になる可能性を持っている。他の金属や導電性酸化物についても検討の余地はあるが、半導体の製造工程で使用できる材料は限られている。そこで、本研究ではTiに立ち戻り、Ti密着層の成膜条件を検討した。Tiを密着層として使用したときにPt電極表面への染み出す現象⁽⁸⁾を抑制するために、Tiの厚さを最小限にまで薄くしつつ、密着層としての機能を損なわないための条件を検討した。

3.3.1 実験方法

Si(100)基板上に、熱酸化膜を200 nm 形成したものを用意した。この基板に、図2.5に示したスパッタリング装置(徳田製作所製, CFS-8EP)を使用して、装着可能な3枚のターゲットをそれぞれTi、Pt、Cu(ダミー)とし、密着層としてTi、電極としてPtを成膜した。成膜条件は、表3.2に示すように、基板温度を25あるいは200℃、Ti層の膜厚をそれぞれ0.5、5、10、25 nmの8条件とした。単金属の成膜でも、同時スパッタリングによる合金成膜でも、スパッタリング中は通常、基板を載せている回転加熱台を回転させて、膜の均質化を行うが、0.5 nm厚のTiの成膜では、成膜に必要な放電時間が2秒と短いため、Tiターゲット直下に基板をセットし、回転加熱台を停止した状態でTiの成膜を行い、Tiの成膜終了後、ただちに回転加熱台の回転を開始してPtの成膜を行った。Ptの成膜終了後、膜の密着性を調べるために、引き剥がし試験を実施した。薄膜の熱安定性を調べるために、成膜後の基板を大気中650℃にて熱処理し、熱処理前後での結晶性をX線回折装置にて測定した。

表 3.2 密着層・電極層の成膜条件

		Ti				Pt
Thickness	(nm)	0.5 ^(脚注)	5	10	25	150
Base pressure	(Pa)	6.7×10 ⁻³				
Working pressure	(Pa)	0.67				
DC power	(kW)	0.5				
Deposition time	(s)	2	20	40	90	213
Substrate rot.	(rpm)	0	7			
Temperature	()	25 / 200				

(注) ターゲット直下に基板を置き、回転加熱台を停止した状態で成膜を行った。
 ‘ ’は、’左欄に同じ’を示す。

3.3.2 膜の密着強度

成膜直後のウエハ全表面を目視観察したところ、肉眼で確認できるようなくもりや、膜剥がれは発生していなかった。膜の密着性を調べるために引き剥がし試験を実施した。試験方法は、一般的に行われているように、ダイヤモンドペンを用いて膜面に 1 mm×1 mm のマス目を 5×5 の 25 個書き込み、その上に、ポリイミドテープを貼り、良くなじませた後、膜面の鉛直方向に急速に引き剥がし、はげ具合を確認する方法で行ったが、どの条件で作製した膜でも剥離は発生しなかった。したがって、Ti 層の厚さは 0.5 nm でも Pt 膜の密着強度は十分であるという結論を得た。

3.3.3 Pt 薄膜の結晶構造

図 3.9 と図 3.10 は膜厚 150 nm の Pt 薄膜の X 線回折パターンを示す。室温成膜した場合、Pt 薄膜の Pt(111)面への配向性は Ti 密着層の厚さに依存しており、Ti を 25 nm 程度の厚さにしておかないと、Pt(111)面への配向性が弱かった。これに対して、200 で成膜した場合には、Ti 密着層の厚さが Pt(111)面への配

向性に与える影響は少なくなっており、Ti の膜厚が 0.5 nm 程度でも、Pt(111) 面に強く配向していた。

強誘電体キャパシタを作製するときは、このPt薄膜を下部電極とし、その上に強誘電体薄膜を作製し、結晶化熱処理を行う。結晶化熱処理の温度は、成膜方法、成膜材料によって変わってくるが、650 °C 以下で行われることが多い。実際には、キャパシタを作製する強誘電体プロセス以前に完成している部材、たとえばプラグ、配線、トランジスタなどにダメージを与えないように結晶化温度を下げるための研究が進んでおり、400 °C 以下でも使用に耐えうる強誘電体結晶が得られるという報告もある⁹⁾。本研究では、強誘電体の結晶化プロセスには大きく踏み込まないので、十分実績のある 650 °C を強誘電体の結晶化熱処理温度とし、この温度での電極の変化を観察する。

本実験で作製した Pt 電極を、強誘電体の結晶化熱処理条件にあわせ、大気中 650 °C で熱処理を行った。熱処理にはマッフル炉(美和製作所製、MT-1100A)を用い、昇温時間は 30 分、保持時間は 30 分とした。図 3.11 は、室温または 200 °C で成膜した Pt 電極の Pt(111)の面間隔の熱処理による変化を比較したものである。図中の破線は、JCPDS カードによる Pt 粉末標準試料の面間隔の値を示している。熱処理による面間隔の変化は、後に作製する PZT 結晶化熱処理の際に下部で結晶が動くことを意味しており、この変化は小さい方が望ましい。図 3.11 のグラフでは、650 °C で熱処理された Pt 薄膜の面間隔が、粉末標準サンプルの示す値と異なっている。スパッタリングにより成膜された薄膜は、成膜段階から内部に応力を持つ。その後の熱処理により内部応力は緩和されるが、基板との熱膨張の差によって、再び室温に戻ったときにも内部応力が残る。熱処理後の面間隔が、Pt の粉末標準サンプルと一致しないのは、このためだと考えられる。

さて、本研究では強誘電体薄膜を CSD 法を用いて作製する。強誘電体薄膜は電極上で前駆体溶液の状態から結晶成長するので、熱処理過程に Pt 電極の配向性の変化は少ないほうが望ましいと考えられる。本実験で得られた結果では、200 °C で成膜した方が、熱処理によるピークシフトの量が小さかった。これは、

成膜直後の膜が持っていた圧縮応力が、高温で成膜していた膜の方が小さいということである。Ti 膜は 0.5 nm 程度の薄さでも十分に密着性を確保することが出来たが、膜厚 0.5 nm は Ti 原子数個分の厚さであり、この程度の厚さではシリサイドの形成を防止するには不安がある。また、0.5 nm の成膜には、基板回転を停止する必要があるが、再現性を考慮すると、基板回転の停止は好ましくない。よって、Ti 成膜のときに基板回転を行う 5 nm を最適値とした。以後、電極の作製には Ti 密着層の厚さを 5 nm とし、成膜温度を 200 とすることにした。

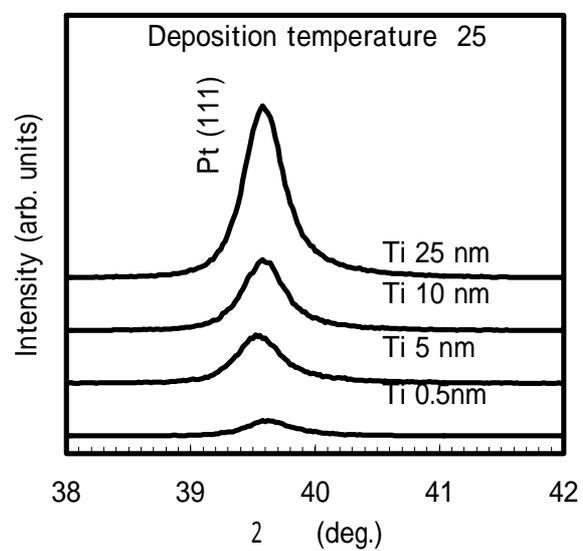


図 3.9 室温成膜した Pt 薄膜の X 線回折パターン

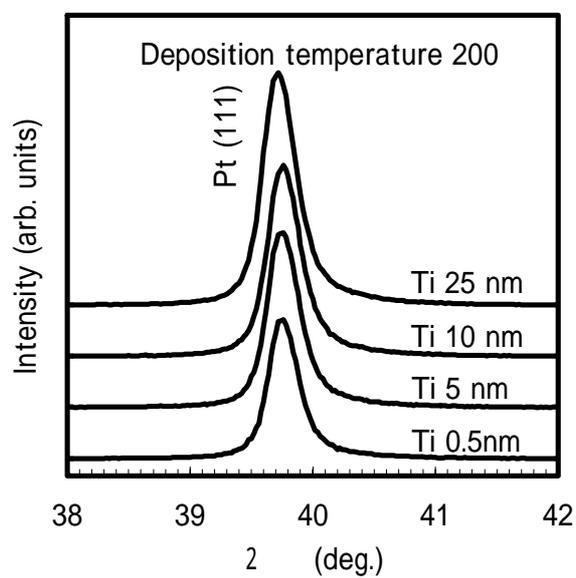
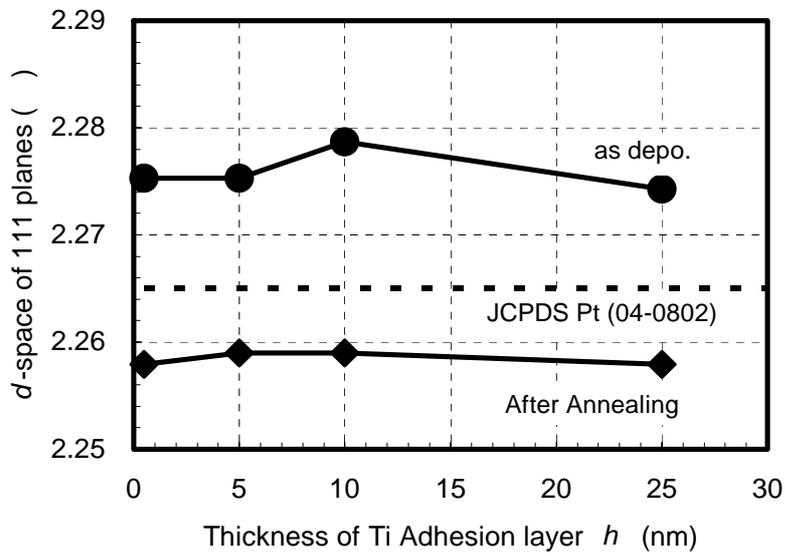
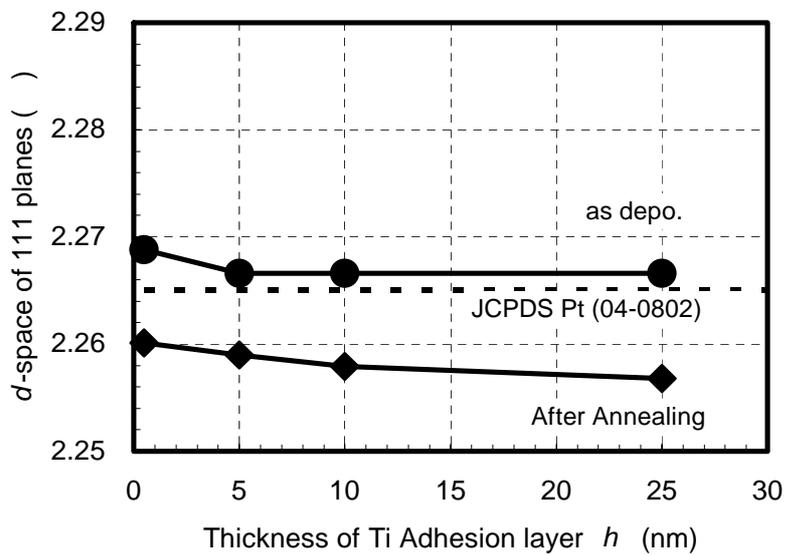


図 3.10 成膜温度を 200 とした Pt 薄膜の X 線回折パターン



(a) 室温で成膜後 650 で 30 分間熱処理



(b) 200 で成膜後 650 で 30 分間熱処理

図 3.11 Pt(111)の面間隔 d の Ti 密着層厚依存性

3.4 まとめ

本章では、強誘電体キャパシタの下部電極となるPt薄膜電極をシリコン基板に適切に密着させるための密着層として、TiO₂およびTiを作製し、TiO₂の結晶性や、Tiの膜厚がPt電極の結晶性に与える影響を調べた。TiO₂は成膜条件により、ルチル、アナターゼ、無配向と結晶構造を作り分けることが出来た。TiO₂(ルチル 200)は、Ti成膜後 500 以上の後酸化熱処理で得られた。TiO₂(アナターゼ 103)は、Ti成膜後、400 程度の低い温度での後酸化熱処理で得られた。TiO₂(無配向)は、ArとO₂の混合ガス中で反応性スパッタリングを行い、後酸化熱処理を施して得られた。

作り分けた各結晶構造のTiO₂上に堆積したPt電極について議論した。TiO₂(無配向)上に成膜したPt電極は、熱処理により表面の平坦性が悪化し、Ptとの界面を劣化させ、さらにPtの結晶性も悪くしている。TiO₂ (アナターゼ)上に成膜したPt電極は、結晶性は良いが、Pt電極を堆積した後に熱処理を行うと、Pt粒界をTiO₂が染み出し、表面まで拡散してしまう。TiO₂(ルチル)上に成膜したPt電極は、その他の結晶型のTiO₂密着層で発生した平坦性の問題やTiO₂の表面への拡散などの問題が発生しておらず、Ptの結晶性も良好なので、TiO₂の中では、TiO₂(ルチル)が最良の密着層と言えることがわかった。

強誘電体メモリを高集積化するためにはスタック構造が必須であるが、スタック構造では下部電極のさらに下にあるプラグと信号のやり取りを行う必要があり、密着層にTiO₂などの絶縁物質を使うことは出来ない。そこで、後半では、金属Tiを使用し、電気伝導、Tiの拡散の影響を出来るだけ小さくするために、膜厚を可能な限り薄くしつつ、密着性を維持できる条件を調べた。さらに、Ptの配向性も考慮し、適切な密着層の成膜条件を決定した。Tiの膜厚は、5 nmで十分な密着性が確保できた。成膜後の膜は、圧縮応力を内在している。この圧縮ストレスは、Tiの厚さよりも成膜温度に依存しており、成膜温度を高くした方がストレスの少ない膜が得られることが確認された。熱履歴時のPtの配向性の変化が少ない条件として、今後の実験には、Tiを 5 nm、成膜温度 200 の標準条件を使用する。

参考文献

- (1) Katsumi Sameshima, Takashi Nakamura, Kazuhiro Hoshiba, Yuichi Nakao, Akira Kamisawa, Tsutomu Atsuki, Nobuyuki Soyama and Katsumi Ogi, "Preparation of $\text{Pb}(\text{Zr,Ti})\text{O}_3$ Films on Pt/Ti/Ta Electrodes by Sol-Gel Process", *Jpn. J. Appl. Phys.*, Vol. 32, (1993), pp.4144-4146
- (2) T. Maeder, L. Sagalowicz, P. Muralt, "Stabilized Platinum Electrodes for Ferroelectric Film Deposition using Ti, Ta and Zr Adhesion Layers", *Jpn. J. Appl. Phys.*, Vol. 37, (1998), pp.2007-2012
- (3) Yongbae Jeon, Dong Goo Kim, Kwangsoo No, Seong-Jin Kim and Jaewoo Dhung, "Residual Stress Analysis of Pt Bottom Electrodes on $\text{ZrO}_2/\text{SiO}_2/\text{Si}$ and SiO_2/Si Substrates for $\text{Pb}(\text{ZrTi})\text{O}_3$ Thick Films", *Jpn. J. Appl. Phys.*, Vol. 39, (2000), pp.2705-2709
- (4) Soon Yong Kweon, Si Kyung Choi, Seung Jin Yeom and Jae Sung Roh, "Platinum Hillocks in Pt/Ti Film Stacks Deposited on Thermally Oxidized Si Substrate", *Jpn. J. Appl. Phys.*, Vol. 40, (2001), pp.5850-5855
- (5) Yuichi Matsui, Kazuyoshi Torii, Keiko Kushida, Hiroshi Miki and Yoshihisa Fujisaki, "Highly Oxidation-Resistant TiN Barrier Layers for Ferroelectric Capacitors", *Jpn. J. Appl. Phys.*, Vol. 36, (1997), pp.1586-1588
- (6) Yuichi Matsui, Mitsuo Suga, Masahiko Hiratani, Hiroshi Miki and Yoshihisa Fujisaki, "Oxygen Diffusion in Pt Bottom Electrodes of Ferroelectric Capacitors", *Jpn. J. Appl. Phys.*, 36, Part2, 9A/B, (1997) pp.L1239-1241
- (7) 田部 浩三、清山 哲郎、笛木 和雄編, "金属酸化物と複合酸化物 - 調整・物性・構造・触媒作用・無機材質との関連", 講談社サイエンティフィク(1978), pp.102
- (8) Norikazu Abe, Yohei Otani, Masato Miyake, Masaaki Kurita, Hiroaki

Takeda, Soichiro Okamura and Tadashi Shiosaki, "Influence of a TiO₂ Adhesion Layer on the Structure and the Orientation of a Pt Layer in Pt/TiO₂/SiO₂/Si Structures", Jpn. J. Appl. Phys, 42, Part1, 5A, (2003) pp.2791-2795

- (9) Gouji Asano, Takahiro Oikawa and Hiroshi Funakubo, "Highly-Reproducible Preparation of Pb(Zr, Ti)O₃ Films at Low Deposition Temperature by Metal Organic Chemical Vapor Deposition", Jpn. J. Appl. Phys., Vol. 42, (2003), pp.2801-2804

第4章 白金系合金電極の検討

4.1 はじめに

第1章に述べたように強誘電体キャパシタの構造は、製造プロセスによる特性劣化を防止するために各種のバリア材料が追加され、構造が複雑になってきている。各種の機能膜の積層構造になっている現状の強誘電体キャパシタ用のPt電極をシンプルな単層構造の電極に置き換える要求が出ている。そのひとつの解決策として、電極の合金化を提案する。電極を合金化することにより、電極の耐熱性を向上させたり、電極自体に拡散バリアの機能を付与した機能膜となり得るからである。そこで、本章では各種の合金電極薄膜を作製し、導電性、耐熱性、結晶性を評価し、強誘電体のキャパシタとして良好な特性を持つ合金元素を絞り込むことにした。添加元素は表2.1に挙げるものを選んだ。

4.2 合金電極作製に用いる諸元素の成膜速度

本章では、第2章に述べた同時スパッタリング法により合金電極を作製する。同時スパッタリング法では、図2.5のようにふたつのターゲットから同時に放電を行い、設計した組成比率で膜が堆積するようターゲットに印加するDC電力の比を予め決定しておかなければならない。そのため、基礎データとなる各元素の成膜速度を求める必要がある。

4.2.1 成膜速度の測定方法

熱酸化膜200 nm付のSi(100)基板を25 mm × 25 mmに切断し、表面に膜厚測定用の段差を付けるため、膜厚計測パターンを設けたメタルマスクを固定した。成膜条件を、到達真空度 6.7×10^{-3} Pa、成膜時のAr圧力0.67 Pa、DC1.0 kW、放電時間を1, 5, 10分とし、成膜後の膜厚から成膜速度を算出した。Ptのみ、印加電力0.5 kWと0.2 kWで成膜を行い、成膜速度の印加電力依存性を調べた。膜厚の測定には、触針式表面形状測定装置(DEKTAK3030)を使用した。本研究のために用意したターゲットの仕様と成膜速度を表4.1にまとめた。表中のPt(ZrO₂)は、第2章で述べた強化白金ターゲットを表す。

4.2.2 成膜速度の測定結果

図 4.1 と図 4.2 は、各ターゲットを使用して 1,5,10 分間放電を行って堆積した膜厚 h をプロットしたものである。膜形成が放電直後から開始することと、膜厚 h が成膜時間に比例することが確認できた。成膜速度のターゲット印加電力依存性を調べるために、Pt ターゲットに印加する DC 電力を 0.2, 0.5, 1.0 kW と変えて 10 分間成膜し、堆積した膜厚 h を図 4.3 にプロットした。この結果より、膜厚 h はターゲットに印加する DC 電力に比例することが確認できた。以上より、膜厚 h を、成膜時間とターゲット印加電力の比例計算で制御できることが確認できた。本実験で得られた成膜速度のデータを基に、次節に示すように成膜条件を決定した。

表 4.2 各元素ターゲットの仕様と成膜速度

Material	Purity %	Production method	Deposition rate @DC 1kW (nm/m)
Pt	99.99	Melting metallurgy	42
Ir	99.99	Melting metallurgy	32
Rh	99.99	Melting metallurgy	31
Pt(ZrO ₂)	Pt:99	-	42
V	99.9	Powder metallurgy	26
Ni	99.9	Powder metallurgy	29
Zr	99.9	Powder metallurgy	34
Nb	99.9	Powder metallurgy	37
Mo	99.9	Powder metallurgy	39
Ta	99.9	Powder metallurgy	36

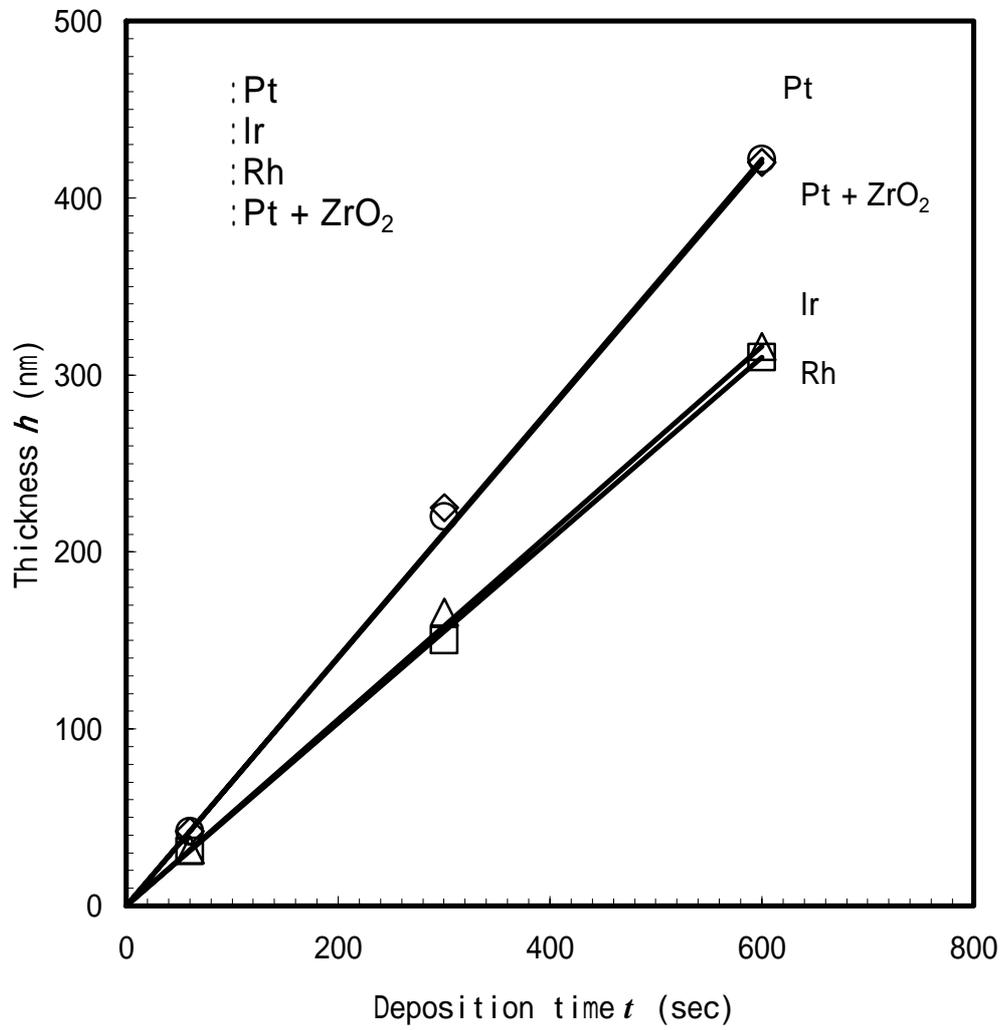


図 4.1 貴金属ターゲットから DC1.0kW で成膜したときの膜厚の時間依存性

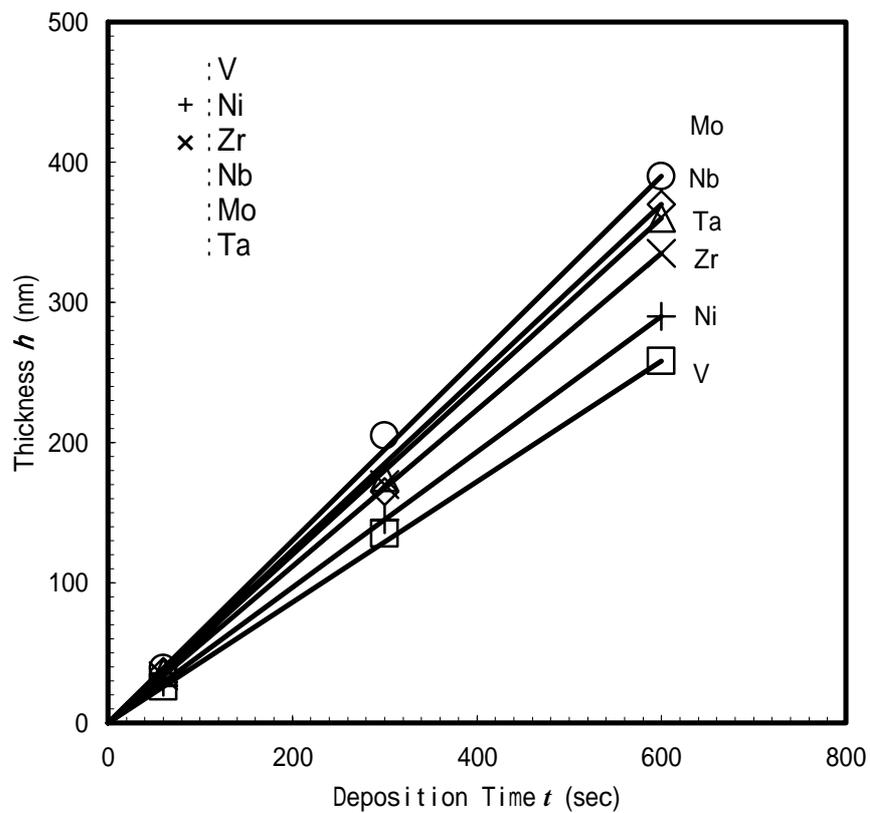


図 4.2 卑金属ターゲットから DC1.0kW で成膜したときの膜厚の時間依存性

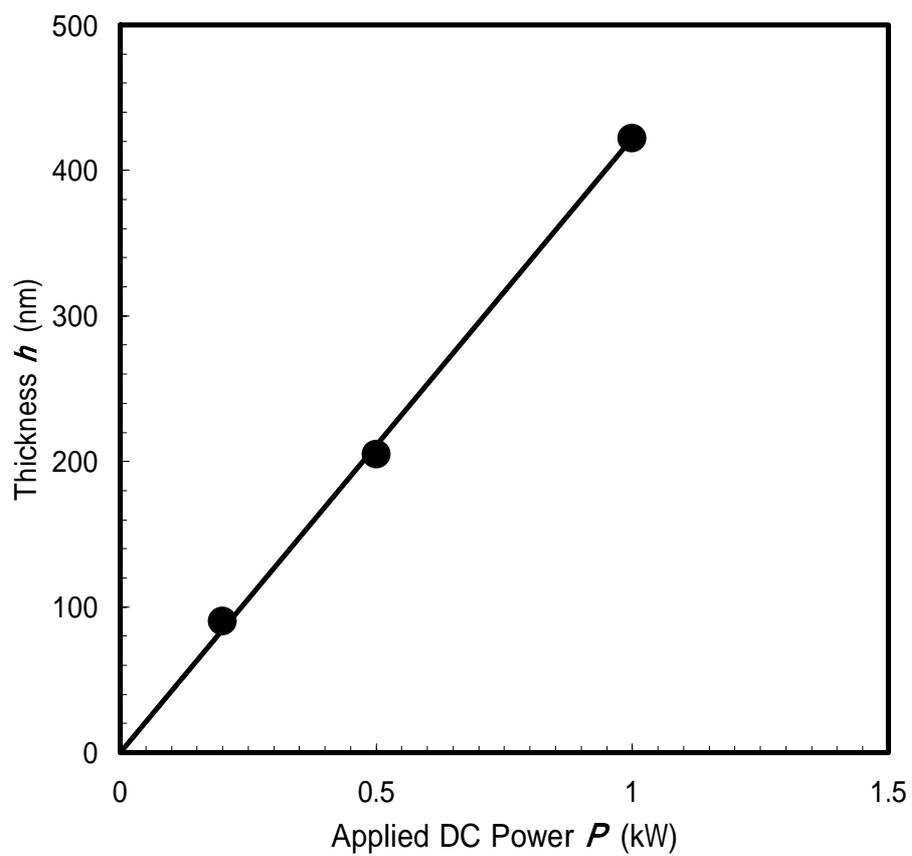


図 4.3 Pt ターゲットから 10 分間成膜したときの膜厚の印加電力依存性

4.3 合金電極の作製

6 インチのSi(100)基板の上に、熱酸化膜を 200 nm 形成したものを用意した。この基板に、第 3 章で得られた結果を元に、密着層としてTiを 5 nm、その後、同時スパッタリング法により、各種の合金電極と比較用Pt電極を厚さ 150 nm に成膜した。合金薄膜電極の成膜にあたっては、Ptターゲットに印加する出力を 1.0kW に固定し、目標とする組成比になるよう合金として加えるターゲットへの印加電力を調整した。具体的な計算方法は、2.2.2 項に示した計算方法に従った。成膜条件を表 4.2 から表 4.6 にまとめる。成膜は、 IrO_2 を除き、いずれも 200 °C で行った。強化白金薄膜は同時スパッタでは作製できないため、強化白金ターゲットを作製し、成膜に使用した。作製した合金電極の組成分析には電界放射型走査型電子顕微鏡(Field Emission Scanning Electron Microscope; FE-SEM, 日本電子製, JSM-6300F)に付属のエネルギー分散型X線検出装置(Energy Dispersive X-ray microanalysis; EDX, Oxford Instruments製, Link ISIS300)を用いて行った。

表 4.2 密着層 Ti の成膜条件

Material	Ti
Applied DC power (kW)	0.5
Deposition time (sec)	20
Thickness (nm)	5
Base pressure (Pa)	6.7×10^{-3}
Working pressure (Pa)	0.67
Gas	Ar
Temperature (°C)	200

表 4.3 Pt 族薄膜電極の成膜条件

Material	Pt	Ir	Rh
Applied DC power (kW)	1.0	1.0	1.0
Deposition time (s)	213	285	290
Thickness (nm)	150		
Base pressure (Pa)	6.7×10^{-3}		
Working pressure (Pa)	0.67		
Gas	Ar		
Temperature (°C)	200		

(注) ‘ ’ は、’左欄に同じ’ を示す。

表 4.4 Pt 族合金薄膜合金電極の成膜条件

Alloy material	PtIr		PtRh	
	Pt	Ir	Pt	Rh
Targets				
Applied DC power (kW)	1.00	0.14	1.00	0.14
Deposition time (s)	237		210	
Thickness (nm)	150			
Base Pressure (Pa)	6.7×10^{-3}			
Working Pressure (Pa)	0.85			
Gas	Ar			
Temperature (°C)	200			

(注) ‘ ’ は、’左欄に同じ’ を示す。

表 4.5 ArとO₂混合ガス中で成膜した

Pt, Ir, PtIr 薄膜電極の成膜条件

Material	Pt+O ₂	Ir+O ₂	PtIr+O ₂	
	Pt	Ir	Pt	Ir
Targets				
Applied DC power (kW)	0.5	0.5	1.00	0.14
Deposition time (s)	426	570	121	
Thickness (nm)	350	270	150	
Base Pressure (Pa)	6.7×10^{-3}			
Working Pressure (Pa)	0.85		0.67	
Gas	O ₂ :Ar=1:2	O ₂ :Ar=1:2	O ₂ :Ar=1:2	
Temperature (°C)	200	25	200	

(注) ‘ ’ は、’左欄に同じ’ を示す。

表 4.6 Pt + 卑金属合金薄膜電極の成膜条件 (下表につづく)

Alloy material	PtV		PtNb		PtTa	
Targets	Pt	V	Pt	Nb	Pt	Ta
Applied DC power(kW)	1.0	0.3	1.0	0.15	1.0	0.147
Deposition time (s)	180		188		189	
Thickness (nm)	150		150		150	
Base Pressure (Pa)	6.7×10^{-3}					
Working Pressure (Pa)	0.67					
Gas	Ar					
Temperature ()	200					

(注) ‘ ’ は、’左欄に同じ’ を示す。

表 4.6 Pt + 卑金属合金薄膜電極の成膜条件 (つづき)

Alloy material	PtZr		PtNi		PtMo	
Targets	Pt	Zr	Pt	Ni	Pt	Mo
Applied DC power(kW)	1.0	0.27	1.0	0.5	1.0	0.26
Thickness (nm)	150		150		150	
Time (s)	176		157		170	
Base Pressure(Pa)	6.7×10^{-3} Pa					
Working Pressure(Pa)	0.67Pa					
Gas	Ar					
Temperature ()	200					

(注) ‘ ’ は、’左欄に同じ’ を示す。

4.4 白金族合金電極の耐熱性の評価

4.4.1 実験方法

作製した PtIr, PtRh 合金電極の耐熱性を調べるために、これらの電極薄膜と、比較用に作製した Pt, Ir, Rh 電極薄膜について、強誘電体の結晶化熱処理温度としている大気中 650 °C で 30 分間熱処理を行った。熱処理をマッフル炉(美和製作所製, MT-1100A)にて行った。熱処理前後での薄膜の抵抗率、X 線回折のプロファイルを測定した。

4.4.2 白金族合金薄膜電極の抵抗率

表 4.7 に白金族合金薄膜電極の大気中 650 °C 熱処理前後の抵抗率を示す。熱処理により抵抗率が減少した。熱処理による抵抗率の低下については、金属では一般的に見られる現象で、熱処理による結晶粒界と膜中のストレスの緩和によるものと考えられる。図 2.19 にあるように、再結晶による粒界の減少や、原子の並びが整えられることにより、自由電子の流れが改善され、抵抗率の低下に繋がったと考えられる。⁽²⁾

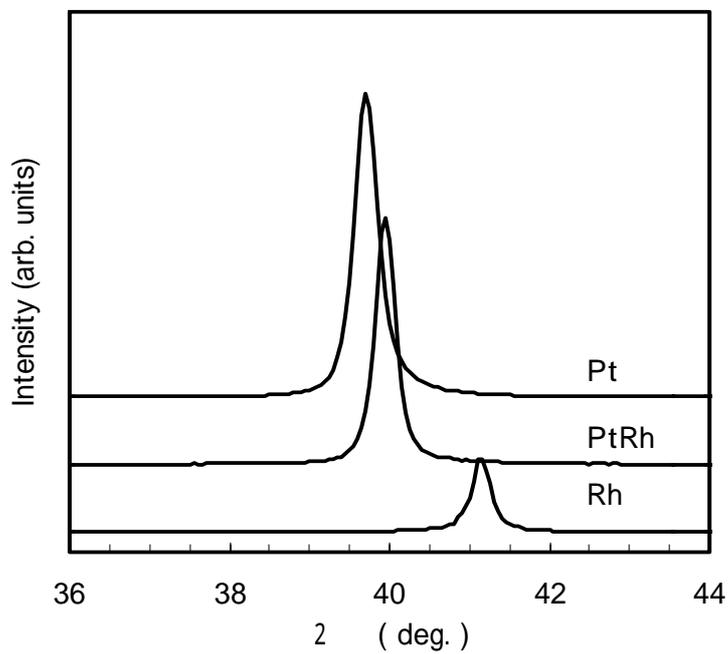
表 4.7 白金族合金電極の熱処理前後の抵抗率

Alloy	Resistivity ($\mu\Omega\text{ cm}$) (Thickness 150 nm)		
	As depo.	After annealing	Bulk ^(1,3)
Pt	22.0	13.3	10.6
Ir	22.1	11.0	5.3
Rh	46.8	11.1	4.7
PtIr10	40.0	24.0	24.5
PtRh10	31.0	21.0	19.2

4.4.3 白金族合金薄膜電極の結晶構造

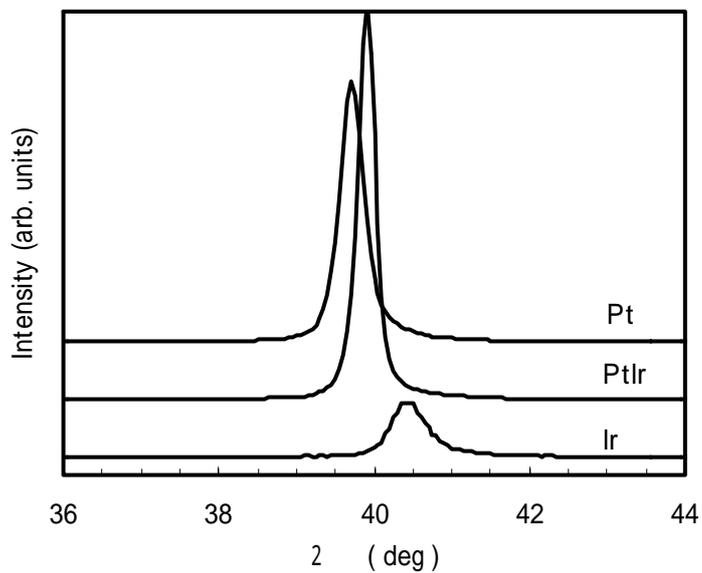
成膜した Pt、PtRh、PtIr 薄膜はいずれも平滑な表面で、銀白色をしており、直径 40nm 程度の微細かつ均一な結晶粒で構成されていた。作製した合金電極の結晶構造解析を X 線回折装置にて行った。X 線回折のプロファイルを図 4.4 に示す。このプロファイルには、比較用に作製した Rh、Ir 薄膜の結果も併せて示した。

Pt、Rh、Ir 各電極の X 線回折プロファイルから、それぞれの(111)面に強く配向していることが確認された。PtRh と PtIr については、Pt と Rh、Pt と Ir の間の Pt 寄りの位置にピークが観察された。これらのピークは、それぞれの純金属でのピーク位置からほぼ比例関係の位置に出現している。図 4.5 は、Vegard の法則⁽⁴⁾を確認するために、ピーク位置から格子定数を求め、組成と格子定数の関係をプロットしたものである。鎖線は、純金属の格子定数を直線で結んだものであり、合金電極の格子定数もこの鎖線に近いところに現れる。これは PtRh、PtIr が固溶体を形成していることを意味する。以上より、得られた合金電極は、強く(111)配向した Pt マトリクス中に、Rh、Ir 原子が固溶した状態にあると結論付けた。



: Pt(111), : Rh(111)

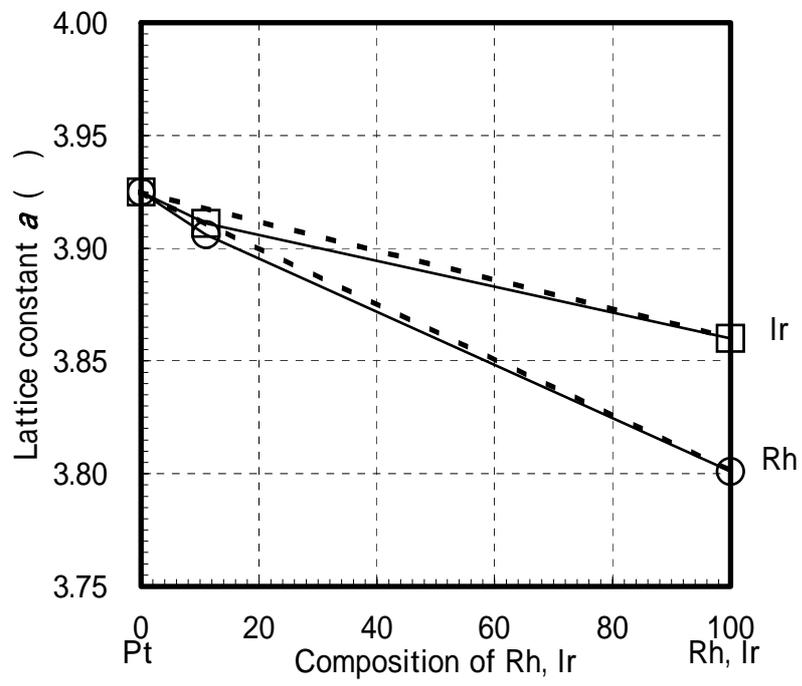
(a) Pt,PtRh, Rh 薄膜



: Pt(111), : Ir(111)

(b) Pt,PtIr, Ir 薄膜

図 4.4 Pt 族合金電極の X 線回折プロファイル



□ : PtIr ○ : PtRh

図 4.5 PtIr, PtRh 合金薄膜への Vegard 則の適用

4.4.4 白金族合金電極の耐熱性の評価

電極薄膜を強誘電体の結晶化熱処理プロセスと同じ大気中 650 30 分で熱処理を施し、熱処理前後の結晶サイズの変化をAFMで観察し、図 4.6 および表 4.8 にまとめた。この結果より全ての薄膜で結晶粒の成長と、表面の平坦性の悪化が認められた。粒成長は、Ptが再結晶による粒成長を示すのに対し、PtRh、PtIrでは、図 4.6-(c),(e)に見られるように、大きく成長した結晶組織の中に、熱処理前の状態を維持した小さな結晶粒が観察されており、合金種となるRhやIrの酸化、体積膨張により膜中に局所的な隆起が発生していた。図 4.7 は、PtIr電極の逆格子空間マッピングの結果である。微小ではあるが、Pt, Irのピークに混ざってIrO₂のピークも観察されており、添加されたIrの一部が酸化されたことを示唆している。そこで、この体積膨張が酸化によるものかを確認するため、不活性ガス雰囲気と同じ温度プロファイルの熱処理を行ったところ、図 4.6-(b),(d),(f)に示すように殆ど結晶粒の成長はしていなかった。よって、この体積膨張は、酸化による体積膨張であると結論付けられた。

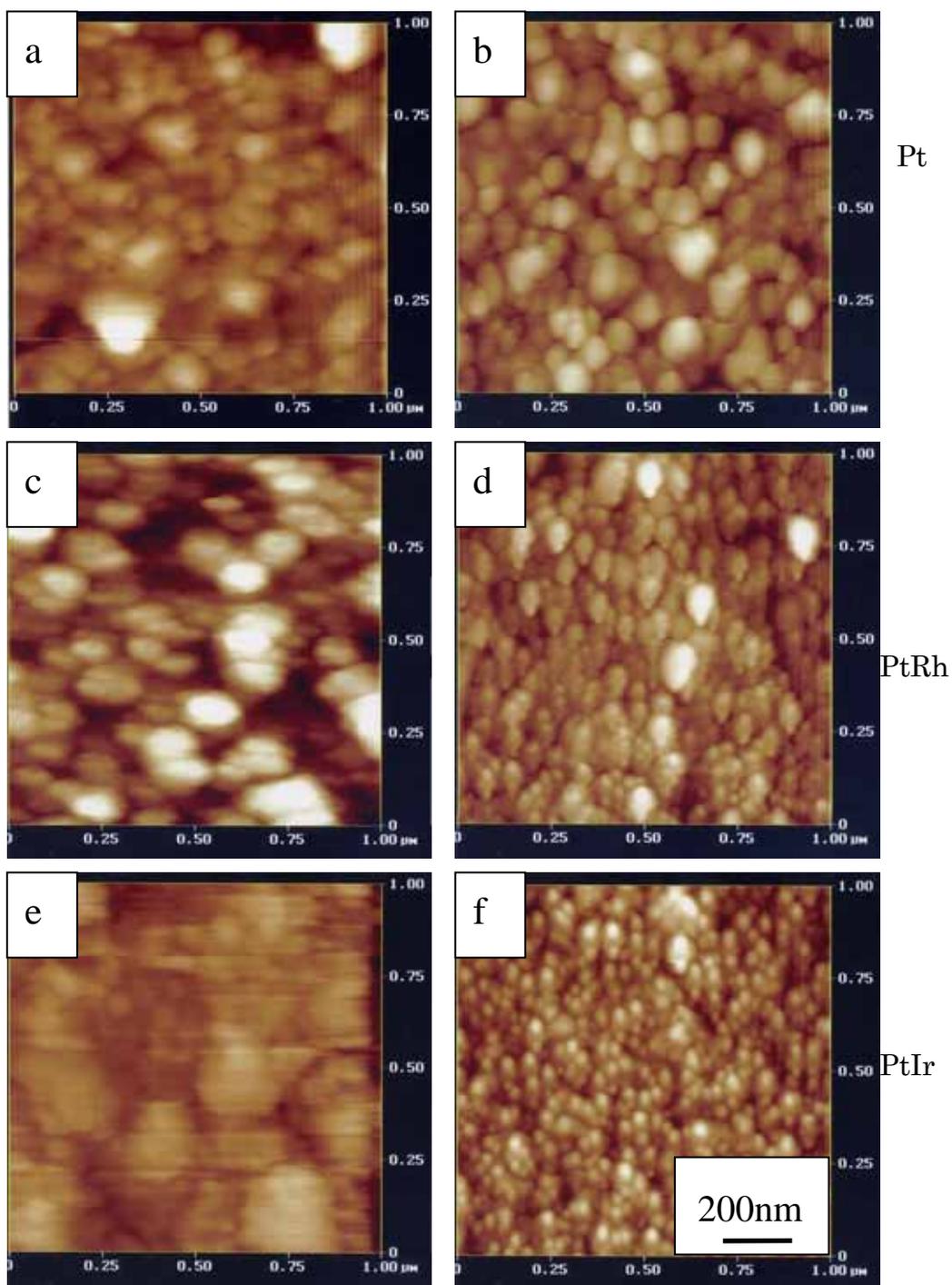
添加元素の Ir や Rh の融点は Pt よりも高く、合金化することによって再結晶温度が高くなり、耐熱性は向上すると考えられる。Ir、Rh とも酸化物を作るが、これらの酸化物は電気伝導性の良い物質でもあり、酸化が進行しても電気を通すという電極としての基本的な機能には影響が無いと考えられる。

合金種の酸化、堆積膨張による表面モフォロジーの劣化に対しては、成膜時にO₂ガスを導入して、酸化性のある金属を成膜段階で酸化させるという着想を得たので、次節において、PtIrO_x電極を作製し、評価を行った。

表 4.8 白金族合金電極の熱処理後の結晶粒径の変化

Thermal treatment	Grain size (nm)		
	As deposited	Annealing in air ^(*)	Annealing in N ₂ ^(*)
Pt	40	90	75
PtRh10	40	100	175
PtIr10	40	175	40

(*) Annealing conditions: 650 、 3 分



(a) Pt - 大気, (b) Pt - N₂, (c) PtRh - 大気
 (d) PtRh - N₂, (e) PtIr - 大気, (f) PtIr - N₂

図4.6 大気中およびN₂中にて650 で30分間熱処理した
 Pt、PtRh、PtIr薄膜の表面AFM像

4.4.5 PtIrO_x薄膜の作製と評価

前項では、合金薄膜をO₂含有雰囲気中で熱処理すると、合金元素の酸化による体積膨張などの影響をうけて、成膜直後には平滑だった膜の表面モフォロジーが劣化するという結果を得た。成膜後の酸化によるモフォロジー悪化の影響を排するため、成膜段階から合金金属を酸化させてみることにした。作製する薄膜電極はPtIr合金とし、比較検討用にPt, Irについても作製した。成膜にあたっては反応性スパッタリング法を用い、スパッタリングガスにArとO₂の混合ガスを使用した。成膜条件を表 4.6 に示した。Irを混合ガス中でスパッタリングするとき基板温度を高くすると結晶化が極端に速くなり、図 4.8(a)に示すような密度の低い結晶膜が出来てしまう。成膜温度を低くすると、図 4.8(b)のように緻密な膜が得られたため、Irのみ室温での成膜とした。作製した薄膜電極を、大気中 650 で熱処理を行い、熱処理前後のX線回折プロファイルと比較検討した。混合ガスで作製した薄膜電極は、熱処理前後ともPtIr, Ptでは黒灰色、Irでは黒色だった。

図 4.9 は、PtIr薄膜に関するX線回折プロファイルで、(a)はArとO₂の混合ガス中で反応性スパッタリングを行ったもの、(b)はArガスのみでスパッタリングを行ったものである。混合ガス中で成膜した薄膜は、アモルファス構造で、基板に由来するピーク以外は観察されなかった。大気中にて 650 で 30 分熱処理すると、Pt(111)の他に、Pt(200)、IrO₂(101)のピークが出現し、ランダム配向していた。熱処理後の電極薄膜表面を観察すると、4.4.5 項で示したような局所的な隆起は観察されなかったが、図 4.12 のように内部からガスが抜けたような穴が観察された。Arガスのみでのスパッタリングで作製したPtIr薄膜では、成膜直後からPt(111)に優先配向しており、大気中 650 で 30 分熱処理すると、IrO₂(101)を示す弱いピークは得られたが、Pt(200)は出現せず、Pt(111)に強く配向したままであることが確認された。

図 4.10 は、ArとO₂混合ガス中でIrを反応性スパッタリングした時のX線回折プロファイルである。ブロードな傾向はあるが、成膜直後からIrO₂が形成されていることが確認された。成膜直後の観察では、ピークが粉末標準試料と比べ

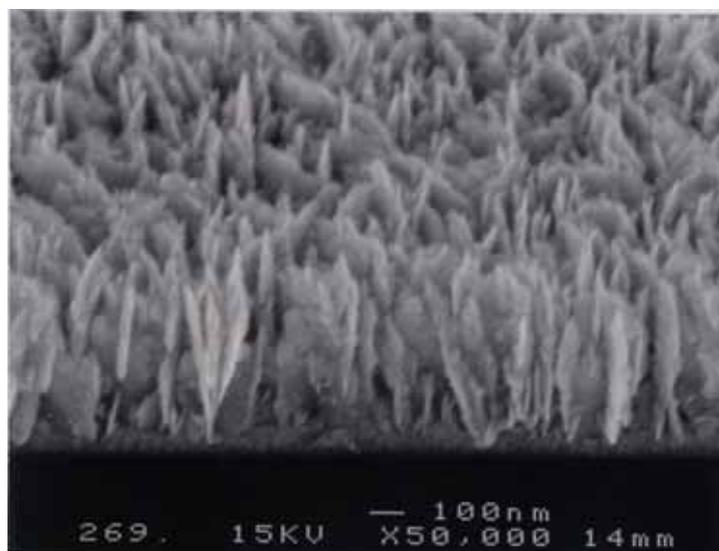
て高角側にシフトしているが、これは O_2 の含有量が化学量論比と異なるために、通常の IrO_2 から結晶構造が変化しているためと推察する。この電極薄膜を、大気中 650 で 30 分熱処理することにより、粉末標準サンプルとほぼ一致するようになり、不完全な結晶構造から完全な結晶構造に変化したと解釈した。

図 4.11 は、Arと O_2 の混合ガス中でPtを反応性スパッタリングした時のX線回折プロファイルである。成膜直後は、ブロードな状態だが、大気中 650 で 30 分熱処理するとPt(200)を含んだランダム配向の薄膜となった。Abeらは、酸化雰囲気中での貴金属成膜として、PtやRhを取り扱っており、導電性のある $PtO^{(5)}$ や $RhO_2^{(6)}$ を作製しているが、抵抗率が高く、電極としては使いにくい。結晶構造の異なる PtO_2 や Rh_2O_3 は、さらに抵抗率が高いため、電極としての使用は不可能である。

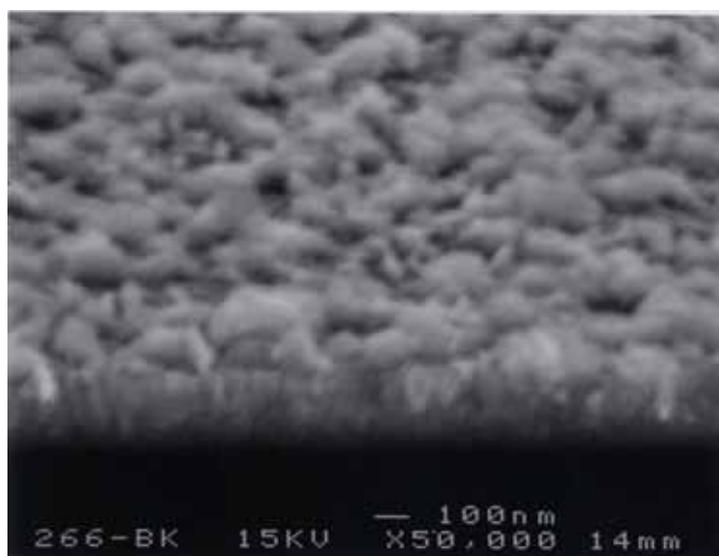
表 4.9 は、通常のスパッタリングと反応性スパッタリングで作分けした、Pt, PtIr合金薄膜の抵抗率と表面粗さを、熱処理前後で比較したものである。抵抗率について、通常のスパッタリングで作製したPt, PtIr薄膜の抵抗率は、電極として使うのに十分な低い値を示しており、熱処理によりさらに低くなった。一方、反応性スパッタリングで作製した薄膜は、成膜後の段階で抵抗率が高すぎて、同一の計測器では測定できなかった。これは、反応性スパッタリングで作製された薄膜の結晶性の悪さによるものと推察される。熱処理をすることで電極として使用できる抵抗率の値まで低くなった。表面粗さに関しては、Arガスのみで成膜したPtが最も良く、Arと O_2 の混合ガスで成膜した薄膜は、熱処理前はArガスのみで成膜した薄膜と殆ど変わらなかったが、熱処理により平均粗さが 10 倍程度となり、表面粗さは悪化してしまった。この表面粗さの悪化は O_2 の放出によるものであると推察される。

Ir、Ptでの成膜の例から、PtIr薄膜を成膜する際に使用するArガスに O_2 を混合すると、Ptマトリクスは O_2 を固溶してアモルファス膜を形成し、そのマトリクス中に一部のIrが固溶、一部のIrが IrO_2 として膜中に存在すると考えられる。熱処理により、固溶していた O_2 を吐き出し、PtとIrは固溶体をつくりつつ、結晶中に IrO_2 が分散した状態になっていると考えられる。熱処理時のモフォロジ

—改善を狙ったが、熱処理時の O_2 放出により、かえって劣化する結果となった。

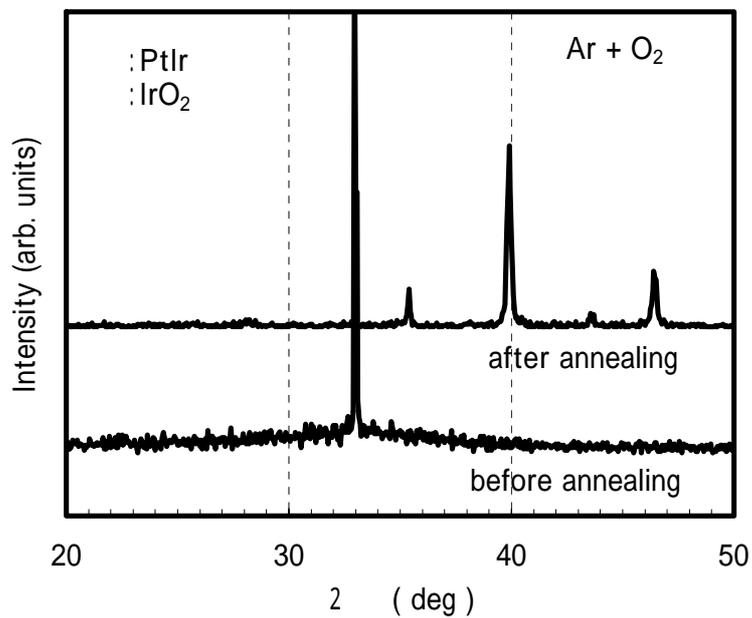


(a) 200 °Cでの成膜

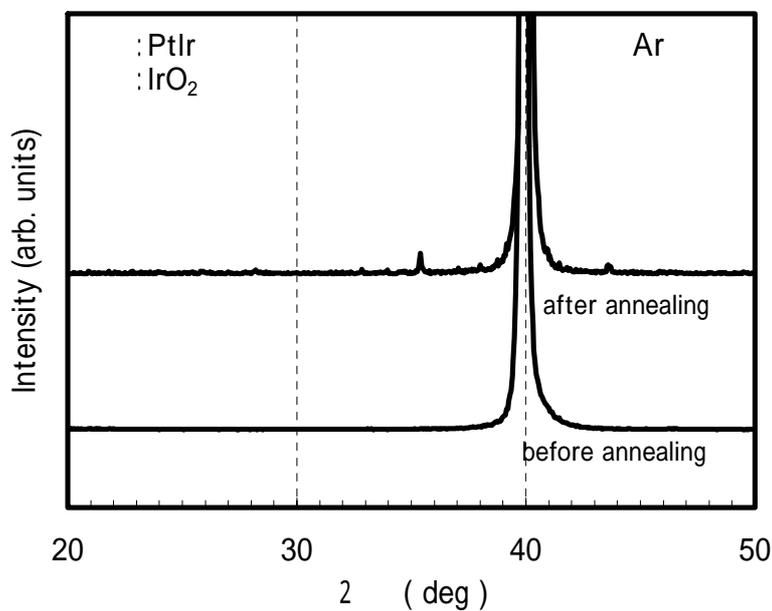


(b) 室温での成膜

図 4.8 反応性スパッタリングによる IrO_2 の成膜



(a) ArとO₂の混合ガスで成膜したPtIr



(b) Ar ガスのみで成膜した PtIr

図 4.9 Arガスのみ、およびArとO₂の混合ガスで成膜したPtIr 薄膜の熱処理(650 で 30 分)前後の X 線回折プロファイル

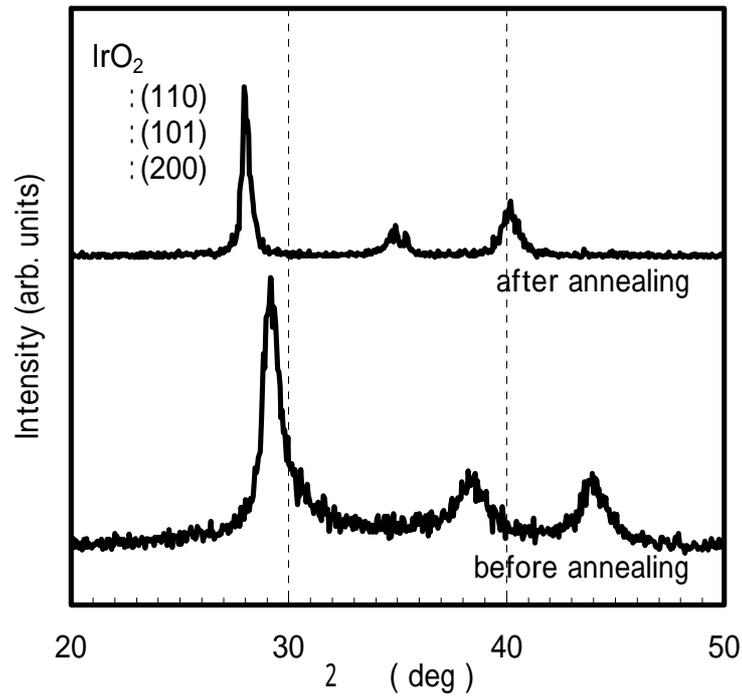


図 4.10 ArとO₂の混合ガス中で作製したIr薄膜の大気熱処理(650 °Cで30分)前後のX線回折プロファイル

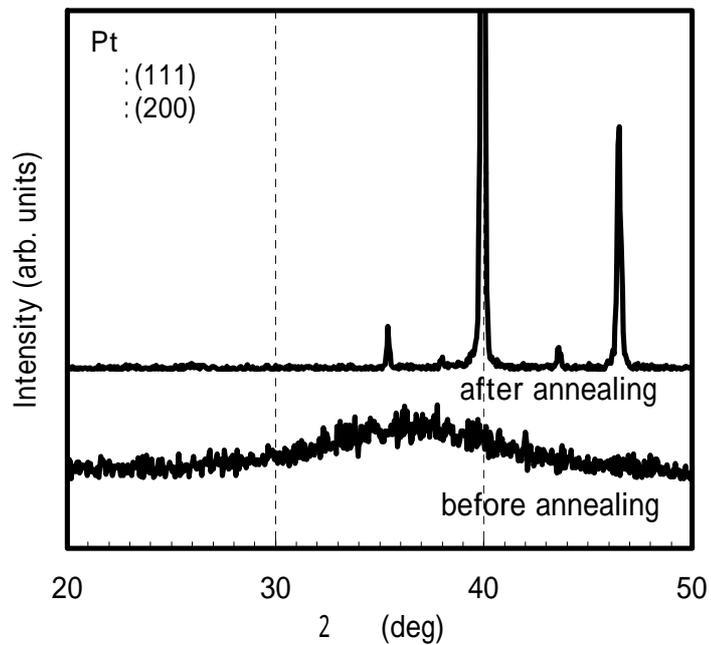


図 4.11 ArとO₂の混合ガス中で作製したPt薄膜の大気熱処理(650 °Cで30分)前後のX線回折プロファイル

表 4.9 Arのみ、およびArとO₂の混合ガスで成膜した
Pt, PtIr 薄膜の抵抗率と平均粗さ

	Resistivity ($\mu\Omega\text{cm}$)		Roughness R_a (nm)	
	as depo.	After annealing	as depo.	After annealing
	Pt (Ar)	22.0	15.6	1.08
PtIr10 (Ar)	40.0	24.0	1.71	4.43
Pt (Ar ,O ₂)	>1000	60.9	1.02	9.76
PtIr10(Ar ,O ₂)	>1000	46.6	0.96	10.71

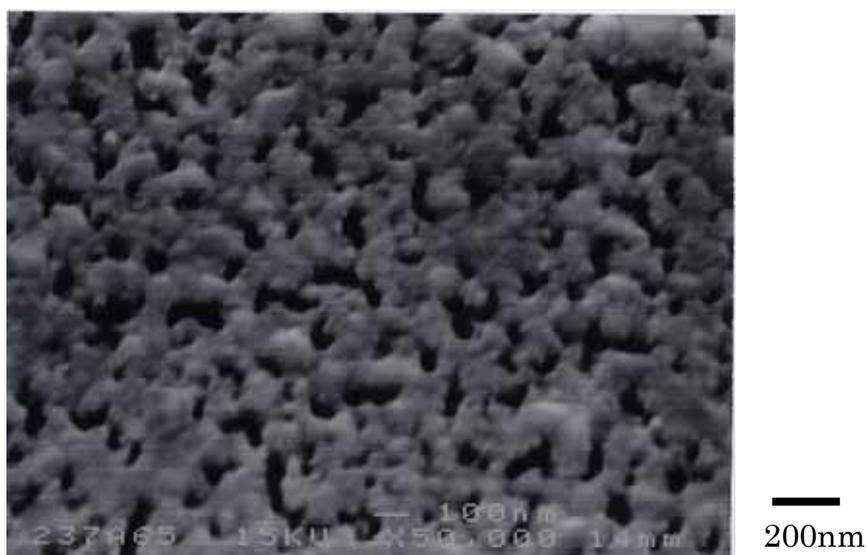


図 4.12 ArとO₂の混合ガス中で作製したPt薄膜の
大気熱処理後(650 で 30 分)の表面写真。

4.5 Pt と卑金属との合金電極の評価

本節では、Pt に比較的融点の高い卑金属を合金化し、耐熱性の高い電極を探求する。実験に先立ち、合金材料のスクリーニングを行うため、熱処理前後の抵抗率を測定し、電極としての特性を評価した。次に、表面観察を行い熱処理により表面に異常が発生しない耐熱性の高い電極材料を抽出した。

4.5.1 合金電極の組成と抵抗率

作製した合金電極の組成を FE-SEM 付属の EDX にて測定した。合金電極の抵抗率を、図 2.8 に示す 4 端子法にて測定した。組成と抵抗率の測定結果を表 4.10 にまとめた。この結果により、PtNi は熱処理後の抵抗率が高く、電極として機能しないことが解った。熱処理後の PtNi 薄膜は、濃青色に変色していた。それ以外の合金電極は、目立った変色もなく、熱処理後の抵抗率は電極としての使用に耐えるものであった。

表 4.10 合金電極の組成と熱処理前後の抵抗率

Alloy	M content ^(*)		Resistivity(μ cm)	
	atomic%	weight%	as depo.	After Annealing
PtV	3	5	49.8	26.8
PtNb	9	5	51.2	32.0
PtTa	19	18	57.4	37.6
PtZr	14	7	>1000	29.8
PtNi	14	5	45.0	>1000
PtMo	15	7	80.0	35.12
強化 Pt	< 0.1	< 0.05	16.7	13.5

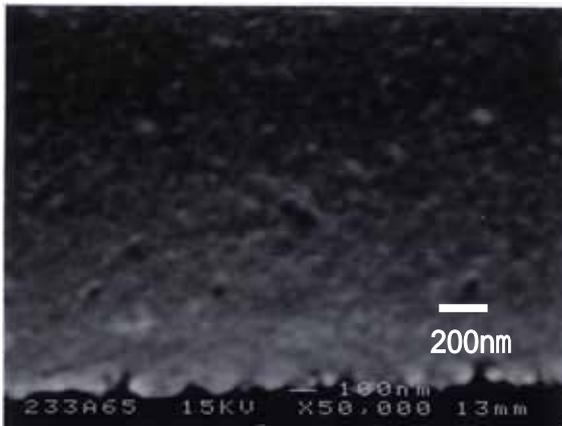
(*) M : Pt に添加した合金種の名称

4.5.2 熱処理後の合金電極の表面観察

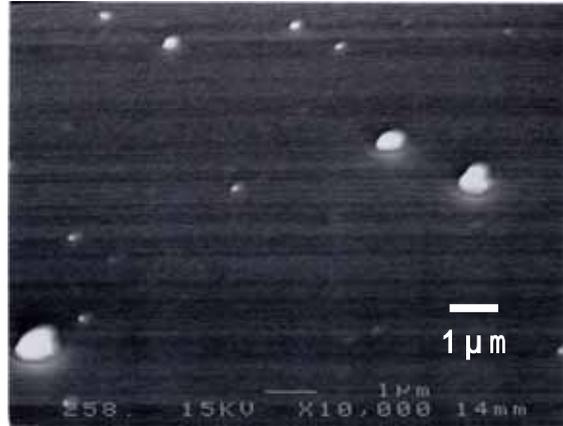
図 4.13 は、作製した合金電極を大気中 650 °C で熱処理を行い、電極の表面を FE-SEM にて観察したものである。この中で、(a)PtMo、(b)PtTa、(c)PtZr には大きなヒロックが発生していた。(e)PtNb においてもヒロックの発生は認められるが、その大きさは PtTa や PtZr と比べ小さかった。(d)PtV は表面に結晶組織の不均一が観察された。(f)強化白金は、ヒロックの発生は認められなかったが、僅かながら再結晶による結晶粒の粗大化が認められた。PtZr と同じく、Zr を酸化物の状態で添加しているが、添加量が 0.6%以下と少ないため、ヒロックを発生させるほどの影響を与えなかったと推察する。

ヒロックは、膜中に蓄積される熱応力により発生する⁽⁸⁾。この実験では、大気中で熱処理を行っており、添加元素は熱処理中にO₂と結びつく可能性が高く、それに基づく応力も考慮する必要がある。結晶構造は次節で述べるが、添加元素はPtのマトリクス中に分散していて、O₂は結晶粒界や結晶格子の欠陥などを伝って添加元素と結びつく。ヒロックが大きかった合金電極に合金種として加えたTaとZrは、巻末のAppendixにある添加元素の諸物性に示したとおり、いずれもマトリクスであるPt原子 1.39 Å とほぼ同じかあるいは少し大きな原子半径をしており、O₂が入ることで更なる圧縮応力を面内に生み出していると考えられる。

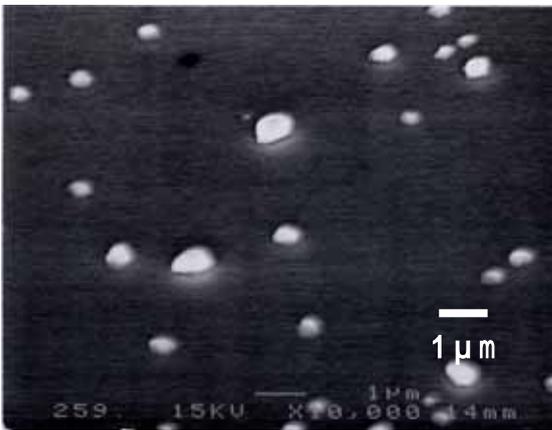
表面観察で大きなヒロックなどの欠陥が認められた、PtTa、PtZr、PtV は以後の評価対象から外した。



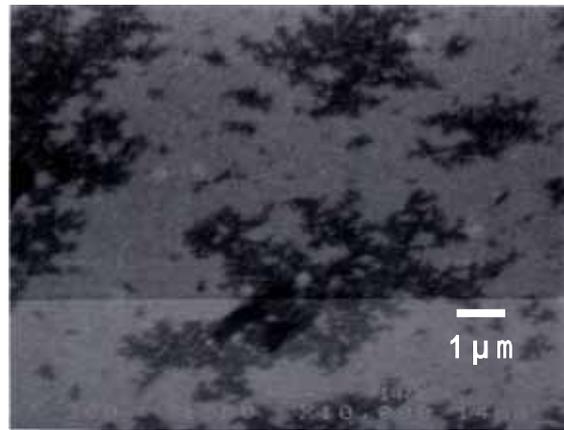
(a) PtMo



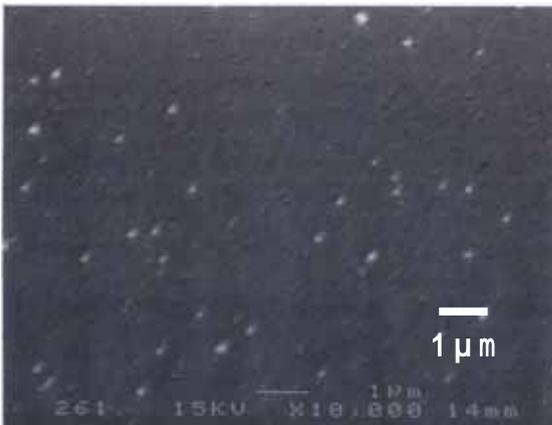
(b) PtTa



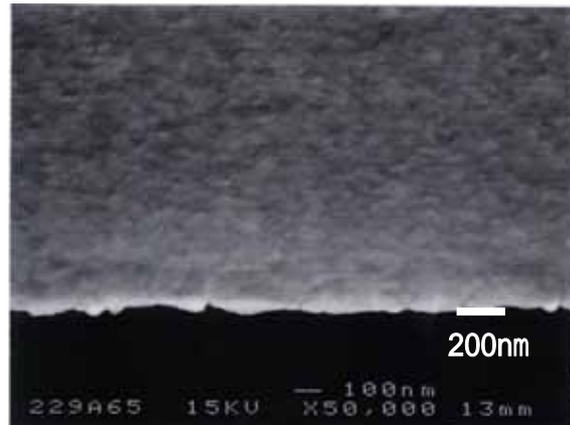
(c) PtZr



(d) PtV



(e) PtNb



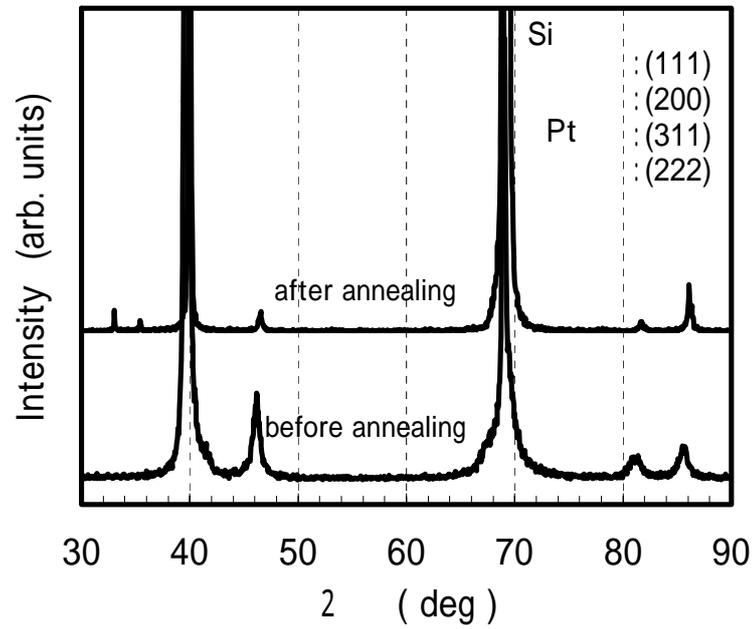
(f) 強化白金

図 4.13 熱処理後の合金電極の表面観察 基板傾斜 45 度

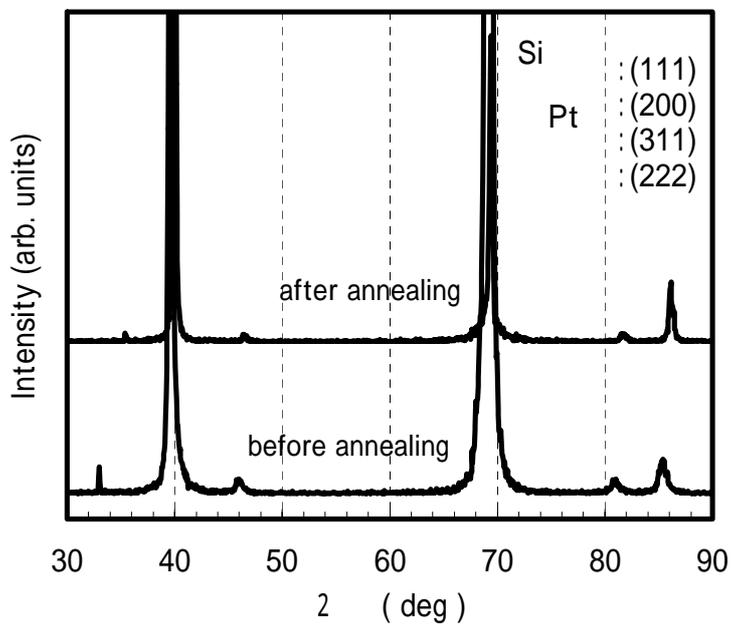
4.5.3 合金電極の構造解析

図 4.14 は、各合金電極の X 線回折のプロファイルを、大気中 650 °C 30 分の熱処理前後で比較したものである。前項で、大きなヒロックが発生した PtTa, PtZr や、表面組織に異常があった PtV は検討対象から除外した。

各合金の X 線プロファイルは JCPDS カードにある面心立方構造の Pt とほぼ同じ 2θ 値にピークが観察されていて、Pt(111)に相当する $2\theta = 39.8^\circ$ 付近のピーク強度が高く、Pt(111)面に強く配向していることがわかった。図 4.14(a)の PtMo 合金電極は、成膜直後の段階で Pt(200)に相当するピークも出ており、Mo を添加することによって、Pt が本来持っている自己配向性が弱められたと推察される。図 4.14(b)に示す PtNb 合金電極と(c)に示す強化白金電極は、Pt の自己配向性を維持し、大気中 650 °C で 30 分間の熱処理前後とも Pt(111)に強く配向しており、PZT 薄膜を作製するには最適な結晶状態と考えられる。

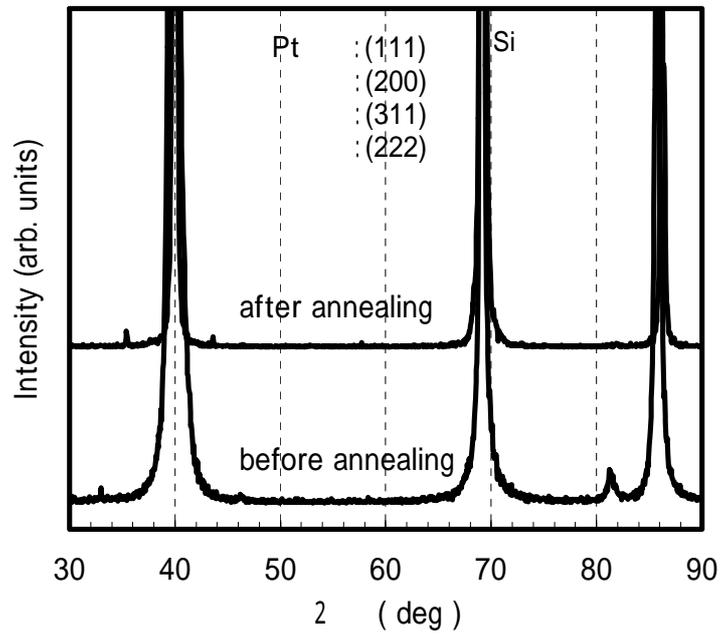


(a) PtMo



(b) PtNb

図 4.14 Pt 合金を 650 大気熱処理した前後の X 線回折プロファイル



(c) 強化白金

図 4.14 Pt 合金を 650 °C 大気熱処理した前後の X 線回折プロファイル

4.6 合金電極上の PZT 薄膜の結晶構造と電気特性

4.6.1 実験方法

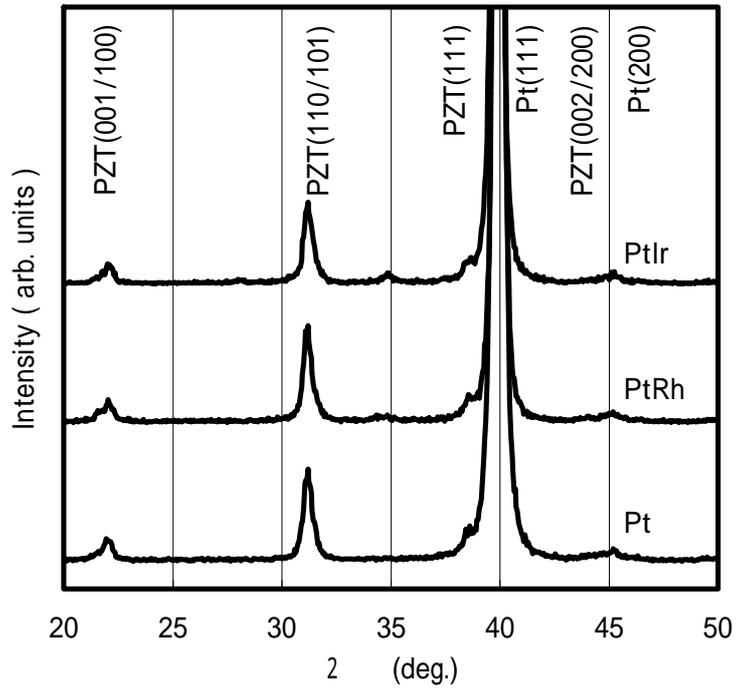
作製した Pt 合金薄膜を下部電極とし、強誘電体薄膜を CSD 法にて形成した。作製方法は図 2.6 の手順に従って行った。作製した PZT の表面状態を、FE-SEM により観察した。PZT の結晶化完了後に上部電極を形成した。上部電極は、メタルマスクを介して形成した。上部電極の成膜条件、組成は下部電極と同一とした。上部電極形成後に、回復アニールを 650 で 10 分間行い、強誘電体キャパシタとした。強誘電体キャパシタの P - E ヒステリシス特性、疲労特性を強誘電体テスタ (Aixacct 社製, TF-2000)にて測定した。

回復アニールまで行った試料の結晶性を、X 線回折装置により測定した。

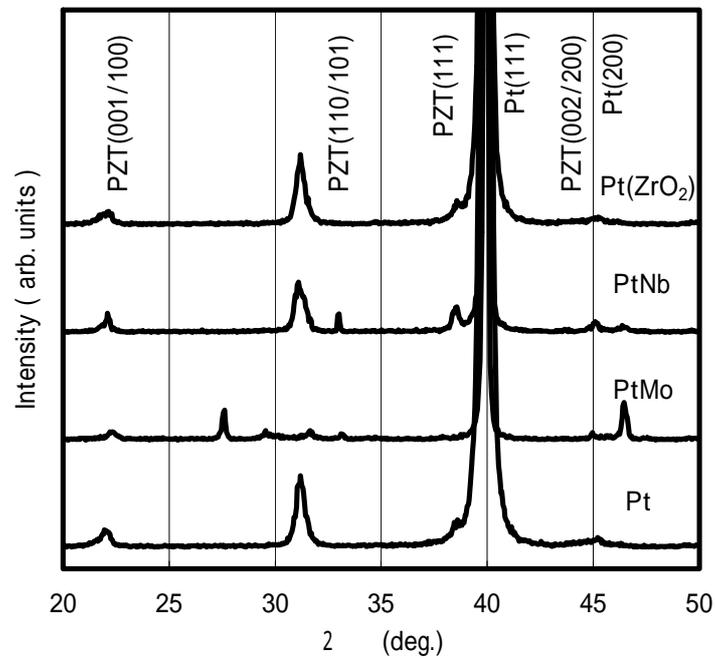
ヒロックの発生した PtZr, PtTa、表面組織に異常のあった PtV は、本実験の検討対象から除外した。

4.6.2 合金電極上の PZT 薄膜の結晶性

各合金電極上に作製した PZT 薄膜の X 線回折プロファイルを、図 4.16(a)と図 4.16(b)に示す。PtMo 電極上に作製した PZT 薄膜では、PZT 結晶に相当するピークが非常に小さく、また unknown ピークが多く観察され、良好な PZT 結晶膜が得られておらず、PtMo 電極と PZT との間で何らかの反応物が生成していることが分かる。PtMo 電極以外の電極上には、いずれもランダム配向の PZT 結晶膜が得られていることが確認された。電極材料による PZT 薄膜の結晶性の差異については、今回の測定からは確認することが出来なかった。



(a) Pt + 貴金属



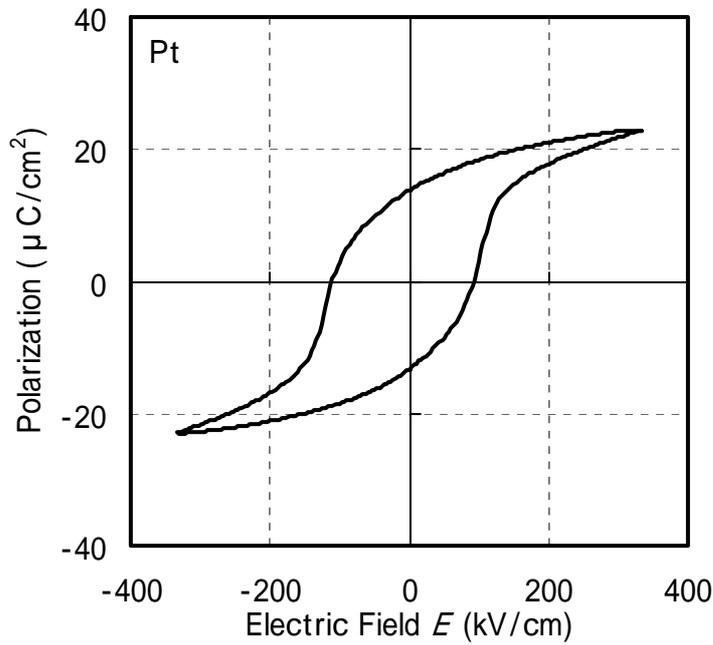
(b) Pt + 卑金属

図 4.16 各種合金電極上に作製した PZT 薄膜の X 線回折プロファイル

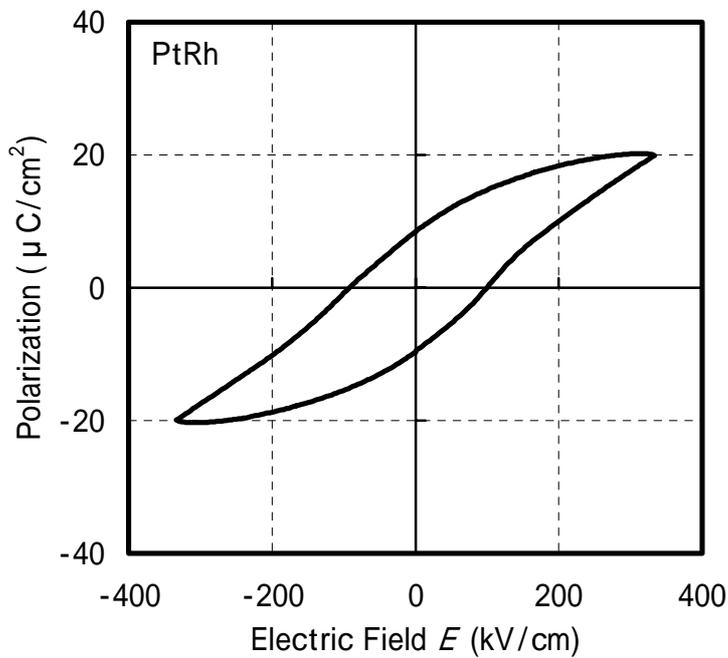
4.6.3 合金電極上の PZT 薄膜の電気特性

図 4.17 に各合金電極を使用した強誘電体キャパシタの P - E ヒステリシス特性を示す。

貴金属同士の合金である図 4.17(b) の PtRh、図 4.17(c) の PtIr を電極に使用した強誘電体キャパシタは、図 4.17(a) の Pt 電極と比べると残留分極値が小さく、ヒステリシスループはやや潰れた形状になっていた。これは、4.4.3 節で議論した PtRh、PtIr 合金薄膜の X 線回折プロファイルのピークシフトと関係があると考えられる。合金化により Pt と比べて Pt(111) に相当するピークが高角側にシフトしており、そのシフト量は Ir、Rh の順に大きかった。つまり電極の合金化による格子定数の変化が、電極上に形成される PZT の格子定数との不整合を大きくし、PZT の結晶性を悪くしたために、残留分極値が小さくなったと推察できる。図 4.17(d) の PtMo は、残留分極値が小さく、強誘電体キャパシタで使えるような分極特性を示さなかった。この結果と図 4.16(b) の X 線回折プロファイルの結果を併せて判断すると、電極と強誘電体界面に何か反応層のようなものが形成され強誘電体キャパシタに十分な電圧がかからず、分極しない状態になったと考えられる。図 4.17(e) の PtNb と図 4.17(f) の強化白金は良好なヒステリシスを示していた。

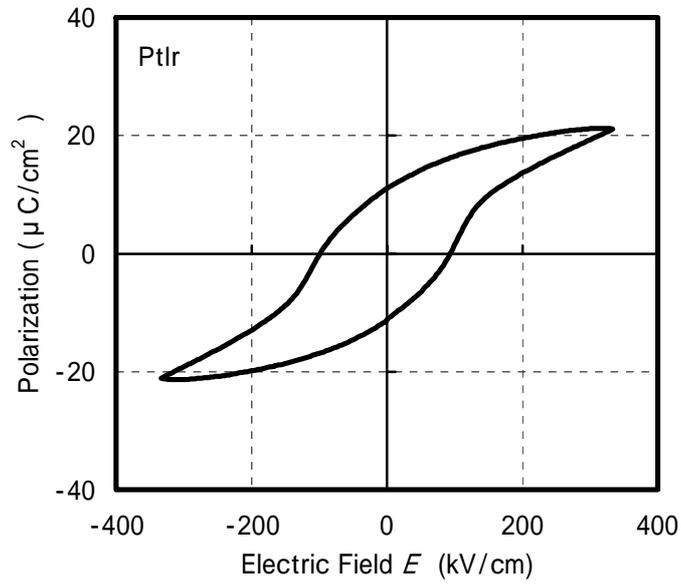


(a) Pt/PZT/Ptキャパシタ $2Pr = 27.0 \mu\text{C}/\text{cm}^2$

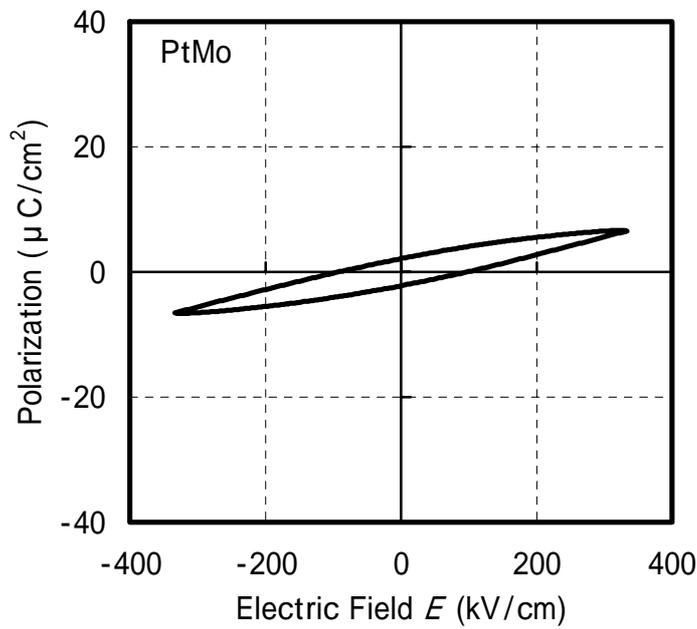


(b) PtRh/PZT/PtRhキャパシタ $2Pr = 18.0 \mu\text{C}/\text{cm}^2$

図 4.17 合金電極を使用したキャパシタの P - E ヒステリシス特性

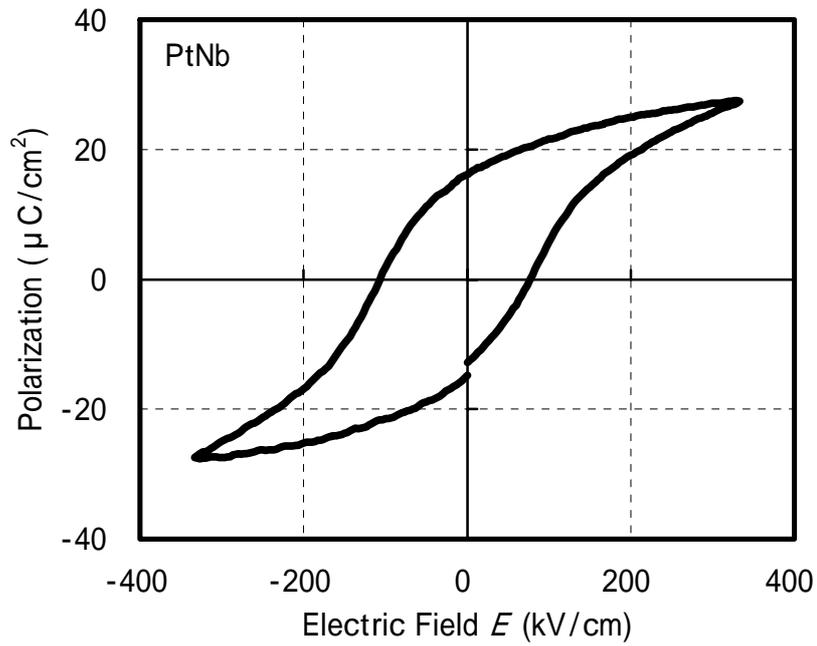


(c) PtIr/PZT/PtIrキャパシタ $2Pr = 22.1 \mu C/cm^2$

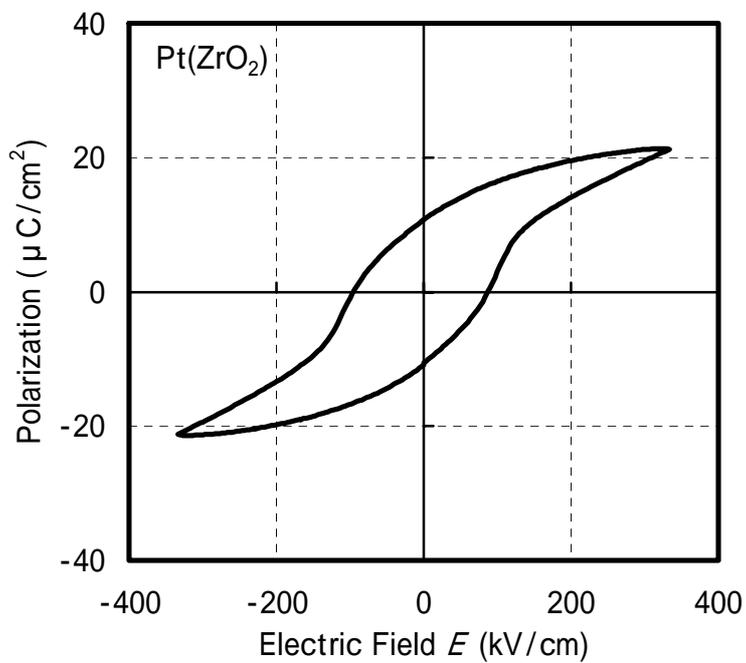


(d) PtMo/PZT/PtMoキャパシタ $2Pr = 4.2 \mu C/cm^2$

図 4.17 合金電極を使用したキャパシタの P - E ヒステリシス特性



(e) PtNb/PZT/PtNbキャパシタ $2Pr = 28.9 \mu C/cm^2$



(f) 強化白金/PZT/強化白金キャパシタ $2Pr = 21.4 \mu C/cm^2$

図 4.17 合金電極を使用したキャパシタの P - E ヒステリシス特性

4.7 まとめ

本章では、Ptを主元素に、合金種として前半では白金族の金属からIrとRhを、後半では貴金属以外の高融点金属からV、Ta、Nb、Zr、Mo、Niおよび酸化物のZrO₂を選び、合金電極を試作した。各合金電極の評価の結果をまとめると以下の通りになる。

PtIrやPtRhは、Ptと比べて再結晶温度が高くなり、耐熱性が向上すると考えられるが、熱処理を行うとIrやRhの酸化、体積膨張のために、表面モフォロジが劣化してしまう。反応性スパッタリングにてIrを成膜段階から酸化させたところ、熱処理中にO₂を放出してしまい、モフォロジはかえって劣化してしまった。

PtNiは、強誘電体の結晶化熱処理を模した大気熱処理により電気伝導性が低下し、電極としての使用に耐えられず、電極の結晶性も悪く、良好な強誘電体キャパシタを得ることは出来なかった。

PtMoは、熱処理によりヒロックが発生することと、ランダム配向になることが確認された。PZTキャパシタまで作製したが、ヒステリシスループは潰れており、実用に耐え得る強誘電性は得られなかった。PZTと電極の間に何か反応層のようなものが出来て、PZTに十分な電圧がかからないためと思われる。

PtTaは、大気中の熱処理により大きなヒロックが多数発生し、モフォロジが劣化した。強誘電体の結晶化プロセスでヒロックが発生すると、強誘電体薄膜にクラックを発生させる恐れがあり、電極としては適さない。また、仮に強誘電体薄膜の形成が出来たとしても、将来の高集積化においては不利な要因となる。電極の結晶性がPt(111)優先配向にならず、PZT薄膜を形成しても、良好なヒステリシスループは得られなかった。

PtZrも、PtTa同様のヒロックが観察された。電極の結晶性が良く、ヒステリシスループは良好であった。

PtVは、電極表面に不均一な組織が観察された。この不均一組織について、X線回折では特に情報は得られなかったが、電極として使うには問題がある。PZTを成膜して、電気特性を測定したが、良好なヒステリシスは得られなかった。

PtNbは、ヒロックの発生がごく僅かに観察されたが、TaやZrよりはるかに

小さかった。今回製作した電極の中では、SEM 写真や X 線回折の結果より、最も耐熱性の高い電極材料と判断できた。PZT を成膜し、ヒステリシスループを測定したところ、良好なヒステリシス特性を得ることが出来た。PtNb 合金については、次章にて詳細な測定と、まとめを行う。

強化白金は、僅かではあるが再結晶による結晶粒の粗大化が認められた。これは、ターゲット材に含まれていた酸化物が、一旦分解してしまったからだと考えられる。Pt に加えられる量が 0.1% 以下と少ないこともあり、PtZr 合金と比べて合金化の影響が少なく、ほとんど Pt と変わらない性質を示した。

本章で得られた合金電極に関する知見をまとめる。

1. 純 Pt 電極は、大気中 650 の熱処理で容易に再結晶し、表面のモフォロジが劣化する。
2. 電極の合金化により、薄膜の再結晶化を抑えることが出来る。しかし、熱処理のときに O_2 が合金種に作用し、膜のモフォロジーは悪化する。強化白金や、PtNb 合金はモフォロジーの悪化が少なかった。
3. 合金種を成膜時に酸化させたところ、一度は平坦な膜が得られるが、熱処理時に過剰 O_2 を放出して空洞が出来、かえって表面モフォロジーを劣化させていた。
4. 最も良好な特性であった PtNb 合金電極を詳細に解析し、熱処理による表面モフォロジの変化が Pt より少なく、抵抗率は Pt の 2 倍程度で、強誘電体キャパシタ用の電極として十分使用できる材料であることが確認できた。

貴金属と卑金属の合金で、良好な耐熱性、ヒステリシスの特性を得られる材料が見つかったため、実際のデバイス製造時のコストに配慮し、貴金属+卑金属に集中して以後の研究を進める。

参考文献

- (1) 本郷成人監修, 「貴金属の科学 応用編」, (2002), 田中貴金属工業株式会社
- (2) 横山亨, 「図解合金状態図読本」, オーム社, (1974)
- (3) R. E. Vines, E. M. Wise, “Platinum Metals and their Alloys.”, (1941)
- (4) 三浦憲司、福富洋志、小野寺秀博、「合金状態図」, オーム社, (2003)
- (5) Yoshio Abe, Midori Kawamura and Katsuyaka Sasaki, “Preparation of PtO and γ -PtO₂ Thin Films by Reactive Sputtering and their Electrical Properties”, Jpn. J. Appl. Phys., 38, Part1, 4A, (1999) pp.2092-2096
- (6) Yoshio Abe, Kiyohiko Kato, Midori Kawamura and Katsutaka Sasaki, “Electrical Properties of Amorphous Rh Oxide Thin Films Prepared by Reactive Sputtering”, Jpn J Appl. Phys., 39, Part1, 1, (2000) pp.245-247
- (8) Soon Yong Kweon, Si Kyung Choi, Seung Jin Yeom and Jae Sung Roh, “Platinum Hillocks in Pt/Ti Film Stacks Deposited on Thermally Oxidized Si Substrate”, Jpn J Appl. Phys., 40, Part1, 10, (2001), pp.5850-5855
- (9) Won Woong Jung, Si Kyung Choi, Soon Yong Kweon and Seung Jin Yeom, “Platinum(100) hillock growth in a Pt/Ti electrode stack for ferroelectric random access memory”, Appl. Phys. Lett., 83, (11), (2003), pp.2160-6162

第5章 強化白金と PtNb 合金薄膜電極の耐熱性と PZT キャパシタへの適用

5.1 はじめに

第4章での検討により、強誘電体キャパシタ用の電極材料として、強化白金と PtNb9 合金(以下 PtNb と表記する)が有望であることがわかった。本章では特に PtNb 合金や強化白金電極の熱処理に伴う構造や特性の変化を詳細に調べるとともに、それを用いた PZT キャパシタの諸特性について、Pt 電極の場合と比較しながら議論し、高集積 FeRAM 用の電極材料としての可能性を検討した。

スタック構造を持つ強誘電体キャパシタを実現するためには、下部電極から電極直下にあるプラグへの導通を確実に行わなければならない⁽¹⁾。このためには強誘電体キャパシタの製造プロセス中にプラグを酸化させてはならない。PtNb 合金薄膜に O₂ バリアとしての性質があれば、PtNb 合金をスタック構造の強誘電体キャパシタ用の電極として利用できるようになる。よって、本章の後半で PtNb 合金薄膜の O₂ 透過性について議論する。

5.2 実験方法

6 インチの Si(100) 基板上に熱酸化膜 200 nm 形成したウエハを用意した。この基板に、Pt、強化白金および PtNb 合金薄膜電極をスパッタリング法により作製した。Ti 密着層を含めた成膜条件は、表 4.1 と 4.7 にすでに示してある。成膜を終えた基板を 15 mm × 15 mm の大きさに切り出し、各実験に供した。この電極薄膜の熱的安定性をより詳細に調べるために基板を大気中で 250 から 650 まで 50 ごとに熱処理を行った。熱処理後の電極について、XRD による構造解析、四端子法による抵抗率測定を行った。また、AFM を用いて電極表面の平均粗さを調べた。

電極上に、CSD 法で PZT の成膜を行った。CSD の前駆体は、2-ethylhexanoate を基材とする混合溶液で、基板にはスピコートを用いて塗布し、乾燥、仮焼成、焼成した。Pb,Zr,Ti のモル比は 110/40/60 のものを使用した。PZT の成膜プロセスを図 2.6 に示す。焼成には急速加熱炉(ULVAC 理工製、MILA-1100)を使用し、室温から 650 までの昇温時間を 3 分とし、その後 30 分間保持した。

作製した PZT の表面状態を、FE-SEM により観察した。PZT の結晶化完了後に上部電極を形成した。上部電極は、メタルマスクを介して直径 0.1 mm(S)、0.2 mm(M)、0.4 mm(L)の丸型に形成した。上部電極の成膜条件、組成は下部電極と同一とした。上部電極形成後に、回復アニールを 650 °C、10 分間行い、強誘電体キャパシタとした。

キャパシタのリーク電流を、強誘電体テスタ (Radiant Technologies 社製、RT-6000)にて測定した。強誘電体キャパシタの $P-E$ ヒステリシス特性、疲労特性を強誘電体テスタ (Aixacct 社製、TF-2000)にて測定した。

PtNb 合金薄膜の酸素透過性を調べるために、図 5.1 に示すような構造の試料を作製した。試料を大気中 400 ~ 700 °C で 10 分間熱処理した後、上部電極と下部電極の間のコンタクト抵抗をデジタルマルチメータ(アドバンテスト製、R6552)にて測定した。

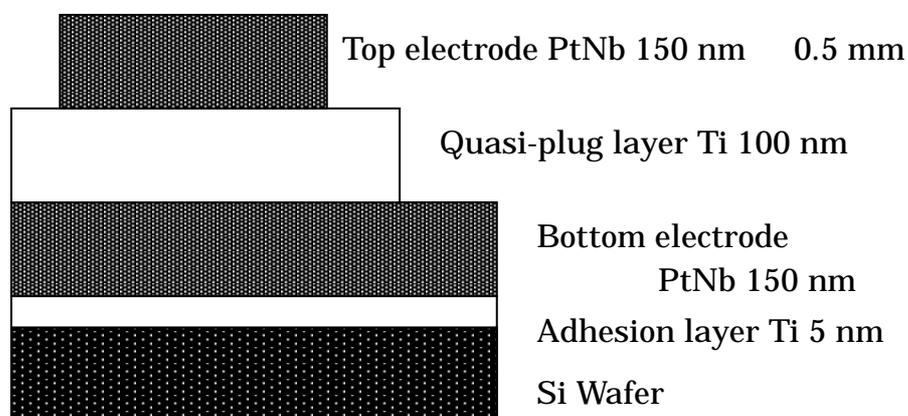


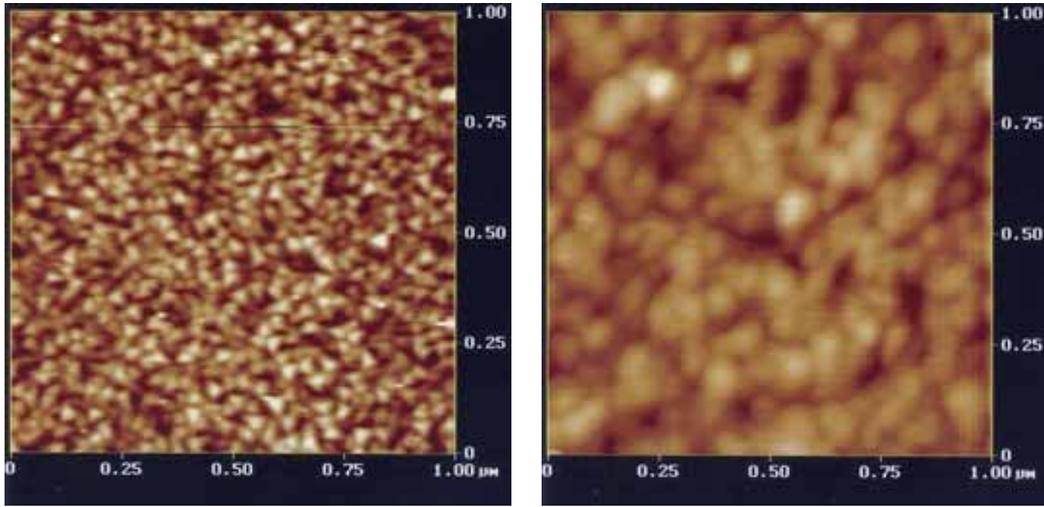
図 5.1 PtNb 薄膜の酸素透過実験に使用した試料の断面構造

5.3 結果

5.3.1 強化白金を使用した電極の耐熱性と PZT キャパシタの特性

図 5.2 は、強化白金をターゲットとして薄膜を作製し、大気中 650 °C で 30 分間の熱処理を行った前後の表面モフォロジーの変化を AFM にて測定したものである。再結晶による結晶粒の粗大化が発生している。スパッタリングにおいて、ターゲットからたたき出された原子は、その高い放電エネルギーのために、一旦原子レベルにまで分解される。そのため、膜中ではターゲット同様の酸化物微粒子の形態では存在せず、むしろ PtZr 合金のような振る舞いをしていると推察される。さらに、本ターゲット中の ZrO_2 は、0.1% 以下と他の合金種と比べて極めて少ない添加量であり、合金添加物としては大きく作用しなかったと考えられる。

図 5.3 は、強化白金薄膜電極上を使用した PZT キャパシタの分極疲労特性である。分極疲労は、Pt 電極を使用した強誘電体キャパシタと比べ、多少の差はあるものの、大きな改善傾向は見られず、ほぼ Pt 電極と同等の性能であったと結論する。



(a) 熱処理前 $Ra=1.54$ nm (b) 大気中 650 で 30 分 $Ra=0.85$ nm

図 5.2 強化白金ターゲットからスパッタ成膜した薄膜の
表面モフォロジの熱処理依存性 (AFM)

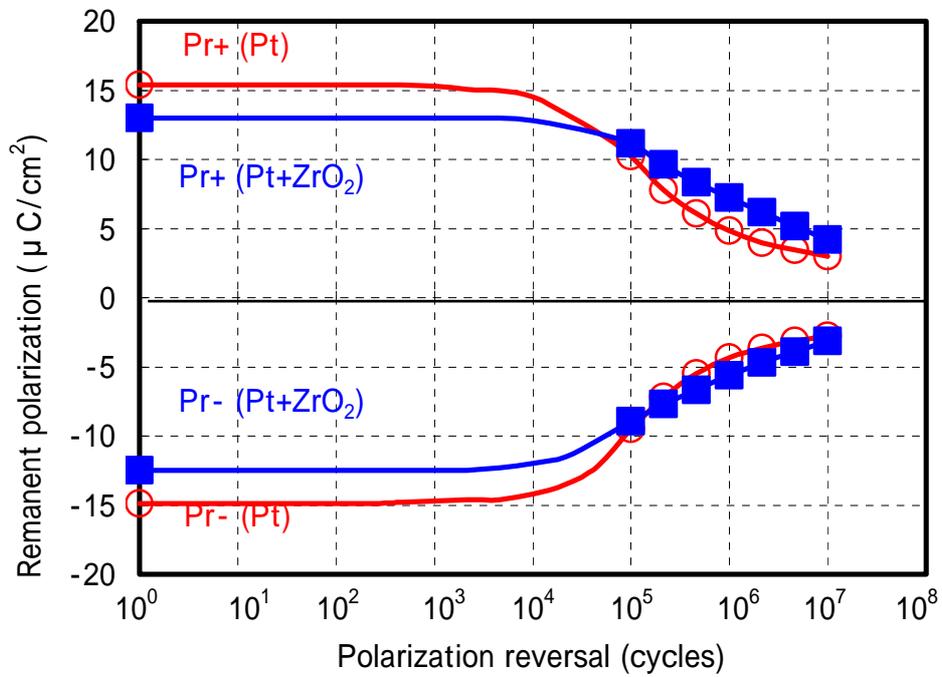


図 5.3 強化白金、Pt 電極を用いた PZT キャパシタの分極疲労特性

5.3.2 PtNb 合金薄膜電極の耐熱性

図 5.4 は、大気中で 250 から 650 まで 50 ごとに 30 分間熱処理した Pt 薄膜と PtNb 合金薄膜について、Pt(111)および PtNb(111)面に注目して X 線回折プロファイル測定を行った結果である。両者とも、ピーク位置は、熱処理温度の上昇とともに高角度側に移動している。

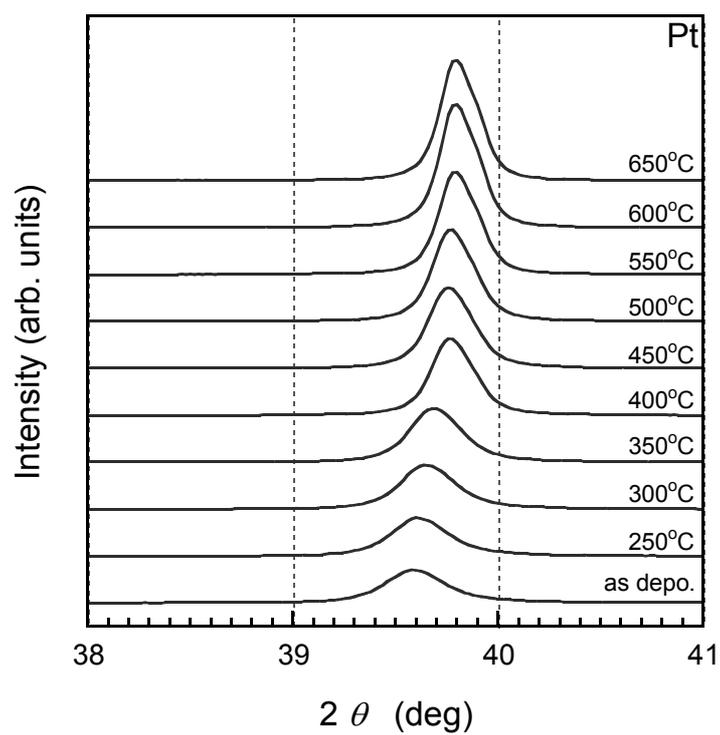
図 5.5 は、図 5.4 のピーク位置から算出した、Pt(111)とPtNb(111)の面間隔 d を表している。Ptの成膜直後の面間隔は 2.275 で、300 あたりから狭くなり、500 を超えるとほぼ一定の 2.263 になった。このことは、成膜直後の Pt 薄膜が基板から弱い圧縮応力を受けており、500 以上の熱処理により圧縮応力から開放されることを意味している。Matsuiらは、TiN上のPt薄膜について、110 以下で成膜すると圧縮応力、110 以上で成膜すると引っ張り応力が働くと報告している⁽²⁾。今回、Ti上のPt薄膜の成膜を 200 で実施しているが、圧縮応力が観察されており、圧縮から引っ張りに変わる変位点はもう少し高い温度になると予想される。PtNb合金薄膜の成膜直後の面間隔は、2.283 で、Pt薄膜の面間隔よりも広い。これは、NbがPt中に固溶して合金となっていることを示している。Ptと同様、熱処理温度を高くすると面間隔は狭くなった。600 以上では、Ptとほぼ同じ値となった。これは、NbがPtの結晶粒界に析出したためと思われる。

図 5.6 は、Pt 薄膜と PtNb 合金薄膜を大気中で熱処理し、表面モフォロジーの変化を AFM にて観察したものである。Pt 薄膜は、450 までの熱処理では表面モフォロジーの変化は認められなかったが、550 近辺から図 5.6-(e)のように再結晶が始まり、650 では図 5.6-(f)のように巨大な結晶粒に成長した。これに対して、PtNb 合金薄膜は、図 5.6-(h~l)のように 650 まで結晶粒の成長は認められなかった。これは Pt の粒界に析出した Nb 原子が Pt の再結晶と粒成長を抑制したためと思われる。

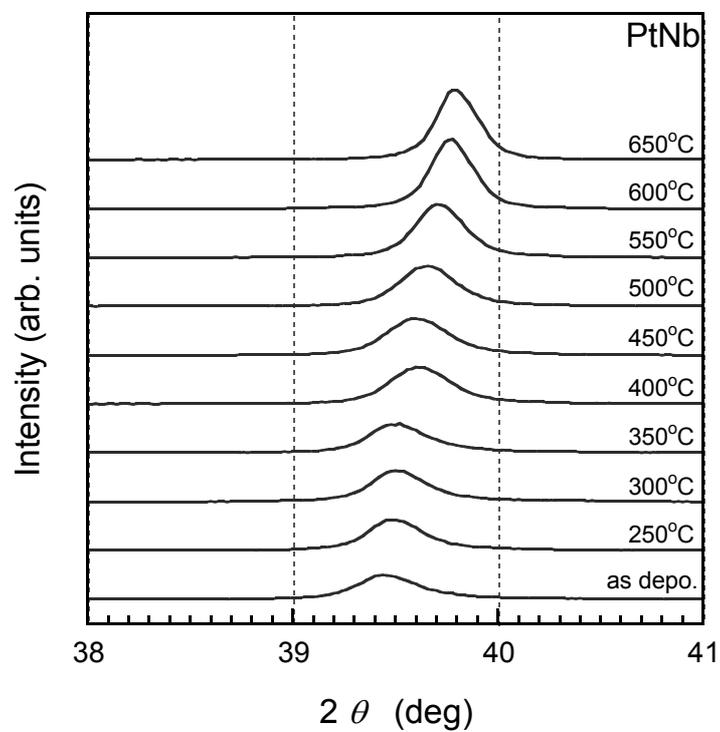
図 5.7 は、これら熱処理後の薄膜の表面粗さを測定したものである。Pt 薄膜は 550 まで徐々に表面粗さが小さくなってゆくが、結晶粒の成長があり 650 では再び粗さが大きくなっている。これに対し、PtNb 合金薄膜の成膜直後の表

面粗さは Pt 薄膜よりも小さく平滑な表面をしているが、熱処理温度とともに徐々に粗くなる。表面モフォロジーが劣化しているように見えるのは、結晶粒が成長しているのではなく、膜の部分的な隆起によるものである。しかし、隆起が発生しても平坦性は Pt よりも良好で、問題は無いと考える。

図 5.8 は、Pt 薄膜と PtNb 合金薄膜の抵抗率の熱処理温度依存性を示したものである。成膜直後に Pt と PtNb それぞれ $20 \mu \text{ cm}$ と $41 \mu \text{ cm}$ であった抵抗率は、熱処理温度の上昇とともに低くなり、 650 の熱処理で $15 \mu \text{ cm}$ と $30 \mu \text{ cm}$ まで低下した。この抵抗率の低下は、4.4.2 でも述べたとおり金属では一般に見られる現象ある⁽³⁾。 650 の熱処理で、Pt 結晶粒界に析出した Nb の酸化が心配されたが、抵抗率から判断して電極としての使用には問題がないと判断した。



(a) Pt 電極薄膜



(b) PtNb 合金薄膜

図 5.4 X 線回折プロファイル熱処理温度による Pt, PtNb(111)ピークの変化

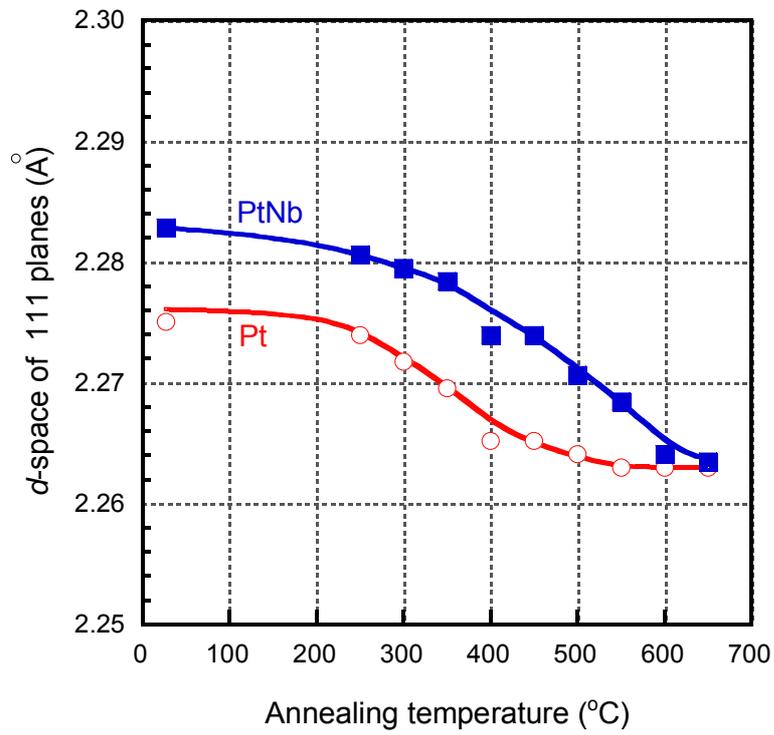
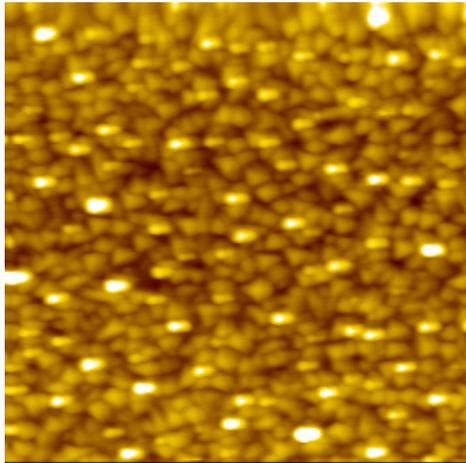
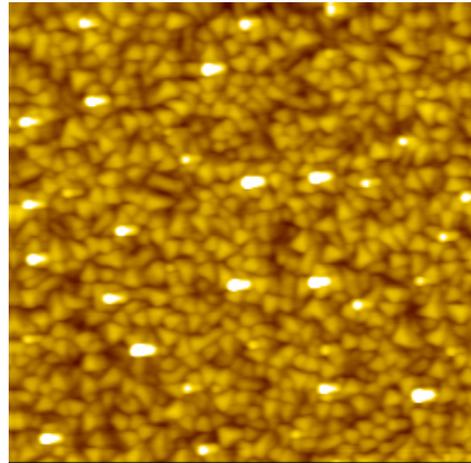


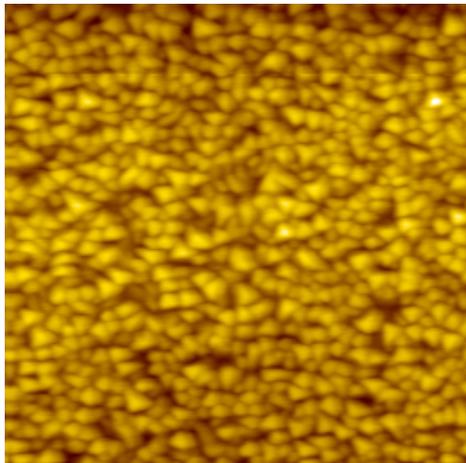
図 5.5 熱処理温度による Pt, PtNb(111)面間隔の変化



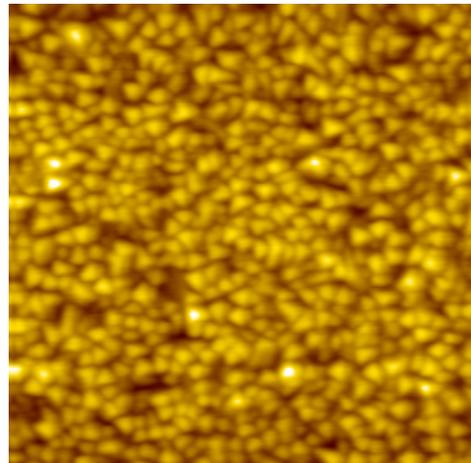
(a) 成膜直後



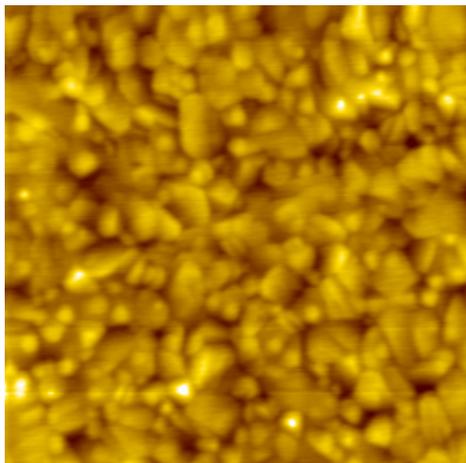
(b) 250 熱処理



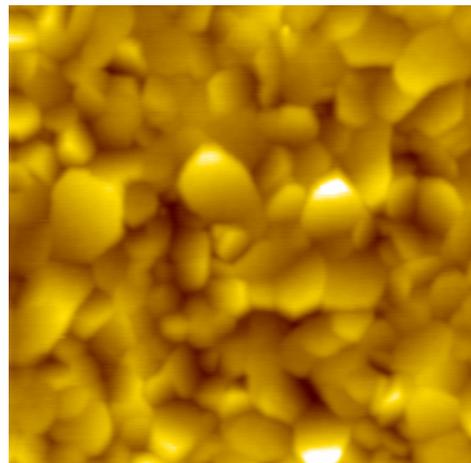
(c) 350 熱処理



(d) 450 熱処理



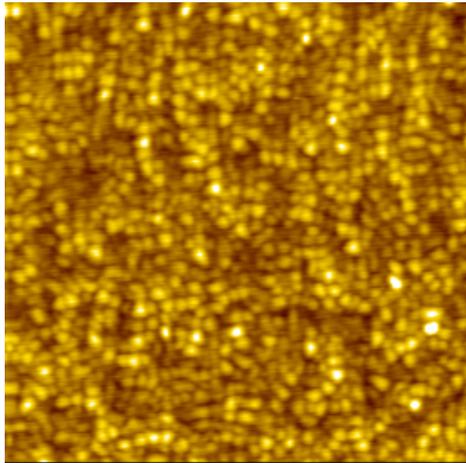
(e) 550 熱処理



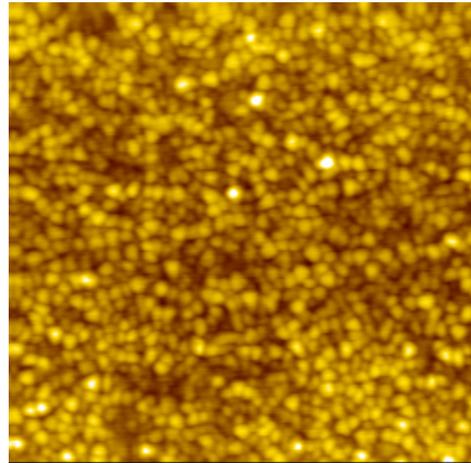
(f) 650 熱処理

図 5.6 表面モフォロジーの熱処理による変化 Pt 薄膜

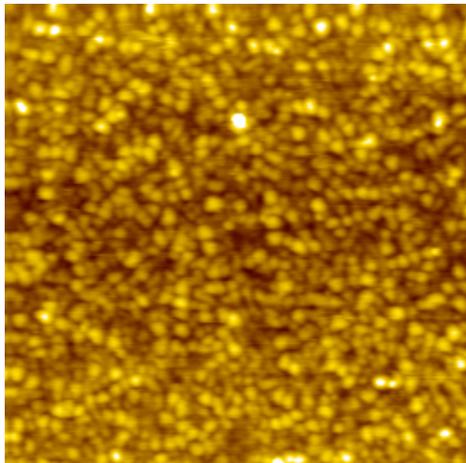
—
200nm



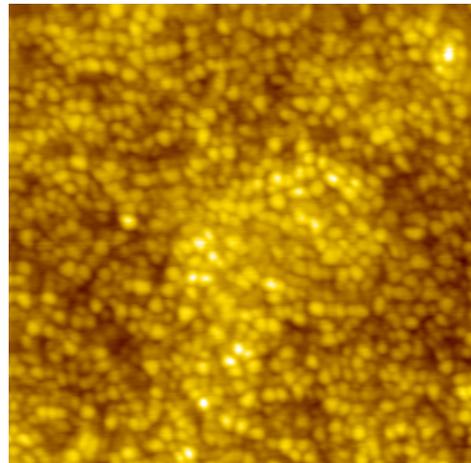
(g) 成膜直後



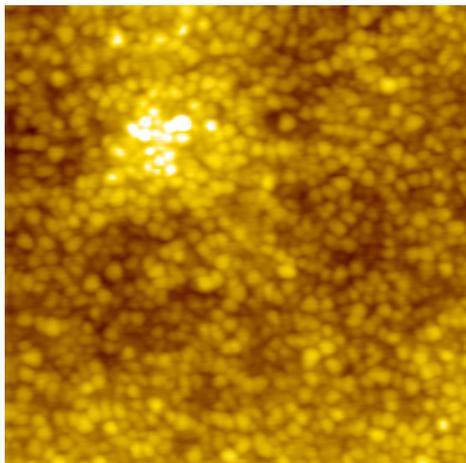
(h) 250 熱処理



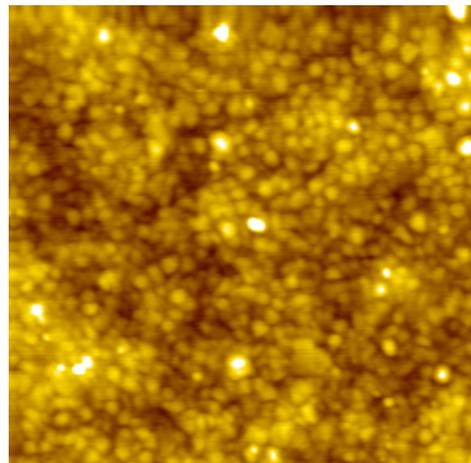
(i) 350 熱処理



(j) 450 熱処理



(k) 550 熱処理



(l) 650 熱処理

200nm

図 5.6 表面モフォロジーの熱処理による変化 PtNb 合金薄膜

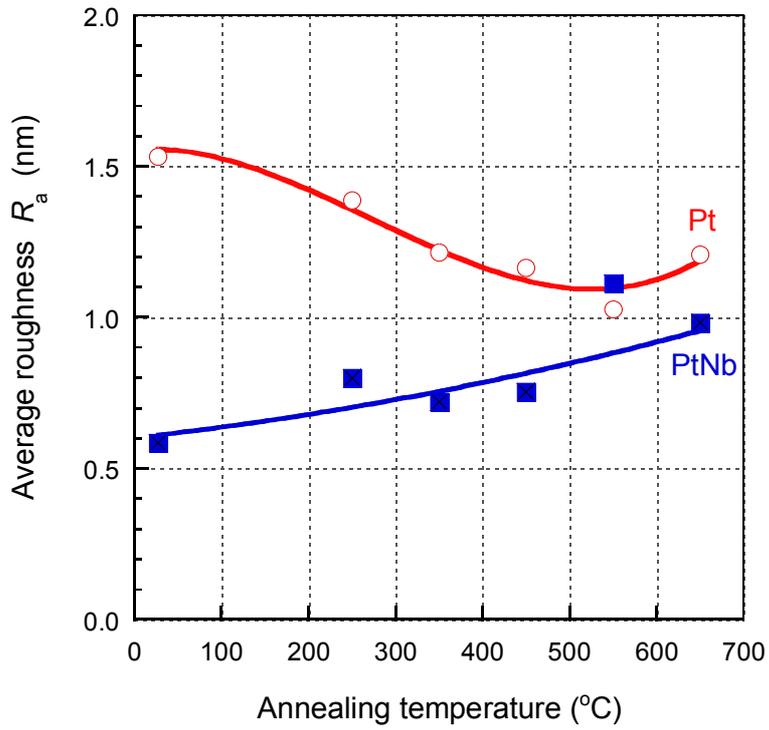


図 5.7 熱処理による Pt, PtNb 薄膜表面平均粗さの変化

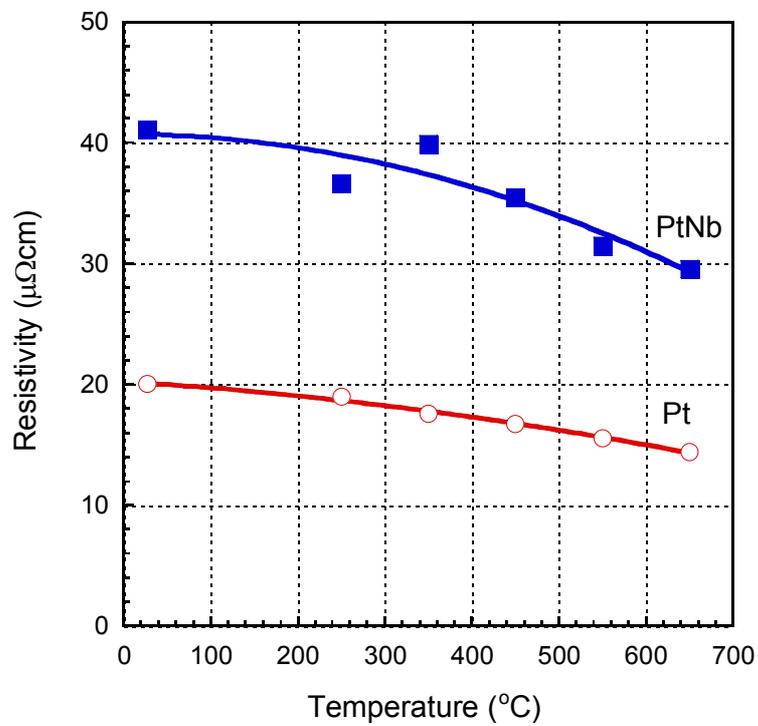


図 5.8 熱処理による Pt, PtNb 薄膜の抵抗率の変化

5.3.3 PtNb 合金薄膜電極を使用した PZT キャパシタの特性

Pt, PtNb 電極上に、CSD 法を用いて 300 nm の厚さの PZT 薄膜を形成した。図 5.9 は作製した PZT 薄膜の X 線回折のプロファイルである。いずれもランダム配向の PZT 結晶が得られている。

図 5.10 は、PZT の表面モフォロジーを FE-SEM にて観察したものである。表面モフォロジーには、電極による顕著な違いが見られた。Pt 電極上の PZT 表面は、図 5.10-(a)に見られるように細かい結晶粒の集合体で、ところどころに穴が見られる。一方、PtNb 電極上の PZT には穴が見られず、図 5.10-(b)のような板状の結晶組織が得られた。図 5.11 は、作製した PZT キャパシタを劈開し、断面を SEM 観察したものである。PZT の結晶組織は深さ方向においても均一になっていることが確認できた。

図 5.12 は、PZTキャパシタの P - V ヒステリシスループである。測定電圧を 10V とした時の残留分極値 $2P_r$ は、Pt電極の場合が $26.4 \mu\text{C}/\text{cm}^2$ 、PtNb合金電極で $30.6 \mu\text{C}/\text{cm}^2$ となっていた。これによると、PtNb合金電極のPZTの残留分極値が大きく見えるが、これはばらつきの範囲内と考えている。PtNb合金電極では、ヒステリシスが負側にシフトしている。これは、上部電極PtNb/PZT界面と、PZT/下部電極PtNb界面に差があるためと考えられる。図 5.13 は同じキャパシタのリーク電流を示すものである。正バイアスのリーク電流は、Pt電極を用いた方が、PtNb電極よりも小さい。このことは、下部のPt電極からPZTへの電荷注入がPtNb電極よりも小さいことを意味する。Nbの仕事関数は 4.2 eV であり、Ptの 5.3eV よりも低い⁽⁴⁾。そのため、PtNb/PZT界面のバリア障壁がPt/PZTよりも低くなる。これが、Pt電極を使用した方が、リーク電流が低くなる原因ではないかと推察した。負バイアスについても、同じ傾向が得られると考えられるが、実際にはリーク電流には殆ど差が見られなかった。これは、上部電極とPZTの界面は、PZT表面が結晶成長により下部電極との界面よりも粗い界面となっており、リーク電流はその形状に支配されているためと考えられる。

PZT キャパシタの分極疲労特性は、図 5.14(a)に示すように PtNb 電極を使用することで 2 桁程度改善された。

図 5.15 は、PZTキャパシタにおける元素のデプスプロファイルを測定し、Pt, Pb, O₂を抽出したものである。測定には走査型オージェ電子分光装置(Auger Electron Spectroscopy : AES, パーキンエルマー社製Model4300)を使用した。電極とPZTの界面におけるPbの濃度勾配を比較すると、Pt電極を使用したキャパシタでは、Pbの濃度勾配が緩やかでPt中にPZT中からPbが拡散しているのがわかる。一方で、PtNb合金薄膜電極を使用したキャパシタでは、Pbの濃度勾配が急峻になっており、電極とPZT間での拡散が抑えられていることがわかる。界面におけるPbの欠損は、強誘電体の特性に大きく影響を与える⁽⁵⁾ため、合金化により拡散が抑えられていることは重要なことである。Pb欠損を抑えられたことが、分極疲労特性の改善に寄与していると考ええる。

これらの結果により、PtNb 合金電極は高い熱安定性と、Pt よりも平滑な表面が得られ、抵抗率も Pt の 2 倍程度で遜色無く、PZT キャパシタの信頼性を向上するなどの利点を持ち、強誘電体メモリ用の電極としての使用に耐えうるものであると言える。

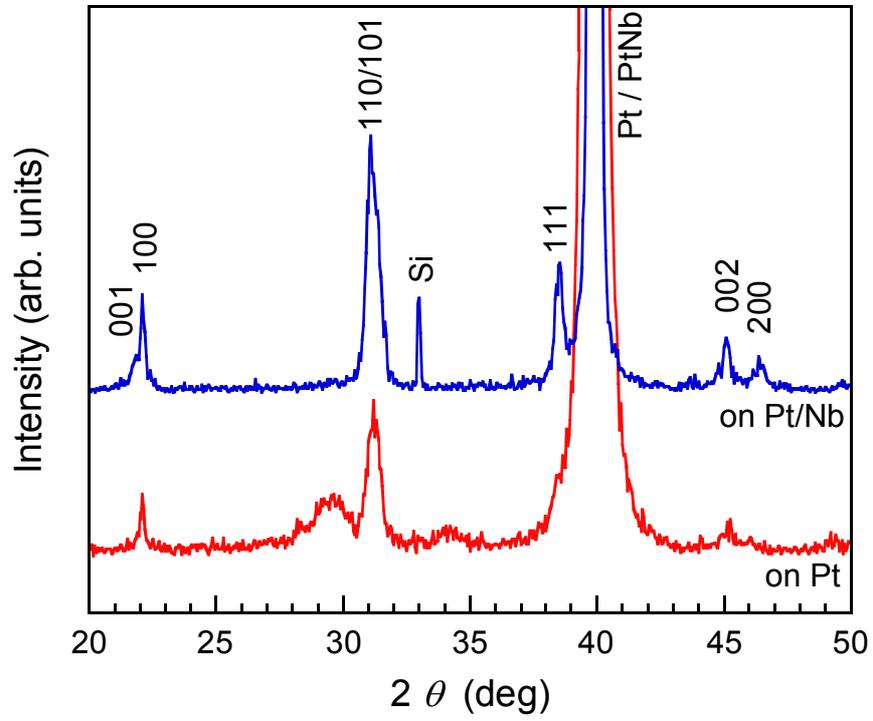
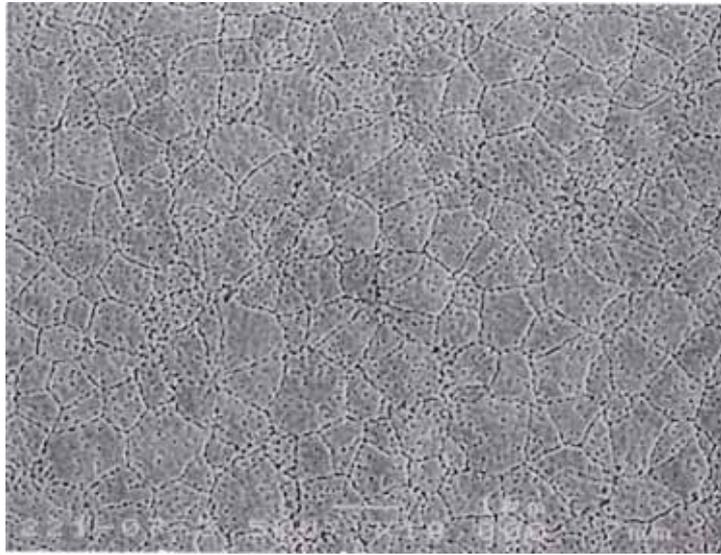


図 5.9 Pt, PtNb 電極上の PZT 薄膜の X 線回折プロファイル



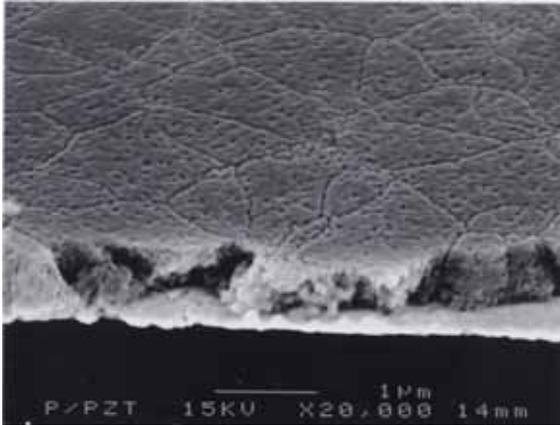
(a) PZT / Pt / Ti / SiO₂



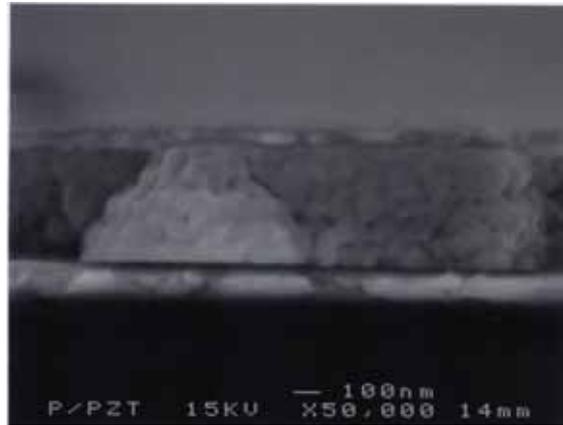
(b) PZT / PtNb / Ti / SiO₂

—
1 μm

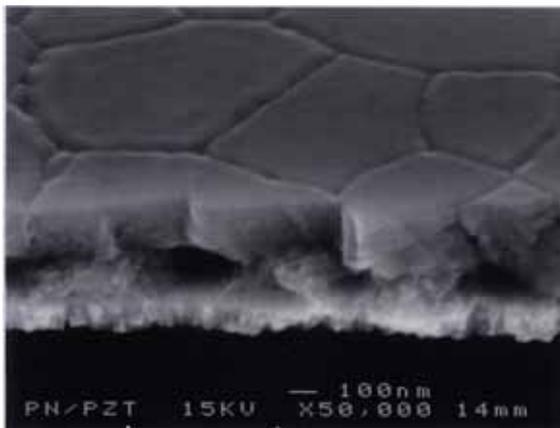
図 5.10 Pt, PtNb 電極上に形成した PZT 表面のモフォロジー



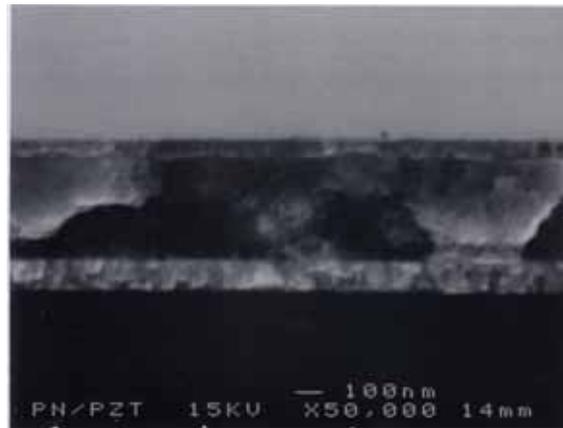
(a) PZT / Pt / Ti / SiO₂ / Si



(b) Pt / PZT / Pt / Ti / SiO₂ / Si



(c) PZT / PtNb / Ti / SiO₂ / Si



(d) PtNb / PZT / PtNb / Ti / SiO₂ / Si

100nm

図 5.11 Pt, PtNb 電極上に形成した PZT キャパシタの断面 SEM 写真

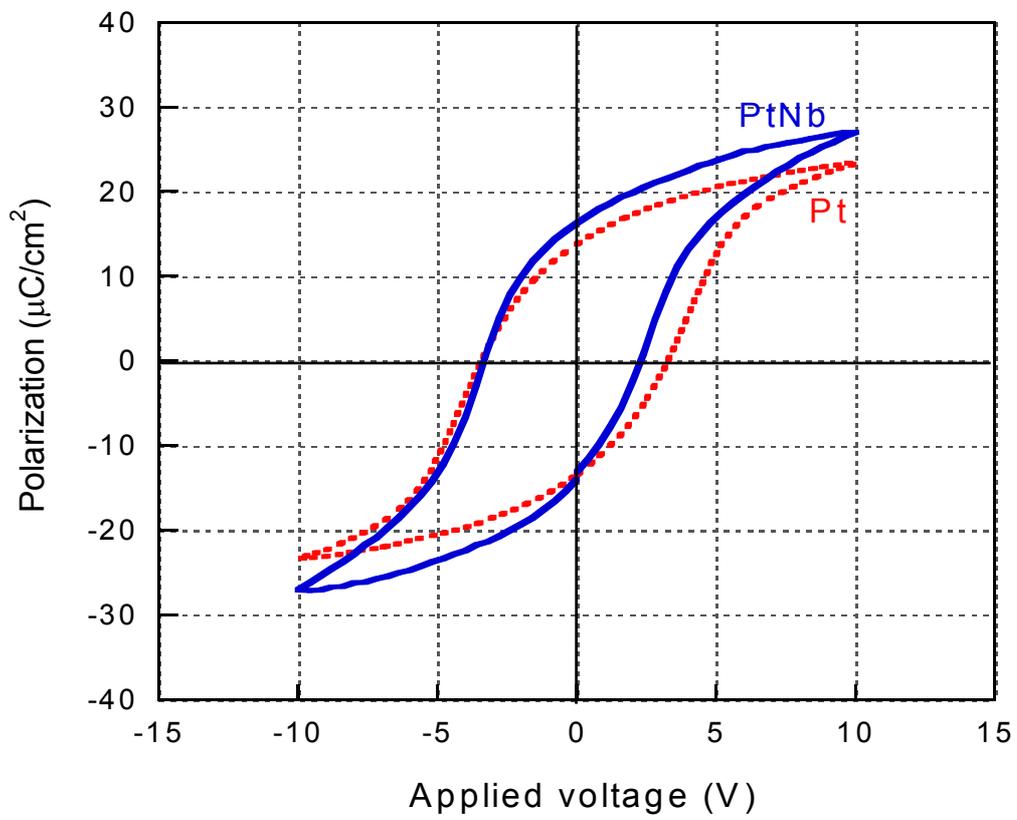


図 5.12 PZT キャパシタの P - V ヒステリシスループ

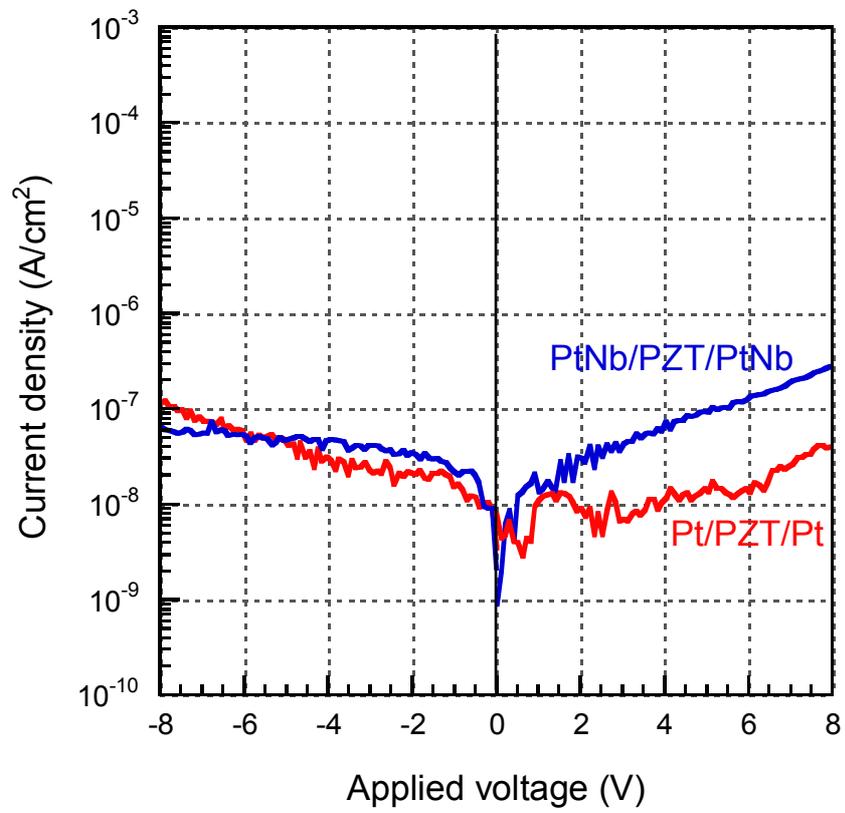


図 5.13 PZT キャパシタのリーク電流

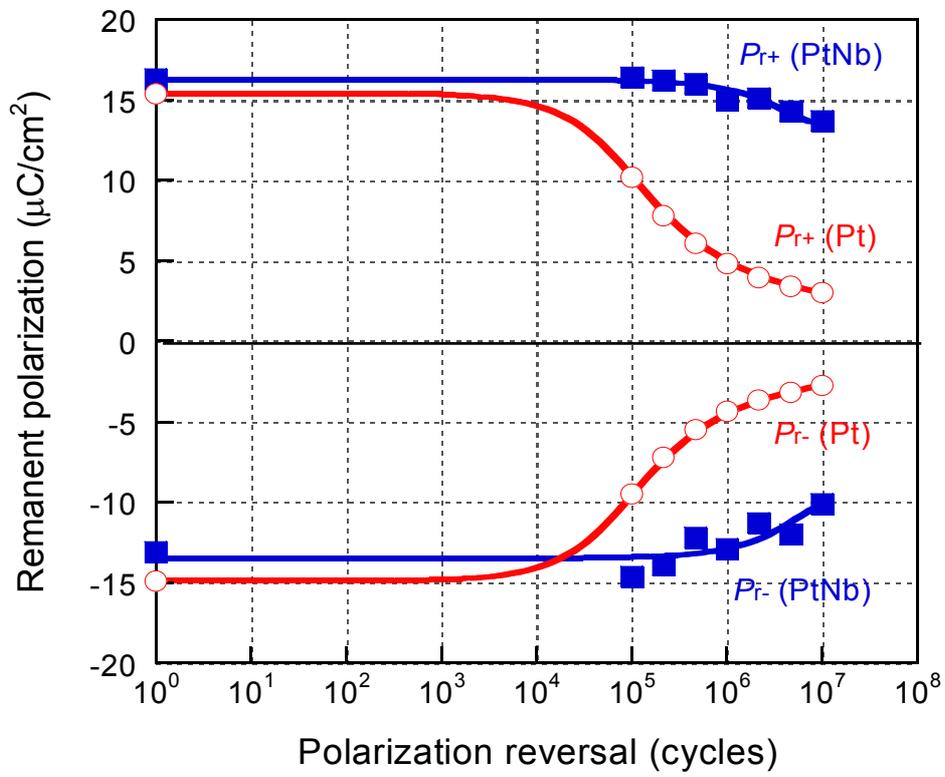


図 5.14 PZT キャパシタの分極疲労特性

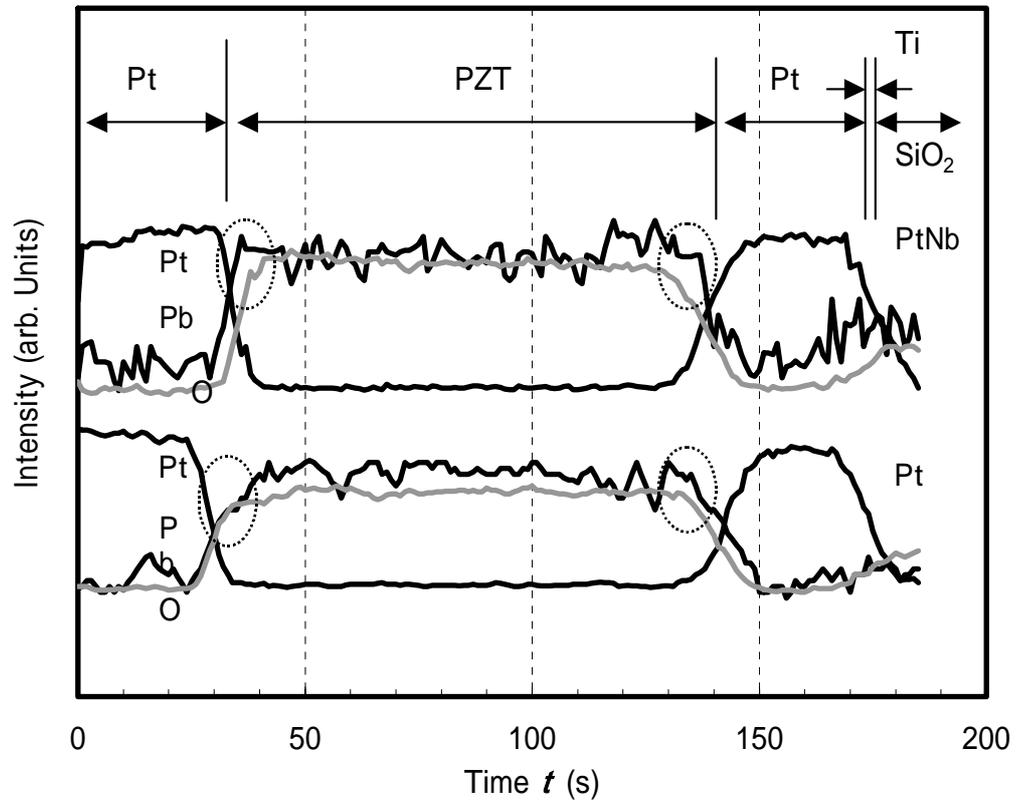


図 5.15 PZT キャパシタの AES による元素デプスプロファイル

5.3.4 PtNb合金薄膜電極のO₂透過性

図 5.16 は、厚さ 100 nmの擬似プラグ層としてのTi薄膜をPtとPtとで、および PtNb合金とPtNb合金とで挟んだ図 5.1 に示す構造の試料を作製し、大気中 400 ~ 700 °C まで 10 分間熱処理した後に、上部電極と下部電極の間の接触抵抗を測定した結果である。Pt電極を使用した試料では、600 °C を境に接触抵抗が急増した。この原因は、図 5.17(a)のように上部電極のPt中をO₂が透過し、Ti薄膜を酸化したものと考えられる。この一方で、PtNb電極を使用した試料では、650 °C までの熱処理では接触抵抗に変化は現れなかった。この結果は、以下の 2 つの可能性を示唆する。

1. PtNb薄膜にはO₂透過を抑制する効果があり、Ti薄膜の上部に形成したPtNb合金薄膜がO₂をブロックしてTi薄膜が酸化されるのを防いだために、接触抵抗が変化しなかった。一方、Pt薄膜はO₂透過性があるので、O₂は大気中での熱処理中に容易に下部のTi薄膜まで達してTi薄膜を酸化させたために、接触抵抗が上昇した。つまり、PtNb合金の性質としてO₂バリアの機能があることを示唆している。
2. Pt薄膜の再結晶化により、Pt結晶粒が粗大化して粒界の構造が単純になり、O₂が透過しやすくなった結果、Ti薄膜が酸化されて接触抵抗が増大した。PtNb薄膜は、再結晶化温度がPt薄膜と比べて高くなっているため、粒界の構造が変化せずO₂の透過性が変化しないためにTi薄膜は酸化されず、接触抵抗は変化しなかった。つまり、PtNb合金の再結晶化温度上昇のためにO₂バリアの効果が 2 次的な効果として得られたことを示唆している。

Tiを大気中で熱処理すると、約 300 °C から変色をはじめ、400 °C では酸化する。Pt薄膜が容易にO₂を透過するならば、接触抵抗は熱処理温度 300 °C 程度から変化してもおかしくないが、本実験では熱処理温度 650 °C までは大きな変化がない。一方、図 5.4 において、Pt薄膜は、再結晶により 600 °C から 650 °C で結晶粒が大幅に変化するという結果を得ており、PtNb合金という材料が酸素バリア性を持つと言うよりは、再結晶化温度が高くなり結晶粒の粗大化を抑制した 2 次的な効果としてO₂バリア性を示していると考えられる。

以上により、PtNb 合金は、スタック構造の強誘電体キャパシタにおいて、キャパシタ下部に置かれたプラグの酸化を抑える働きを示すと予想され、スタック構造の強誘電体キャパシタ用の電極として有望な材料であると結論付けることができる。

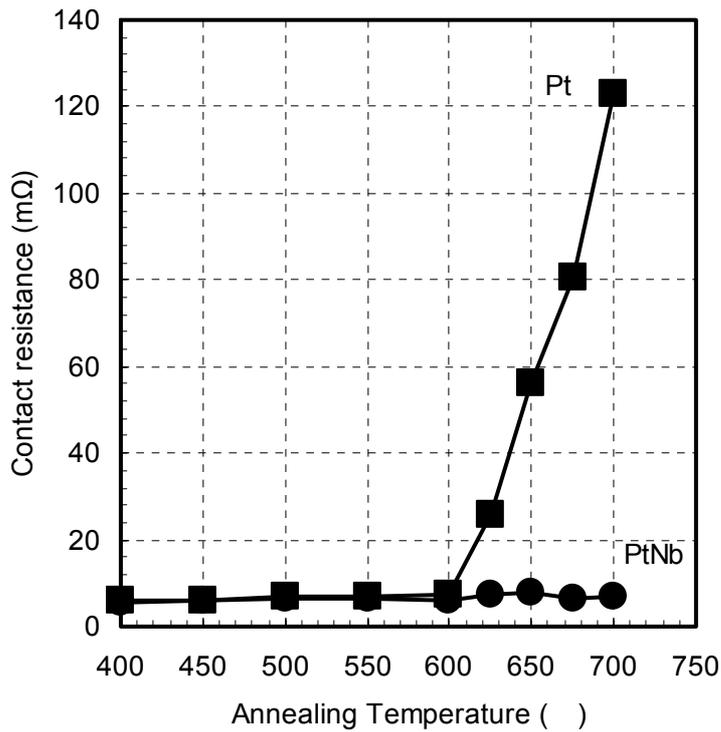
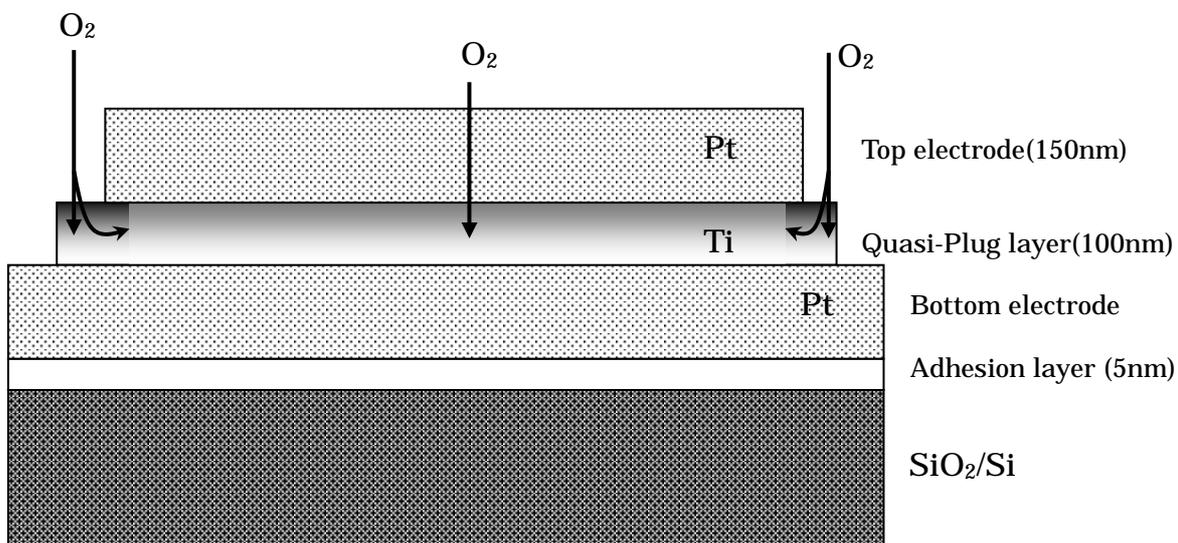
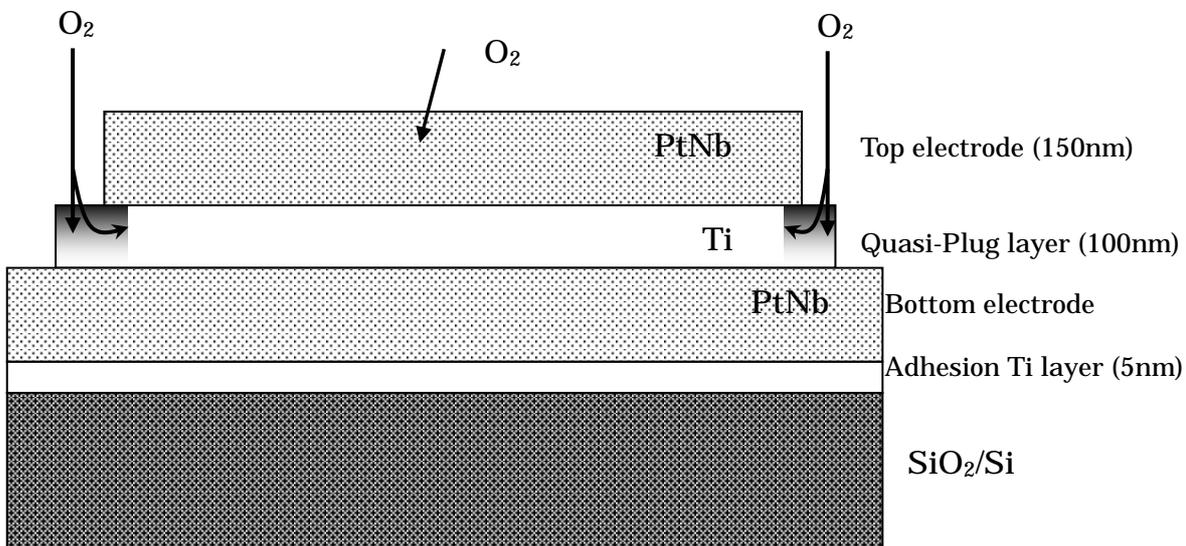


図 5.16 PtNb, Pt 電極で挟んだ Ti 擬似プラグ層のコンタクト抵抗の温度依存性



(a) Pt/Ti/Pt 構造



(b) PtNb/Ti/PtNb 構造

図 5.17 擬似 Ti プラグ層の酸化過程

5.4 まとめ

第4章における各種の合金電極の中で、最も良好な特性を示した PtNb 合金電極と、強化白金電極に関してより詳細な調査を Pt 電極と比較しながら行い、以下の知見を得るに至った。

- (1) PtNb 合金電極は、Pt 電極で発生する 550 近辺からの再結晶による結晶粒の粗大化が 650 でも発生せず、抵抗率も Pt と比べて 2 倍程度と電極として十分に使用可能な材料であることが確認できた。熱処理の影響で、膜表面が僅かに隆起するが、それでも Pt 電極よりも平滑で、耐熱性に富んだ材料であることが確認された。
- (2) PtNb 合金電極は、耐熱性に優れるのみでなく、強誘電体 PZT 薄膜からの Pb が電極中に拡散するバリアとしても働き、PZT 膜中の Pb 欠損を防ぐ働きを持つ。またその結果、強誘電体キャパシタの分極疲労を低減させる効果があることが確認された。
- (3) 強化白金をターゲットとしてスパッタリング成膜に使用して得られた薄膜は、混合されている酸化物が分解して金属に戻っていると予想され、効果は大きくない。添加量が少ないため、ほとんど Pt と同等の性能しか得られなかった。
- (4) 上記(1)の知見より、PtNb合金電極は熱処理による再結晶化が抑えられている。電極が再結晶すると、結晶粒が粗大化し、結晶粒界の構造が単純になるので、 O_2 が透過しやすくなる。PtNb合金電極では熱処理による結晶粒の粗大化が少ないので、透過できる O_2 の量が少なくなる。ゆえに、耐熱性向上による、 O_2 バリア効果が期待できるため、スタック構造の強誘電体キャパシタ用の電極として有望な電極材料であることが分かった。

参考文献

- (1) Bum-Ki Moon, Cay Uwe Pinnow, Keitaro Imai, Osamu Arisumi, Hiroshi Itokawa, Karl Hornik, Kaori Tsutsumi, Iwao Kunishima, Nicolas Nagel, Koji Yamakawa and Gerhard Beitel, "Optimization of sputtered-IrO₂ films for application as oxygen diffusion barrier in high density FeRAMs.", FeRAM2001, (2001), pp.128
- (2) Yuichi Matsui, Kazuyoshi Torii, Keiko Kushida, Hiroshi Miki, Yoshihisa Fujisaki, "Highly Oxidation-Resistant TiN Barrier Layers for Ferroelectric Capacitors", Jpn. J. Appl. Phys., 36, Part1, 3B, (1997) pp.1586
- (3) 横山 亨、「図解合金状態図読本」, (1974)、オーム社
- (4) 日本金属学会編, 「金属データブック 3rd Edition」, (1993), 丸善
- (5) 木島 健、「強誘電体メモリーの最近の動向 Pb 系および Bi 系強誘電体材料の薄膜化と配向性制御」, 表面技術, 51, 7, (2000), pp14-21

第6章 総括

6.1 本論文のまとめ

本研究の目的は、強誘電体メモリに使用される電極材料の改良である。従来の開発アプローチは、強誘電体キャパシタの特性を改善するために、発生した問題に対処するための機能膜を追加する手法が採られてきた。そのため、キャパシタの構造は複雑になり、高集積化を行う上で不利な要因を作ってしまった。本研究では、Ptをベースに何種類かの添加物を加えた合金電極を試作し、耐熱性が高く、電極だけでは達成しなかった書き換え耐性の向上を期待できる電極材料の探索する手法を採った。電極材料そのものを変更し、積層構造を廃することができれば、近い将来、高集積な立体構造の強誘電体キャパシタが求められた時に、単層の電極で対応することが出来、集積化に貢献できることになるからである。

第3章では、Si基板とPt電極との間の密着層について検討した。これは、Pt電極をSiO₂上に直接成膜すると剥離が生じるためである。前半ではTiO₂を扱った。TiO₂は、密着層として広く使われているが、密着層の結晶性が下部電極の配向性に与える影響が議論されたことは殆どなかったので詳細に検討した。成膜プロセスにより、ルチル(200)、アナターゼ(103)、無配向と3種類のTiO₂密着層を作製し、その上に形成したPt電極を評価したところ、結晶性の高いルチルTiO₂を密着層として用いることで、最も配向度が高く表面にTiO₂の染み出しのないPt薄膜が得られることが分かった。後半ではTiについて検討した。これはスタック構造においては絶縁性の密着層が使えないためである。Tiもこれまでに密着層として使用されてきたが、容易にPt表面に染み出すことが知られている。そこで、Ti層の厚さを密着層が確保できる範囲で出来る限り薄くし、Tiの染み出しを抑制することを検討した。0.5~25 nmの範囲でTi膜厚を変えて検討したところ、0.5 nmでも十分な密着性が得られたが、白金シリサイド(PtSi)の形成を抑制するため、5 nmを最適値とした。その上に形成したPt薄膜の配向性は、ルチルTiO₂の場合と比べると若干低下したが、Tiの染み出しのない良質な電極薄膜が得られたので、以後これを密着層として用いた。

第4章では、Ir、Rh、V、Zr、Ta、Mo、NbとPtの合金電極を作製し、その評価を行うことで最適な添加元素の探索を行った。併せて強化白金についても検討した。各種の合金電極に対し、強誘電体作製プロセスを模して650℃で熱処理を行ったところ、PtIr、PtRh合金電極では、合金種の酸化が生じ結晶粒が粗大化した。強化白金電極では、純Ptと同じく再結晶化が観測された。卑金属系合金では、顕著な再結晶化は見られなかったが、PtNi合金電極は、電気抵抗が大きく増加し、電極として不適切であることが分かった。PtV合金電極では、表面に結晶組織の異常が認められた。また、PtZr、PtTa合金電極では、熱応力の影響が大きくヒロックの発生が顕著であった。PtMo合金電極では、そういった不具合は見られなかったが、その上に形成した強誘電体PZT薄膜は強誘電性のヒステリシスを示さなかった。以上の結果から、PtNb合金電極が単層電極材料として今回検討した中では最も有望との結論に至った。

第5章では、PtNb合金電極について詳細な評価を行った。まず、耐熱性について検討したところ、PtNb合金電極は、熱処理によるモフォロジーの変化がPt電極と比べて少なく、抵抗率はPtの2倍程度で、強誘電体キャパシタ用の電極として十分使用できる材料であることが確認できた。さらにPtNb合金電極を使用した強誘電体キャパシタの電気特性を調べたところ、Pt電極で大きく問題となっている分極反転の疲労特性が2桁程度改善された。AESによる元素デプスプロファイルを測定したところ、PtNb合金にはPb拡散バリアの効果があることが分かった。純Ptに比べると仕事関数が小さいため、リーク電流はPtと比べて若干増加したが、実用上問題のない範囲であった。また、O₂透過性について調べたところ、下層のTi薄膜はほとんど酸化されず電気伝導性を保持していることが確認された。しかし、これはPtNb合金という材料そのものにO₂バリア性があるのではなく、合金化によって耐熱性が向上し、熱処理による結晶粒界の変化が少なくなったためにO₂が透過しにくくなったという2次的な効果であると考えられる。O₂バリアの効果があるため、PtNb合金電極がスタック構造の強誘電体キャパシタに適用可能であるとの結論に至った。

強化白金電極については、Pt電極の問題点を大きく改善する結果は得られな

かった。

以上を総合して、PtNb 合金電極が本研究の目的を満足する電極材料であると結論付けることができた。

6.2 今後の課題

本研究では、Pt電極の合金化というアプローチを取り、現状の強誘電体メモリにおける問題点に取り組んだ。合金化という、一般的にバルク領域で言われる耐熱性向上を狙ったり、PZTという酸化物との O_2 のやり取りを狙っているのだが、膜全体がうねるように変形する問題が残った。微細加工が必須のメモリにおいて、膜の変形というのは大きな問題である。変形は、膜が持つ残留応力によるものと、酸化還元などの気相との反応によるもの、または金属薄膜の中での金属の相変化によるところが大きい。少なくとも、残留応力を取り除く最適化が必要である。次に、文中でも紹介したとおり現状はスパッタリング法でキャパシタの電極が作製されているが、近い将来にMO-CVD法にシフトしてゆくのは間違いない。よって、いずれはPtNbなどの合金電極をCVDで成膜できるようにする必要がある。1Gbit以上の集積度を持つDRAM電極向けに、CVDの材料開発が活発に行われており、いずれはこれらの技術を応用しFeRAM用に転用されるであろう。

Appendix

使用した貴金属、卑金属の諸性質

各金属・金属酸化物の JCPDS による X 線回折ピーク角度

Appendix 1 使用した貴金属、卑金属の諸性質

表A.1 強誘電体メモリで使われる貴金属電極の諸性質^(1,2)

Metal	Platinum	Iridium	Rhodium	Ruthenium
Symbol	Pt	Ir	Rh	Ru
Atomic number	78	77	45	44
Atomic weight	195.1	192.2	102.9	101.1
Crystal structure	Fcc	Fcc	fcc	Hcp
Lattice constant ()	a=3.924	a=3.8389	a=3.804	a=2.706 c=4.282
Density (g/cm ³ 20)	21.37	22.56	12.44	12.06
Resistivity (10 ⁻⁸ Ωm)	10.6	5.3	4.7	7.3
Thermal conductivity (Wm ⁻¹ K ⁻¹)	72	147	150	105
Specific heat	0.0321	0.0312	0.06	0.056
Boiling point ()	3827	4527	3727	3900
Melting point ()	1768	2446	1963	2250
Thermal coefficient of expansion (10 ⁻⁶ K ⁻¹)	8.8	6.4	8.2	9.1
Atomic radius (10 ⁻¹⁰ m)	1.39	1.35	1.34	1.33
Ion radius (nm)	0.052(2+) 0.055(4+)	0.066(4+)	0.068(3+) 0.065(4+)	0.065(4+)

表A.2 貴金属酸化物の諸性質⁽³⁾

Oxide	IrO ₂	RhO ₂	RuO ₂
Crystal type	Rutile	Rutile	Rutile
L.C. ()	a=4.498/b=3.154	a=4.486/b=3.088	a=4.51/b=3.11
Resistivity (cm)	4.9 × 10 ⁻⁵	1.0 × 10 ⁻⁴	3.5 × 10 ⁻⁵

表A.3 添加元素の諸性質⁽²⁾

Metal	Vanadium	Nickel	Zirconium	Niobium	Molybdenum	Tantalum
Symbol	V	Ni	Zr	Nb	Mo	Ta
Atomic number	23	28	40	41	42	73
Atomic weight	50.94	58.69	91.22	92.90	95.94	180.95
Crystal structure	bcc	fcc	Hcp/bcc	bcc	bcc	bcc
Lattice constant ()	a=3.023	a=3.524	c=5.148 α:a=3.231 β:a=3.609	a=3.307	a=3.147	a=3.298
Density (g/cm ³ 20)	6.11	8.91	6.51	8.57	10.22	16.65
Resistivity (10 ⁻⁸ Ωm)	26	6.84	44.6	14.5	5.7	13.5
Thermal Conductivity	0.07	0.21	0.05	0.13	0.34	0.13
Specific heat	0.119	0.108	0.069	0.064	0.062	0.034
Boiling point ()	3400	2827	4377	4927	4827	5500
Melting point ()	1835	1453	1855	2520	2630	2990
Thermal coefficient of expansion (10 ⁻⁶ K ⁻¹)	8.3	13.3	5	7.2	5.1	6.5
Atomic radius (10 ⁻¹⁰ m)	1.32	1.25	1.62	1.43	1.36	1.43
Ion radius (nm)	0.065(3+) 0.061(4+) 0.04(5+)	0.078(2+)	0.087(4+)	0.074(4+) 0.069(5+)	0.068(4+) 0.065(6+)	0.068(5+)

Appendix 2 表 A.4 各金属・金属酸化物の JCPDS による X 線回折ピーク角度

表 A.4 (a) Ti (05-0682) $2\theta = 90^\circ$ まで

d	2θ	(hkl)	// l_1	d	2θ	(hkl)	// l_1
2.5570	35.06	100	30	1.2760	74.26	200	2
2.3420	38.40	002	26	1.2470	76.29	112	16
2.2440	40.15	101	100	1.2330	77.32	201	13
1.7260	53.01	102	19	1.1708	82.28	004	2
1.4750	62.96	110	17	1.1220	86.71	202	2
1.3320	70.66	103	16				

表A.4 (b) TiO₂ Rutile (34-0180) $2\theta = 90^\circ$ まで

d	2θ	(hkl)	// l_1	d	2θ	(hkl)	// l_1
3.2480	27.44	110	100	1.4524	64.06	310	6
2.4870	36.08	101	15	1.3598	69.01	301	1
2.2970	39.19	200	27	1.3464	69.79	112	1
1.6874	54.32	211	7	1.1700	82.35	321	1
1.6239	56.63	220	6	1.1482	84.26	400	1

表A.4 (c) TiO₂ Anatase (21-1272) $2\theta = 80^\circ$ まで

d	2θ	(hkl)	// l_1	d	2θ	(hkl)	// l_1
3.5200	25.28	101	100	1.4930	62.12	213	4
2.4310	36.94	103	10	1.4808	62.69	204	14
2.3780	37.80	004	20	1.3641	68.76	116	6
2.3320	38.57	112	10	1.3378	70.31	220	6
1.8920	48.05	200	35	1.2795	74.03	107	2
1.6999	53.89	105	20	1.2649	75.03	215	10
1.6665	55.06	211	20	1.2509	76.01	301	4

表 A.4 (d) Pt (04-0802)

d	2	(hkl)	// l_1	d	2	(hkl)	// l_1
2.265	39.762	(111)	100	0.9808	103.502	(400)	6
1.9161	46.241	(200)	53	0.9	117.704	(331)	22
1.3873	67.451	(220)	31	0.8773	122.799	(420)	20
1.1826	81.282	(311)	33	0.8008	148.246	(422)	29
1.1325	85.708	(222)	12				

表 A.4 (e) Rh (05-0685)

d	2	(hkl)	// l_1	d	2	(hkl)	// l_1
2.196	41.07	(111)	100	1.0979	89.11	(222)	11
1.902	47.78	(200)	50	0.9508	108.21	(400)	7
1.345	69.87	(220)	26	0.8724	123.99	(331)	20
1.1468	84.39	(311)	33	0.8504	129.85	(420)	14

表 A.4 (f) Ir (06-0598)

d	2	(hkl)	// l_1	d	2	(hkl)	// l_1
2.2170	40.66	(111)	100	0.959	106.741	(400)	10
1.9197	47.31	(200)	50	0.880	121.969	(331)	40
1.3575	69.138	(220)	40	0.858	127.559	(420)	40
1.1574	83.441	(311)	45	0.783	158.662	(422)	45
1.1082	88.061	(222)	15				

表A.4 (g) IrO₂ (15-0870)

<i>d</i>	2	(hkl)	// <i>l</i> ₁	<i>d</i>	2	(hkl)	// <i>l</i> ₁
3.178	28.052	(110)	100	1.056	93.638	(312)	10
2.528	34.712	(101)	90	1.031	96.678	(411)	8
2.2488	40.060	(200)	25	1.024	97.562	(103)	4
2.0119	45.020	(210)	<1	1.005	99.958	(420)	4
1.696	54.021	(211)	55	0.931	111.50	(213)	8
1.5903	57.938	(220)	12	0.915	114.52	(402)	4
1.5771	58.470	(002)	6	0.882	121.64	(510)	4
1.4227	65.558	(310)	12	0.879	122.18	(332)	4
1.4133	66.049	(312)	14	0.865	125.81	(431)	12
1.3542	69.331	(301)	14	0.860	126.94	(303)	6
1.2914	73.231	(202)	8	0.848	130.54	(422)	8
1.1604	83.177	(321)	10	0.807	145.05	(521)	10
1.1247	86.447	(400)	4	0.804	146.68	(323)	8
1.1199	86.910	(222)	6	0.795	151.16	(440)	4
1.0602	93.190	(330)	4	0.788	155.23	(004)	2

- (1) 本郷成人監修, 「貴金属の科学 応用編」, (2002), 田中貴金属工業株式会社
- (2) 日本金属学会編, 「金属便覧 第6版」, (2000), 丸善
- (3) ゲ・ヴェ・サムソノフ監修, 「酸化物便覧」, 日・ソ通信社
- (4) JCPDS カード (各元素)

本研究に関する業績

【学術論文】

- [1] Masaaki Kurita, Soichiro Okamura, Tadashi Shiosaki, “Investigation of PtNb Alloy Electrodes for Ferroelectric Pb(Zr,Ti)O₃ Thin Film Capacitors”, Jpn. J. Appl. Phys., Vol.43, (2004), Part 1, No.7A, July 2004.(in press)
- [2] 栗田昌昭、来田勝継、岡村総一郎、塩寄忠、「強誘電体メモリにおける白金族合金電極の検討」、表面技術協会(投稿中)
- [3] Norikazu Abe, Yohei Otani, Masato Miyake, Masaaki Kurita, Hiroaki Takeda, Soichiro Okamura, Tadashi Shiosaki, “Influence of a TiO₂ Adhesion Layer on the Structure and the Orientation of a Pt Layer in Pt/TiO₂/SiO₂/Si Structures”, Jpn. J. Appl. Phys., Vol.42, (2003), pp.2791, Part 1, No.5A, May 2003.

【国際学会発表】

(ポスター発表)

- [1] Masaaki Kurita, Soichiro Okamura, Tadashi Shiosaki, “Properties of Pt alloy Thin Film Electrodes for Ferroelectric Capacitors”, International Joint Conference on the Applications of Ferroelectrics 2002, Nara, 2002年5月

【国内学会発表】

(口頭発表・本人登壇分)

- [1] 栗田昌昭、岡村総一郎、塩寄忠、「強誘電体メモリ用白金族合金電極の評価」、第49回応用物理学関係連合会講演会、神奈川、2002年3月

(ポスター発表・本人登壇分)

- [2] 栗田昌昭、岡村総一郎、塩寄忠、「強誘電体メモリ用白金族合金電極の評価(2)」第63回応用物理学学会学術連合講演会、新潟、2002年9月

謝辞

本論文は、奈良先端科学技術大学院大学 物質創成科学研究科 演算・記憶素子科学講座において研究したものです。本研究を行うに際し、塩寄 忠教授、岡村総一郎助教授には、終始懇切かつ丁寧なご指導と、数多くの貴重なご助言を頂きましたことを深く感謝いたします。

論文審査をして頂いた微細素子科学講座の冬木 隆教授、ならびに光機能素子科学講座の布下正宏教授には数々の有益なご助言を頂きましたことを深く感謝いたします。

社会人ドクターとしての貴重な機会を与えてくださった、田中貴金属工業株式会社 本郷成人専務取締役(当時)、児玉秀臣取締役技術開発部門長、鶴見和則取締役技術本部長に心より感謝いたします。本研究に使用した、3元マルチカソードスパッタリング装置は、田中貴金属工業株式会社伊勢原工場で使用しているもので、装置の使用にあたり、柳原浩氏、西森尚氏には、成膜技術の多くを教えていただきましたことと、急な装置の借用にご協力頂きました。ここに感謝の意を表します。また、職場を留守にする事について、上司、同僚の皆様のご理解とご協力を頂きました。ありがとうございました。

奈良先端科学技術大学院大学での研究活動においては、演算・記憶素子科学講座の西田貴司助手、武田博明助手、青柳倫太郎氏、田中清高氏、三宅雅人氏、高岡将樹氏、王谷洋平氏、阿部倫干氏、中村仁宗氏には、多くの実験に協力いただきました。

紙面の関係で割愛させていただきましたが、本研究を行っている間には、デバイスメーカー、装置メーカー、材料メーカーの第一線でご活躍中の技術者の方々より貴重なご助言や情報を頂きました。ここに感謝の意を表します。