

## 論文内容の要旨

博士論文題目 シリコン集積回路素子微細化のための浅い接合形成技術の研究

氏名 獅子口 清一

近年の情報化社会の急速な発展は、パーソナルコンピュータに代表されるデジタル機器が担っている。このデジタル機器の性能を向上させ、より高度な情報化社会を構築するためには、シリコン集積回路素子 (LSI) の一層の高集積化、高速化が必要である。本研究では、この LSI の高集積化、高速化に不可欠な MOS-FET の微細化技術について研究した。

MOS-FET を微細化するためには、浅い接合形成技術の開発が不可欠である。微細パターン加工技術を発展させれば、MOS-FET のサイズ縮小を図ることは可能である。しかし、単なる微細化では MOS-FET の性能向上は図れない。デバイス性能の向上を図るためには、MOS-FET のソース/ドレイン領域に形成する接合を浅くすることが必要である。MOS-FET の接合は、イオン注入により不純物を結晶中に導入する工程と、注入された不純物を熱処理により電気的に活性化する工程により形成される。

まず、イオン注入工程を最適化した。イオン注入法では、注入ダメージにより結晶中に点欠陥が発生する。この点欠陥は、熱処理時に不純物拡散を増大させる (過渡増速拡散現象)。浅い接合を実現するためには、この過渡増速拡散現象の抑制が最も重要である。本研究では、 $\delta$  ドープ層を持つ超格子基板を用いて、過渡増速拡散の原因であるイオン注入ダメージを定量化する手法を開発した。この定量化手法を用いて、イオン注入条件を最適化した。

次に、イオン注入後の活性化熱処理条件を最適化した。高速昇温が可能な熱処理炉を開発し、高温・短時間・高速昇温熱処理法を提案した。保持時間 10 秒、昇温速度  $25\text{ }^{\circ}\text{C}/\text{秒}$  程度の従来の熱処理条件に対し、本研究では、保持時間 0 秒、昇温速度  $400\text{ }^{\circ}\text{C}/\text{秒}$  のスパイクアニール条件を採用することで、高温での不純物拡散を抑制することを可能とした。その結果、50 nm 以下の浅く低抵抗の接合形成を実現した。

さらに、イオン注入法による浅い接合形成の限界を明確化した。接合深さと拡散層抵抗値とはトレードオフの関係にあり、両方の特性を同時に向上させることはできないことを明らかにした。このイオン注入法による限界を打破する技術として、撰択シリコン成長を併用する方法を提案した。この技術を用いると、実効的な接合深さを浅くすることが可能となる。成長前処理の最適化を図ることで表面平坦度を向上させ、接合リーク電流を低減した。また、FET 構造を工夫することでゲートとソース/ドレイン間のリーク電流を低減し、LSI の製造歩留まりを改善した。

本研究で開発したイオン注入法に関する技術は、現在、最先端の LSI 製造技術として採用されている。本研究の成果は、シリコン LSI の微細化を推進する上で大きく寄与したと結論できる。また、撰択成長を用いた技術は、次世代の LSI 製造技術の有力な候補であり、今後の LSI 微細化に大きく貢献するものと期待される。

## 論文審査結果の要旨

氏名	獅子口 清一
----	--------

シリコン集積回路素子 (LSI) を高集積化、高速化するためには、MOS-FET の微細化が不可欠である。MOS-FET を微細化する上でソース/ドレイン領域に 50 nm 以下の浅い接合を形成する技術の開発が要請されていた。

本論文は、現在、接合形成に用いられているイオン注入法の最適化を図ると共に、その限界を明確化し、さらに、次世代の接合形成技術を確立することを目的として研究を行ない、以下の成果を挙げている。

- (1) イオン注入に起因する不純物の増速拡散現象が MOS-FET の接合形成に与える影響を考察し、浅い接合を形成するためには、注入ダメージを最小にする必要があることを明らかにした。超格子基板を用い、 $\delta$  ドープ層の熱拡散距離を指標とするダメージ定量化法を開発し、これを用いてイオン注入の加速電圧と非晶質化条件を最適化した。
- (2) 高速昇温が可能な熱処理炉を開発し、不純物の活性化熱処理条件の最適化を図った。高温・短時間・高速昇温熱処理条件を提案し、50 nm 以下の接合深さを持つ低抵抗の不純物拡散層の形成を実現した。
- (3) イオン注入法による浅い接合形成の限界を明確化した。接合深さと拡散層抵抗値とはトレードオフの関係にあり、両方の特性を同時に向上させることはできないことを明らかにした。
- (4) 次世代の接合形成技術として撰択成長技術を併用する方法を確立した。成長前処理条件の最適化と FET 構造の最適化により、接合リーク電流、および、ゲートとソース/ドレイン間リーク電流を低減した。

以上のように、本論文において申請者は、イオン注入法の最適化を図り 50 nm 以下の浅い接合形成を実現すると共に、その技術の限界を明確化した。また、次世代技術として撰択成長法を併用する方法を確立した。本研究で開発したイオン注入法は、現在、最先端の LSI 製造プロセスに採用されている。また、撰択成長を用いた技術は、次世代の LSI 製造技術の有力な候補の一つであり、今後の LSI 微細化に大きく貢献するものと期待される。このように、本論文の成果は学術上および実用上の貢献度が大きい。よって、審査委員一同は本論文が博士 (工学) の学位論文として価値あるものと認めた。