

平成22年度科学研究費補助金実績報告書（研究実績報告書）

1. 機関番号 1 4 6 0 3 2. 研究機関名 奈良先端科学技術大学院大学
3. 研究種目名 若手研究(B) 4. 研究期間 平成21年度～平成23年度
5. 課題番号 2 1 7 0 0 0 5 9
6. 研究課題名 三次元集積化システムオンチップのテスト手法に関する研究

7. 研究代表者

研究者番号	研究代表者名	所属部局名	職名
2 0 3 5 9 8 7 1	ヨネダ トモカズ 米田 友和	情報科学研究科	助教

8. 研究分担者（所属研究機関名については、研究代表者の所属研究機関と異なる場合のみ記入すること。）

研究者番号	研究分担者名	所属研究機関名・部局名	職名

9. 研究実績の概要

下欄には、当該年度に実施した研究の成果について、その具体的内容、意義、重要性等を、交付申請書に記載した「研究の目的」、「研究実施計画」に照らし、600字～800字で、できるだけ分かりやすく記述すること。また、国立情報学研究所でデータベース化するため、図、グラフ等は記載しないこと。

平成22年度は、テスト実行時の温度上昇および温度ばらつきに起因した遅延テスト品質の低下を防ぐ技術として、三次元集積化システムオンチップに埋め込まれたコアを対象とし、発熱を考慮したテスト手法を提案した。具体的には、各階層内の単一のコアを対象とした発熱量および発熱ばらつきが少ないテストパターン生成法（テストパターン内の不定値割当法およびパターン印加順序決定法）を提案した。さらに、複数の階層間の発熱を考慮した三次元集積化システムオンチップのテストスケジューリング手法を開発した。これらの成果は、VLSIテストに関する国際会議である「IEEE VLSI Test Symposium」、「IEEE Asia Pacific Conference on Circuits and Systems」、「IEEE International Workshop on Reliability Aware System Design and Test」および国内研究会である「電子情報通信学会ディペンダブルコンピューティング研究会」で発表を行った。

また、三次元集積化システムオンチップにおける膨大なテストデータ量の問題を解決するために、少ないテストデータ量で高品質テストを実現するためのテストパターン生成法およびテストパターン選択法に関する研究も行った。この成果は、VLSIテストに関するワークショップである「IEEE VLSI Test Symposium」、「IEEE Asian Test Symposium」および国内研究会である「電子情報通信学会ディペンダブルコンピューティング研究会」で発表を行った。

さらに、階層間のデータ転送に利用される貫通電極(Through Silicon Via, 以下TSV)に着目した故障モデル、テストアーキテクチャおよび既存手法に関する調査も行った。

10. キーワード

- (1) システムオンチップ (2) 三次元集積化 (3) テスト容易化設計
- (4) テストアーキテクチャ (5) (6)
- (7) (8) (裏面に続く)

11.研究発表（平成22年度の研究成果）

〔雑誌論文〕 計（ 0 ）件 うち査読付論文 計（ 0 ）件

著者名	論文標題			
雑誌名	査読の有無	巻	発行年	最初と最後の頁
			！ ！ ！	

〔学会発表〕 計（ 7 ）件 うち招待講演 計（ 0 ）件

発表者名	発表標題		
Tomokazu Yoneda	Thermal-Uniformity Aware X-Filling to Reduce Temperature-Induced Delay Variation for Accurate At-Speed Testing		
学会等名	発表年月日	発表場所	
IEEE VLSI Test Symposium	2010年4月20日	アメリカ サンタクルーズ	

発表者名	発表標題		
Michiko Inoue	Optimizing Delay Test Quality with a Limited Size of Test Set		
学会等名	発表年月日	発表場所	
IEEE European Test Symposium	2010年5月27日	チェコ プラハ	

発表者名	発表標題		
Tomokazu Yoneda	Seed Ordering and Selection for High Quality Delay Test		
学会等名	発表年月日	発表場所	
IEEE Asian Test Symposium	2010年12月4日	中国 上海	

発表者名	発表標題		
Fawnizu Azmadi Hussin	RedSOCs-3D: Thermal-safe Test Scheduling for 3D-Stacked SoC		
学会等名	発表年月日	発表場所	
IEEE Asia Pacific Conference on Circuits and Systems	2010年12月7日	マレーシア クアラルンプール	

発表者名	発表標題		
Michiko Inoue	A Test Pattern Optimization to Reduce Spatial and Temporal Temperature Variations		
学会等名	発表年月日	発表場所	
IEEE International Workshop on Reliability Aware System Design and Test	2011年1月6日	インド チェンナイ	

発表者名	発表標題		
堀 慧悟	高精度遅延テストのためのテストパターン生成法		
学会等名	発表年月日	発表場所	
電子情報通信学会 ディペンダブルコンピューティング研究会	2011年2月14日	東京、港区	

発表者名	発表標題		
小副川 絵美子	テスト実行時における初期温度均一化のためのパターン生成法		
学会等名	発表年月日	発表場所	
電子情報通信学会 ディペンダブルコンピューティング研究会	2011年2月14日	東京、港区	

〔図 書〕 計 (0) 件

著 者 名	出 版 社		
書 名	発 行 年	総ページ数	
	! ! !		

12. 研究成果による産業財産権の出願・取得状況

〔出 願〕 計 (0) 件

産業財産権の名称	発明者	権利者	産業財産権の種類、番号	出願年月日	国内・外国の別

〔取 得〕 計 (0) 件

産業財産権の名称	発明者	権利者	産業財産権の種類、番号	取得年月日	国内・外国の別

13. 備考

※ 研究者又は所属研究機関が作成した研究内容又は研究成果に関するw e b ページがある場合は、U R Lを記載すること。

--