

論文内容の要旨

博士論文題目

Studies on Improving reliability and efficiency

using Adaptive redundancy in LSI system

(適応的冗長化を利用したLSIシステムの信頼性・効率向上に関する研究)

氏名 笹川 幸宏

低消費電力化手法として、Razor フリップフロップを用い、セットアップエラーが発生しない限界の動作電圧まで下げることで最大消費電力を減らす DVS (Dynamic Voltage Scaling) 方式が知られているが、セットアップエラー限界条件における IR-drop や環境変化でエラーレートが増加した場合に急激に性能が劣化するという課題を有する。

本研究では RazorProtector と呼ぶ解決手法を提案した。マルチサイクル演算を伴う冗長演算を行うデータパスを用いることで、セットアップエラー発生時の処理復帰ペナルティを短くする。さらにベンチマークプログラム、遅延・エラーレート特性の考察結果を元に、動的にデータパスの冗長構造を適応変化させる手法を確立し演算効率を最大化した。演算処理中におけるセットアップエラーの危険度合いを測定する指標として DCF (Delay Criticality Factor) を新規考案した。

従来の Razor フリップフロップを用いた DVS 方式との比較では、電源電圧の 10% 相当の IR-drop によるセットアップエラー発生条件で RazorProtector の効果が認められた。電圧制御速度が $100 \mu\text{s}/\text{V}$ の場合には従来方式に対してエネルギー遅延積 (Energy Delay Product : EDP) が 61%削減される。また電圧制御速度が $200 \mu\text{s}/\text{V}$ の場合には 85%削減した。

また本研究では RazorProtector を改善し、プログラム特性を元に冗長制御のパラメータを動的に最適化する手法を確立した。命令レベル並列度 (Instruction Level Parallelism : ILP) と DCF を用いることで効果的な冗長制御の最適化を実現した。シミュレーションの結果、静的な冗長制御と比較して EDP が削減することを確認した。本手法を取り入れた RazorProtector では従来方式に対して EDP が平均 56%削減した。

(論文審査結果の要旨) (A4 1枚 1、200字程度)

低消費電力化手法として、Razorフリップフロップを用い、セットアップエラーが発生しない限界の動作電圧まで下げることで最大消費電力を減らすDVS (Dynamic Voltage Scaling) 方式が知られているが、セットアップエラー限界条件におけるIR-dropや環境変化でエラーレートが増加した場合に急激に性能が劣化するという課題を有する。

本論文は、RazorProtectorと呼ぶ解決手法を提案した。これはマルチサイクル演算を伴う冗長演算を行うデータパスを用いることで、セットアップエラー発生時の処理復帰ペナルティを短くする手法であり、得られた主要な成果は以下のとおりである。

【1】Razorフリップフロップを用いる3並列パイプライン構造を1本の主演算パイプライン(P-PIPE)、マルチサイクル演算を行う2本の冗長演算パイプライン(R-PIPE)にすることで、セットアップエラー発生時にP-PIPEの結果をR-PIPEで置換・訂正し処理を継続する手法を考案した。更に3本のパイプラインを並列演算として使用する動作と組み合わせ、遅延・エラーレート特性に応じて切り替えることで、演算効率が最大化できることを示し、動的冗長データパスアーキテクチャ構造を提案した。

【2】演算処理中におけるセットアップエラーの危険度合いを測定する指標としてDCF (Delay Criticality Factor) を考案した。DCFによって命令毎の演算遅延傾向が予測できることを示し、1の動的冗長データパスアーキテクチャに適用することでEDPが最小化されることを示し、電力効率を高めることを示した。

【3】動的冗長データパスアーキテクチャ、DCFを用いた動的冗長動作の有効性を実証した。数学モデルを用いた評価に加え、プログラムのセットアップエラーリスク閾値(RISKthreshold)をパラメータとして、動的冗長機能を有するプロセッサをソフトウェアシミュレータにより性能評価を行い、複数のベンチマークプログラムにおいてセットアップエラー発生時の処理復帰ペナルティが減少し、電力効率が高まることを示した。

【4】パラメータRISKthresholdのプログラム依存性を分析し、プログラム毎のRISKthresholdの最適値についてその傾向を示した。更にその考察結果を踏まえ、プログラムに応じてRISKthresholdを動的に調整し最適化するシステム構成を考案した。ソフトウェアシミュレータにより性能評価を行い、複数のベンチマークプログラムにおいて電力効率が高まることを示した。更に回路規模見積りにより回路オーバーヘッドが2%以下であることを示し、様々なプログラムに適用可能な適応的冗長化システムが実現可能であることを実証した。

以上、本論文は学術上、実際上寄与するところが少なくない。よって、本論文は博士(工学)の学位論文として価値あるものと認める。