

論文内容の要旨

博士論文題目 階層テスト生成に基づくレジスタ転送レベル回路の
非スキャンテスト容易化設計法に関する研究

氏名 永井 慎太郎

近年の半導体産業の進歩により、VLSIの大規模化、高集積化、高性能化が進み、VLSIのテストの費用が増大している。テストの費用の削減およびテストの質の向上を達成するために、回路をテスト容易な回路に設計変更するテスト容易化設計法が提案されている。ゲートレベルでのテスト容易化設計では、回路の大規模化に伴い、扱う回路要素数が多くなるという問題や、論理合成ツールに入力した回路設計者の設計制約をテスト容易化により満たさなくなる可能性がある。そのため、最近ではレジスタ転送レベル回路を対象としたテスト容易化設計法が提案されている。その中で代表的なテスト容易化設計法としてはスキャン方式がある。しかしスキャン方式では、面積オーバーヘッドが大きくなる、テスト生成時間やテスト実行時間が長くなる、回路の実動作速度でのテスト実行が困難であるといった多くの問題がある。

一方テスト生成時間を削減するために階層テスト生成法が提案されている。演算モジュールなどに対してゲートレベルでテスト生成を行い、レジスタ転送レベルにおいて被テストモジュールにテスト系列を印加しその応答を観測するための制御系列（テストプラン）を生成する。しかし一般にテストプランを生成するのは困難である。

本論文は、以上の種々の問題を解決するために、階層テスト生成が容易な回路構造の性質として新しく固定制御可検査性なる概念を導入し、この固定制御可検査性に基づくレジスタ転送レベルデータパスの非スキャンテスト容易化設計法およびテストアーキテクチャについて行った研究、ならびにデータフロー依存型回路に対して既存のコントローラを用いてテストプランを生成可能とする非スキャンテスト容易化設計法について行った研究をまとめたものであり、序論及び結論を含め四つの章から成る。

第1章では、本研究の目的と意義および背景について述べ、本論文の概説を行っている。

第2章では、固定制御可検査性に基づくレジスタ転送レベル回路の非スキャンテスト容易化設計法を提案し、その有効性を実験を通して評価している。

第3章では、データフロー依存型回路に対して既存のコントローラを用いてテストプランを生成可能とする非スキャン階層テスト容易化設計法を提案し、その有効性を実験により評価している。

最後に第4章で、以上の研究成果の結論を述べるとともに、今後の研究課題について述べている。

論文審査結果の要旨

本論文は、大規模化、高集積化、高性能化により益々困難となっているVLSIのテストに関する種々の問題を、現在利用もしくは提案されている設計工程に合わせて解決するために必要なテスト容易化設計法に関する研究を行ったものである。本論文の主な成果は以下に要約される。

1. レジスタ転送レベルデータパスのテスト容易性として固定制御可検査性を導入し、与えられたデータパスを固定制御可検査とするテスト容易化設計法を提案した。この手法では、階層テスト生成時におけるテストプランの存在が保証されるためテスト生成時間の短縮が期待でき、かつスキャン機構を用いないテスト容易化設計法であるので実動作速度でのテスト実行が行えるという利点も有している。したがって大規模かつ高速なVLSIのテストに適応したテスト容易化設計手法であると考えられる。また提案する手法の有効性を数種のベンチマーク回路による実験によって評価した。ベンチマークの多くの回路において、従来手法の完全スキャンテスト容易化設計法より優れた結果が得られた。
2. 上記の提案手法をさらに改善するために、データフローグラフに基づいて、コントローラが出力する制御ベクトルを用いてテストプランを構成できる非スキャンテスト容易化設計法を提案した。この手法では、テストプランをオリジナルコントローラで生成しているため、面積オーバーヘッドをより削減するのに成功している。

以上のように、本論文は大規模高性能なVLSI回路のテストの問題を解決すべく、レジスタ転送レベルでの新しいテスト容易性として固定制御可検査性を導入し、従来手法のスキャン方式とは別の非スキャン方式に基づく新しいテスト容易化設計法を提案している。さらに、データフローグラフを用いた非スキャンテスト容易化設計法を示し面積オーバーヘッドの大幅な削減に成功している。これらの手法は、従来手法の多くの問題点を解決しており、VLSIのテストの分野において、学術上、實際上寄与するところが少なくない。したがって、本論文は博士(工学)の学位論文として価値あるものと認める。